

ЦСУ СССР
ВСЕСОЮЗНЫЙ ГОСУДАРСТВЕННЫЙ
ПРОЕКТНО-ТЕХНОЛОГИЧЕСКИЙ ИНСТИТУТ
ПО МЕХАНИЗАЦИИ УЧЕТА
И ВЫЧИСЛИТЕЛЬНЫХ РАБОТ
ГЛАВНОЕ УПРАВЛЕНИЕ ПОДГОТОВКИ
И ПОВЫШЕНИЯ КВАЛИФИКАЦИИ РАБОТНИКОВ
УЧЕТА

А. Г. БОБРОВ, И. И. БИГЛЕР

КОНСТРУКЦИЯ,
ТЕХНИЧЕСКОЕ
ОБСЛУЖИВАНИЕ
И ЭКСПЛУАТАЦИЯ
ЭКВМ
„ЗОЕМТРОН-220“

Dr. G. Jost
NAMES (S)
Pohl-Gebr-Str. 70



«СТАТИСТИКА» МОСКВА 1972

Решение вопросов управленческого труда в настоящее время неразрывно связано с применением современной вычислительной техники. Одним из наиболее трудоемких участков является обработка экономической информации. В последние годы наблюдается быстрый рост производства и внедрения большого количества электронных клавишных вычислительных машин для обработки экономической информации. Эффективное применение новых высокопроизводительных электронных клавишных вычислительных машин настоятельно требует систематической подготовки и повышения квалификации кадров технического обслуживания.

Учебное пособие написано в строгом соответствии с программой курса изучения машин «Зоемтрон-220» в учебной сети Главного управления подготовки и повышения квалификации работников учета ЦСУ СССР. Основной задачей настоящего учебного пособия является оказание помощи учащимся, студентам соответствующих специальностей, а также работникам машиносчетных станций и бюро в применении и изучении конструкции и технического обслуживания электронной клавишной вычислительной машины «Зоемтрон-220».

Характерной особенностью в конструкции машины является использование управляемых логических схем «И» и широкое применение управляемых дифференцирующих цепей, т. е. дифференцирующих цепей с выполнением логических функций.

ГЛАВА I

НАЗНАЧЕНИЕ И ПРИМЕНЕНИЕ ЭКВМ «ЗОЕМТРОН-220»

I.1. ТЕХНИЧЕСКАЯ И ЭКСПЛУАТАЦИОННАЯ ХАРАКТЕРИСТИКА

I.1.1. Назначение и общее описание

Электронная вычислительная машина модели «Зоемтрон-220» (рис. 1) может быть отнесена к типу электронных клавишных вычислительных машин с ручным вводом информации последовательного принципа действия.

Ввод цифровой информации обеспечивает десятичная цифровая клавиатура. Арифметические операции сложения, вычитания (сальдирования), умножения, деления и возведения в степень выполняются с учетом знака числа. Арифметические операции умножения и деления выполняются с заданной степенью точности и с округлением в последнем разряде.

Запоминающее устройство состоит из трех оперативных и трех накапливающих регистров емкостью 15 десятичных разрядов каждый.

Выдачу информации ввода и результатов вычислений обеспечивают 15 цифровых ламп. Выдача знака числа обеспечивается индикацией знака «минус».

Наличие накапливающих регистров обеспечивает соответствующую оперативность при решении различного рода задач, т. е. создает возможность ввода и использования постоянных величин, позволяет производить накапливание и хранение необходимых промежуточных и окончательных результатов вычислений. Кроме выполнения арифметических операций, машина автоматически обеспечивает контроль превышения емкости регистров.

Выполнение операций сложения и вычитания происходит за 5 мсек, умножения и деления — в среднем за 0,5 сек при частоте задающего генератора тактовых импульсов 25 кГц.

Наличие автоматического округления последнего разряда в операциях умножения и деления свидетельствует об удобстве и целесообразности применения машины для обработки экономической информации. Не менее успешно машину можно использовать для различных инженерно-технических расчетов.

В основу конструкции машины положен блочный принцип сборки отдельных узлов. Принципиально вычислительная машина представляет собой арифметическое устройство, схема которого выполнена на базе диодно-транзисторных элементов в сочетании с магнитным запоминающим устройством из ферритовых сердечников, собранных в рядные матрицы.

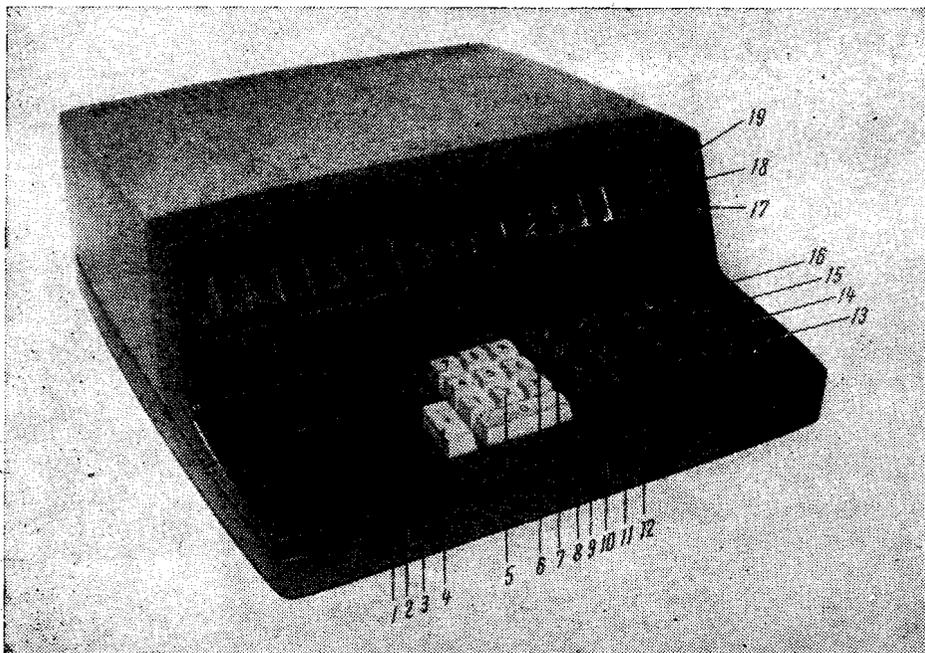


Рис. 1. Общий вид электронной клавишной вычислительной машины «Зоэктрон-220»:

1—диск переключателя положения запятой; 2—клавиша включения рабочего режима и стирания информации оперативных регистров; 3—клавиша корректуры (стирание информации оперативного регистра MR); 4—клавиша запятой; 5—цифровая клавиатура; 6—клавиша ввода знака «минус»; 7—клавиша умножения; 8—клавиша сложения; 9—клавиша возведения в степень; 10—клавиша деления; 11—клавиша вычитания; 12—клавиша результата операции; 13—клавиши сложения 1, 2, 3 накапливающих регистров; 14—клавиши вычитания 1, 2, 3 накапливающих регистров; 15—клавиши промежуточного итога 1, 2, 3 накапливающих регистров; 16—клавиши окончательного итога 1, 2, 3 накапливающих регистров; 17—лампы цифровой индикации; 18—лампа индикации знака «минус»; 19—лампа индикации напряжения сети.

Запоминающее устройство состоит из шести самостоятельных запоминающих регистров МД, MR, АСО, АС1, АС2, АС3, каждый из которых обеспечивает хранение информации 15 десятичных разрядов и знака числа.

По своему назначению регистры можно разделить на оперативные (МД, MR, АСО) и накапливающие (АС1, АС2, АС3).

Оперативные регистры служат для хранения введенной цифровой информации, знака числа, промежуточных и окончательных результатов выполняемой арифметической операции.

Накапливающие регистры используются для хранения цифровой информации, а также знака числа, промежуточных и окончательных результатов вычислений.

Цифровая информация, знак числа, команды выполнения арифметических операций поступают в арифметическое устройство при замыкании и переключении соответствующих контактов цифровых и функциональных клавиш устройства ввода.

Вводимая цифровая информация, результаты арифметических операций, промежуточные и окончательные результаты вычислений сопровождаются визуальной выдачей через индикаторное устройство из светящихся цифровых ламп. Блок индикации максимально позволяет производить выдачу 15 десятичных разрядов и знака числа.

Целая часть числа отделяется от дробной путем установки переключателя положения запятой на заданную степень точности вычисления. Положение переключателя обеспечивает индикацию запятой путем включения одной из ламп накаливания.

Лампы индикации запятой установлены между соответствующими цифровыми лампами блока индикации.

Все необходимые номиналы стабилизированного и нестабилизированного рабочего напряжения вырабатывает индивидуальный блок питания.

Допустимое рабочее напряжение сети при частоте 50 гц должно находиться в пределах $220 \text{ в} \pm 10\% / \pm 15\%$ — $110 \text{ в} \pm 10\% / \pm 15\%$. Потребляемая мощность — 50 вт. Габариты машины: ширина — 380 мм, длина — 464 мм, высота — 194 мм, вес — 15 кг.

1.1.2. Подготовка машины к работе

Вычислительная машина поставляется предприятием-изготовителем подготовленной для включения в сеть переменного тока напряжением $220 \text{ в} \pm 10\% / \pm 15\%$ с частотой 50 гц.

До включения машины в сеть необходимо снять верхний задний щиток и убедиться в соответствии положения колодки переключателя напряжения блока питания с напряжением сети.

Переключение колодки блока питания позволяет производить подключение машины в сеть переменного тока напряжением 220 в или 127 в. После согласования положения колодки с напряжением сети снятый щиток устанавливается на машину.

Собранную машину через питающий шнур следует подключить к сети переменного тока и включить главный выключатель. Поворот диска выключателя «включено-выключено» обеспечивает подключение питающего напряжения сети к первичной обмотке трансформатора и свечение контрольной лампы «Сеть» на блоке индикации (рис. 1).

Включением клавиши «LÖ» обеспечивается стирание информации оперативных регистров МД, MR, АС0, установка элементов схемы в исходное состояние, включение блока питания и индикации. На выходах блока питания вырабатываются напряжения необходимых номиналов, которые обеспечивают работу арифметического устройства и блока индикации. В результате контрольного стирания информации оперативных регистров на всех цифровых лампах блока индикации светится цифра нуль.

Последовательным включением клавиш «*I», «*II», «*III» обеспечивается стирание информации регистров АС1, АС2, АС3, т. е. перезапись цифровой информации из накапливающих регистров АС1, АС2, АС3 в оперативный регистр MR. (Перезаписанная цифровая информация в накапливающих регистрах не сохраняется). Ранее записанная цифровая информация в регистр MR стирается во время перезаписи с очередного накапливающего регистра. После перезаписи последнего накапливающего регистра цифровая информация в регистре MR стирается включением клавиши «С».

В результате последовательного включения перечисленных функциональных клавиш арифметическое устройство машины полностью подготовлено для выполнения арифметических операций.

Поворотом диска устанавливается положение переключателя запятой и определяется заданная степень точности вычислений.

1.2. Выполнение арифметических операций

Ввод цифровой информации производится через цифровую десятичную клавиатуру путем последовательного набора цифр, начиная со старшего разряда числа (рис. 1). Ввод смешанной цифровой информации происходит с включением клавиши «запятая» после целой части числа. В тех случаях, когда вводимое число не имеет дробной части, а также когда дробная часть имеет меньшее количество десятичных цифр, чем установлено переключателем положения запятой, ввод нулей производить не следует. Положение переключателя запятой обеспечивает автоматическое совмещение разрядности вводимых чисел, т. е. автоматическое добавление соответствующего количества нулей после включения необходимой функциональной клавиши. После установки переключателя положения запятой между соответствующими цифровыми лампами блока индикации включается миниатюрная лампа накаливания, свечение которой создает индикацию положения запятой.

1.2.1. Сложение

Операция сложения выполняется арифметическим устройством с записью суммы в оперативном регистре АС0 или в накапливающих регистрах АС1, АС2, АС3.

Для выполнения операции в определенной последовательности включаются функциональные клавиши: «+», «=», «+I», «+II», «+III», «VI», «VII», «VIII», «*I», «*II», «*III».

Пример 1. $a + b = c$ $197 + 454 = 651$.

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«LÖ»	00000000000000
2. Установка переключателя положения запятой	«0»	00000000000000
3. Ввод первого слагаемого 197	«+»	00000000000197
4. Ввод второго слагаемого 454	«+»	00000000000454
5. Включение индикации суммы	«=»	00000000000651

Пример 2. $a + b = c$ $265,12 + 165,437 = 430,557$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«LÖ»	00000000000000
2. Установка переключателя положения запятой	«3»	00000000000,000
3. Ввод первого слагаемого 265,12	«+»	000000000265,120
4. Ввод второго слагаемого 165,437	«+»	000000000165,437
5. Включение индикации суммы	«=»	000000000430,557

Положение переключателя запятой определяется заданной степенью точности или слагаемым с наибольшим количеством цифр после запятой.

Операция сложения с различным количеством слагаемых выполняется аналогично приведенным примерам. Небольшое отличие сводится к включению клавиши «+» после ввода каждого слагаемого независимо от их количества и продолжается до включения индикации полученной суммы клавишей результата «=».

Для получения индикации промежуточной суммы следует включить клавишу результата «=», после чего включить клавишу сложения «+» и в обычной последовательности продолжать выполнение операции. В приведенных примерах получаемая сумма записывалась в оперативный регистр АС0. Включение клавиши результата обеспечивает перезапись цифровой информации и знака числа в регистр MR со стиранием информации регистра АС0. Перенос суммы в накапливающие регистры производится включением соответствующей

клавиши «+I», «+II», «+III», которые обеспечивают перезапись информации из регистра MR в регистры AC1, AC2 и AC3 без стирания информации в регистре MR.

Ниже рассматривается операция сложения с использованием накапливающих регистров.

Пример 3. $a + b = c$ $342,35 + 127,23 = 469,58$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«L0»	00000000000000
3. Установка переключателя положения запятой	«2»	000000000000,00
4. Ввод первого слагаемого 342,35	«+I»	0000000000342,35
5. Ввод второго слагаемого 127,23	«+I»	0000000000127,23
6. Включение индикации суммы	«*I»	0000000000469,58

В данном примере полученная сумма записывалась в регистр AC1. При последовательном включении клавиш «+I», «+II», «+III» сумма 469,58, кроме регистра AC1, будет записана в регистрах AC2 и AC3. Включение клавиши «*I» обеспечивает перезапись суммы из регистра AC1 в MR со стиранием в регистре AC1.

После выполнения операции сложения с записью суммы в регистрах AC1, AC2 и AC3 включение соответствующей клавиши «VI», «VII», «VIII» обеспечивает индикацию промежуточной суммы, т. е. перезапись без стирания из регистров AC1, AC2 и AC3 в регистр MR. Следовательно, после включения клавиш промежуточных итогов информация в соответствующих регистрах сохраняется.

1.2.2. Вычитание

Операция вычитания выполняется арифметическим устройством с записью разности в оперативном регистре AC0 или в накапливающих регистрах AC1, AC2, AC3.

Индикация отрицательных значений введенной цифровой информации обеспечивается свечением миниатюрной лампы накаливания знака «минус».

Для выполнения операции в определенной последовательности включаются функциональные клавиши: «+», «-», «=», «+I», «+II», «+III», «-I», «-II», «-III», «VI», «VII», «VIII», «*I», «*II», «*III».

Пример 4. $a - b = c$ $397,46 - 123,134 = 274,326$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«3»	00000000000,000
3. Ввод уменьшаемого 397,46	«+»	000000000397,460
4. Ввод вычитаемого 123,134	«-»	000000000123,134-
5. Включение индикации разности	«=»	000000000274,326

Положение переключателя запятой определяется аналогично операции сложения. Операция вычитания с большим количеством вычитаемых выполняется в соответствии с приведенным примером. Небольшое отличие сводится к включению клавиши «минус» после ввода каждого вычитаемого независимо от их количества и продолжается до включения индикации получаемой разности клавишей результата «=».

В данном примере получаемая разность записывалась в оперативный регистр AC0. Включение клавиши результата обеспечивает перезапись информации из регистра AC0 в регистр MR со стиранием информации регистра AC0.

Перенос разности в накапливающие регистры производится включением клавиш «+I», «+II», «+III», которые обеспечивают перезапись информации из регистра MR в соответствующие регистры AC1, AC2, AC3 без стирания информации регистра MR.

Ниже приводится операция вычитания с использованием накапливающих регистров.

Пример 5. $a - b = c$ $679,38 - 243,15 = 436,23$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«L0»	00000000000000
3. Установка положения переключателя запятой	«2»	000000000000,00
4. Ввод уменьшаемого 679,38	«+I»	000000000679,38
5. Ввод вычитаемого 243,15	«-I»	000000000243,15-
6. Включение индикации разности	«*I»	000000000436,23

В приведенном примере получаемая разность записывалась в регистр АС1. При последовательном включении клавиш «+I», «+II», «+III», «-I», «-II», «-III» разность 436,23, кроме регистра АС1, будет записана в регистры АС2 и АС3.

Включение клавиши «*I» обеспечивает перезапись разности из регистра АС1 в MR со стиранием в регистре АС1. После выполнения операции вычитания с записью разности в регистрах АС1, АС2 и АС3 включение клавиши «VI», «VII», «VIII» обеспечивает индикацию промежуточной разности, т. е. перезапись информации без стирания из соответствующего регистра АС1, АС2 или АС3 в регистр MR. Следовательно, после включения клавиш промежуточных итогов полученная разность в этих регистрах сохраняется.

Пример 6. $a - b = -c$ при $a < b$
 $235,24 - 467,496 = -232,256$ (сальдирование).

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«3»	00000000000,00
3. Ввод уменьшаемого 235,24	«+»	000000000235,240
4. Ввод вычитаемого 467,496	«-»	000000000467,496-
5. Включение индикации разности	«=»	000000000232,256-

В том случае, когда в результате выполнения любой операции получается отрицательный результат, происходит включение миниатюрной лампы накаливания, свечение которой обеспечивает индикацию знака «минус».

Пример 7. $(a) + (-b) = -c$
 $(+479,43) + (-735,64) = -256,21$.

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«2»	00000000000,00
3. Ввод первого слагаемого 479,43	«+»	000000000479,43
4. Ввод второго слагаемого 735,64 и включение клавиши ввода отрицательных величин «-#»	«+»	000000000735,64-
5. Включение индикации суммы	«=»	000000000256,21-

Пример 8. $(+a) - (-b) = c$
 $(+398,49) - (-635,78) = 1034,27$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«2»	00000000000,00
3. Ввод уменьшаемого 398,49	«+»	000000000398,49
4. Ввод вычитаемого 635,78 и включение клавиши ввода отрицательных величин «-#»	«-»	000000000635,78-
5. Включение индикации суммы	«=»	000000001034,27

Пример 9. $(a + b) - (c + d) + (k - l) = z$
 $(235,46 + 1357,28) - (174,27 + 459,96) + (547,54 - 2375,49) = -869,44$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«L0»	00000000000000
3. Установка положения переключателя запятой	«2»	00000000000,00
4. Ввод первого слагаемого 235,46	«+I»	000000000235,46
5. Ввод второго слагаемого 1357,28	«+I»	000000001357,28
6. Включение индикации первой суммы	«VI»	000000001592,74
7. Ввод первого слагаемого 174,27	«+II»	000000000174,27
8. Ввод второго слагаемого 459,96	«+II»	000000000459,96
9. Включение индикации второй суммы	«VII»	000000000634,23
10. Вычитание суммы второго накапливающего регистра из первого	«-I»	000000000634,23
11. Включение индикации разности двух сумм	«VI»	000000000958,51
12. Ввод уменьшаемого 547,54	«+III»	000000000547,54
13. Ввод вычитаемого 2375,49	«-III»	000000002375,49
14. Включение индикации разности	«VII»	000000001827,95-

Продолжение

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
15. Сложение разности 3-го накапливающего регистра с разностью 1-го накапливающего регистра	«+I»	0000000001827,95—
16. Индикация окончательного результата вычислений	«*I»	0000000000869,44—

Ниже приведено выполнение примера 9 с использованием одного из накапливающих регистров.

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«L0»	00000000000000
3. Установка положения переключателя запятой	«2»	000000000000,00
4. Ввод первого слагаемого 235,46	«+»	0000000000235,46
5. Ввод второго слагаемого 1357,28	«+»	0000000001357,28
6. Включение индикации первой суммы	«=»	0000000001592,74
7. Запись первой суммы в 1-й накапливающий регистр	«+I»	0000000001592,74
8. Ввод первого слагаемого 174,27	«+»	0000000000174,27
9. Ввод второго слагаемого 459,96	«+»	0000000000459,96
10. Включение индикации второй суммы	«=»	0000000000634,23
11. Вычитание второй суммы из первой	«-I»	0000000000634,23
12. Ввод уменьшаемого 547,54	«+»	0000000000547,54
13. Ввод вычитаемого 2375,49	«-»	0000000002375,49—
14. Включение индикации разности	«=»	0000000001827,95—
15. Сложение разности оперативного регистра MR с разностью 1-го накапливающего регистра	«+I»	0000000001827,95—
16. Индикация окончательного результата вычисления	«*I»	0000000000869,44—

Из приведенных примеров видно, что учет знаков при выполнении сложения и вычитания обеспечивает выполнение арифметическим устройством машины операции алгебраического сложения.

1.2.3. Умножение

Операция умножения выполняется арифметическим устройством с записью произведения в оперативном регистре MR. Для выполнения операции в определенной последовательности включаются функциональные клавиши «X», «=». Произведение, полученное в оперативном регистре MR, можно перезаписать в накапливающие регистры при включении функциональных клавиш «+I», «+II», «+III», «-I», «-II», «-III», в результате чего происходит сложение или вычитание полученного произведения и информации накапливающих регистров.

В процессе выполнения операции умножения произведение автоматически округляется в последнем разряде.

Пример 10. $a \times b = c$ $125,25 \times 15,25 = 1910,0625$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«4»	0000000000,0000
3. Ввод первого сомножителя 125,25	«X»	00000000125,2500
4. Ввод второго сомножителя 15,25 и включение индикации произведения	«=»	00000001910,0625

Пример 11. $a \times b = c$ $123,12 \times 0,51 = 62,7912$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка положения переключателя запятой	«2»	000000000000,00
3. Ввод первого сомножителя 123,12	«X»	0000000000123,12
4. Ввод второго сомножителя 51 и включение индикации произведения	«=»	000000000062,79

Установка положения переключателя запятой определяется заданной степенью точности вычислений или суммой количества десятичных цифр сомножителей.

Пример 12. $a \times b \times c = z$ $23,5 \times 12,5 \times 2,12 = 622,75$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«Lö»	00000000000000
2. Установка переключателя положения запятой	«2»	000000000000,00
3. Ввод первого сомножителя 23,5	«×»	0000000000023,50
4. Ввод второго сомножителя 12,5 и включение индикации произведения	«=»	0000000000293,75
5. Подготовка к умножению на третий сомножитель	«×»	0000000000293,75
6. Ввод третьего сомножителя 2,12 и включение индикации произведения	«=»	0000000000622,75

Эксплуатационные возможности машины позволяют выполнять операцию умножения с использованием постоянных сомножителей.

Ниже рассматривается пример умножения на постоянный множитель.

Пример 13. $a \times b = c$ $125 \times 5,3 = 622,5$
 $d \times b = z$ $15,36 \times 5,3 = 81,408$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	-
2. Стирание оперативных регистров	«Lö»	00000000000000
3. Установка переключателя положения запятой	«2»	000000000000,00
4. Ввод постоянного сомножителя 5,3	«× ^п »	000000000005,30
5. Ввод сомножителя 125,		000000000012,50
6. Включение индикации произведения	«× ^п »	0000000000622,50
7. Ввод сомножителя 15,36		000000000015,36
8. Включение индикации произведения	«× ^п »	000000000081,41

Вычисление суммы или разности произведений выполняется с использованием одного из накапливающих регистров.

Пример 14. $(a \times b) + (c \times d) = z$
 $(25 \times 10,3) + (17,2 \times 5,1) = 345,22$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«Lö»	00000000000000
3. Установка переключателя положения запятой	«1»	0000000000000,0
4. Ввод первого сомножителя 25,	«×»	0000000000025,0
5. Ввод второго сомножителя 10,3 и включение индикации произведения	«=»	0000000000257,5
6. Запись первого произведения в накапливающий регистр	«+I»	0000000000257,5
7. Ввод первого сомножителя вторых скобок 17,2	«×»	0000000000017,2
8. Ввод второго сомножителя вторых скобок 5,1 и включение индикации произведения	«=»	0000000000087,7
9. Сложение второго произведения с первым	«+I»	0000000000087,7
10. Включение индикации суммы двух произведений	«*I»	0000000000345,2

Вычисление разности двух произведений $(a \times b) - (c \times d) = x$ выполняется в последовательности, аналогичной вычислению суммы двух произведений, с той разницей, что в пункте 9 примера 14 вместо функциональной клавиши «+I» следует включить клавишу «-I».

В случае отрицательного значения сомножителей после ввода множимого или множителя включается клавиша ввода отрицательных величин. Арифметическое устройство машины обеспечивает выполнение операции умножения с учетом знаков сомножителей.

Пример 15. $(-a) \times (-b) = +c$
 $(-24,5) \times (-3,75) = 91,875.$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«Lö»	00000000000000
2. Установка переключателя положения запятой	«2»	000000000000,00

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
3. Ввод первого сомножителя 24,5 и включение клавиши ввода отрицательных величин «-#»	«X»	000000000024,50-
4. Ввод второго сомножителя 3,75 и включение клавиши ввода отрицательных величин «-#»	—	000000000003,75-
5. Включение индикации произведения	«=»	000000000091,88-

Операция $(a) \times (-b) = -c$ выполняется аналогично приведенному примеру 15 и отличается тем, что после ввода первого сомножителя не включается клавиша «-#». Учет знаков сомножителей обеспечивает выполнение арифметическим устройством машины операции алгебраического умножения.

1.2.4. Возведение в степень

Возведение в степень выполняется арифметическим устройством с записью результата в оперативном регистре MR. Для выполнения операции в определенной последовательности включаются функциональные клавиши «X» и «Xⁿ». Полученный результат в регистре MR можно перезаписать в накапливающие регистры AC1—AC3 при включении соответствующей функциональной клавиши «+I», «+II», «+III», «-I», «-II», «-III» и выполнить операцию сложения или вычитания.

Пример 16. $a^n = x$

$$25^2 = 625 \quad 25^3 = 15625 \quad 25^4 = 390625.$$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«0»	00000000000000
3. Ввод числа 25	«X»	00000000000025
4. Включение индикации 1-го результата возведения числа 25 во вторую степень	«X ⁿ »	00000000000625
5. Включение индикации результата возведения числа 25 в третью степень	«X ⁿ »	00000000015625
6. Включение индикации результата возведения числа 25 в четвертую степень	«X ⁿ »	00000000390625

При возведении отрицательного числа в степень с четным показателем результат вычисления получается положительным. При возведении отрицательного числа в степень с нечетным показателем результат вычисления получается отрицательным.

1.2.5. Деление

Операция деления выполняется арифметическим устройством с записью частного в регистре MR. Для выполнения операции в определенной последовательности включаются функциональные клавиши «:», «=». Полученное частное в регистре MR можно перезаписать в соответствующие накапливающие регистры при включении функциональных клавиш «+I», «+II», «+III», «-I», «-II», «-III». В результате этого происходит сложение или вычитание частного и информации накапливающих регистров.

В процессе выполнения операции деления частное автоматически округляется в последнем разряде.

Пример 17. $a : b = c \quad 625 : 5 = 125$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«L0»	00000000000000
2. Установка переключателя положения запятой	«0»	00000000000000
3. Ввод делимого 625	«:»	00000000000625
4. Ввод делителя 5 и включение индикации частного	«=»	00000000000125

Эксплуатационные возможности машины позволяют выполнять операцию деления с использованием постоянных делимого и делителя.

Пример 18. $d : b = c \quad 143,15 : 8 = 17,89375$

$$a : b = z \quad 247,232 : 8 = 30,904$$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«L0»	00000000000000
3. Установка переключателя положения запятой	«3»	00000000000,000
4. Ввод первого делимого 143,15	«:»	00000000143,150

Продолжение

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
5. Ввод постоянного делителя 8,	«+I»	000000000008,000
6. Включение индикации первого частного	«=»	000000000017,894
7. Ввод второго делимого 247,232	«:»	000000000247,232
8. Включение индикации делителя	«∇I»	000000000008,000
9. Включение индикации второго частного	«=»	000000000030,904

Положение переключателя запятой определяется заданной степенью точности или по большему количеству десятичных знаков из вводимых для деления чисел.

Пример 19. $a : d = z$ $1235,43 : 26 = 47,5265$
 $a : b = c$ $1235,43 : 47 = 26,2857$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«Lō»	0000000000000000
3. Установка переключателя положения запятой	«2»	000000000000,00
4. Ввод постоянного делимого 1235,43	«+I»	0000000001235,43
5. Подготовка операции деления	«:»	0000000001235,43
6. Ввод делителя 26, и включение индикации частного	«=»	000000000047,52
7. Индикация делимого	«∇I»	0000000001235,43
8. Подготовка операции деления	«:»	0000000001235,43
9. Ввод делителя 47, и включение индикации частного	«=»	000000000026,29

Вычисление суммы или разности частных выполняется с использованием одного из накапливающих регистров.

Пример 20. $(a : b) - (c : d) = z$
 $(5625 : 25) - (1234 : 24) = 173,58.$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«Lō»	0000000000000000
3. Установка переключателя положения запятой	«2»	000000000000,00
4. Ввод делимого первых скобок 5625,	«:»	0000000005625,00
5. Ввод делителя 25, и включение индикации частного	«=»	0000000000225,00
6. Запись первого частного в накапливающий регистр	«+I»	0000000000225,00
7. Ввод делимого вторых скобок 1234,	«:»	0000000001234,00
8. Ввод делителя 24, и включение индикации частного	«=»	0000000000051,42
9. Вычитание второго частного из первого	«-I»	0000000000051,42
10. Включение индикации разности частных	«*I»	0000000000173,58

Вычисление суммы двух частных выполняется в последовательности, аналогичной вычислению разности двух частных. Различие в выполнении сводится к включению функциональной клавиши «+I», вместо «-I» (пункт 9 примера 20).

В случае отрицательного значения делимого и делителя после ввода делимого или делителя включается клавиша ввода отрицательных величин. Операция деления выполняется с учетом знаков делимого и делителя.

Пример 21. $(-a) : (-b) = c$ $(-3174,6) : (-13) = 244,2$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«Lō»	0000000000000000
2. Установка переключателя положения запятой	«1»	0000000000000,0
3. Ввод делимого 3174,6 и включение клавиши ввода отрицательных величин «-#»	«:»	00000000003174,6-
4. Ввод делителя 13, и включение клавиши ввода отрицательных величин «-#»	«=»	0000000000013,0-
5. Включение индикации частного	«=»	0000000000244,2

Учет знаков делимого и делителя обеспечивает выполнение арифметическим устройством машины операции алгебраического деления.

1.2.6. Извлечение квадратного корня

В эксплуатационной характеристике вычислительной машины не предусматривается автоматическое извлечение квадратного корня. В данном случае наиболее удобной формой при извлечении квадратного корня является метод последовательных приближений с использованием выражения $y_{n+1} = 0,5 \left(\frac{x}{y_n} + y_n \right)$, которое обычно после третьего приближения дает искомый результат.

До начала вычислений подкоренное выражение следует разбить на грани по две цифры влево от запятой. Количество граней определяет количество разрядов целой части корня. В первом приближении корень оценивается по левой грани, в которой может быть и одна цифра.

В процессе вычисления для повышения точности результата промежуточные операции желательно выполнять с возможно большим количеством десятичных разрядов.

Пример 22. $\sqrt{985,96} = 31,4$.

Корень из 9 составляет 3. Две грани целой части подкоренного выражения x дают двузначное число $y_n = 30$.

Результат первого приближения составит:

$$\frac{0,5 \times 985,96}{30} + 30 = 31,432667$$

(проверка: $31,432667^2 = 988,012555$);

результат второго приближения

$$\frac{0,5 \times 985,96}{31,432667} + 31,432667 = 31,400017$$

(проверка: $31,400017^2 = 985,961068$);

результат третьего приближения

$$\frac{0,5 \times 985,96}{31,400017} + 31,400017 = 31,400000$$

(проверка: $31,4^2 = 985,96$).

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«LÖ»	00000000000000
3. Установка переключателя положения запятой	«6»	00000000,000000
4. Ввод делимого 985,96	«+I»	00000985,960000
5. Подготовка к выполнению операции деления	«:»	00000985,960000
6. Ввод делителя 30,	«+II»	00000030,000000
7. Включение индикации частного	«=»	00000032,865333
8. Включение операции сложения	«+II»	00000032,865333
9. Включение индикации суммы	«*II»	00000062,865333
10. Подготовка к выполнению операции деления	«:»	00000062,865333
11. Ввод делителя 2, и включение индикации результата первого приближения	«=»	00000031,432667
12. Запись результата первого приближения в накапливающий регистр	«+II»	00000031,432667
13. Перенос в оперативный регистр и включение индикации делимого	«∇I»	00000985,960000
14. Подготовка к выполнению операции деления	«:»	00000985,960000
15. Перенос в оперативный регистр и включение индикации делителя	«∇II»	00000031,432667
16. Включение индикации частного	«=»	00000031,367367
17. Включение операции сложения	«+II»	00000031,367367
18. Включение индикации суммы	«*II»	00000062,800034
19. Подготовка к выполнению операции деления	«:»	00000062,800034
20. Ввод делителя 2, и включение индикации результата второго приближения	«=»	00000031,400017
21. Запись результата второго приближения в накапливающий регистр	«+II»	00000031,400017
22. Перенос в оперативный регистр и включение индикации делимого	«∇I»	00000985,960000
23. Подготовка к выполнению операции деления	«:»	00000985,960000

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
24. Перенос в оперативный регистр и включение индикации делителя	«∇II»	000000031,400017
25. Включение индикации частного	«=»	000000031,399983
26. Включение операции сложения	«+II»	000000031,399983
27. Включение индикации суммы	«*II»	000000062,800000
28. Подготовка к выполнению операции деления	«:»	000000062,800000
29. Ввод делителя 2, и включение индикации результата	«=»	000000031,400000
30. Подготовка к проверке результата третьего приближения	«X»	000000031,400000
31. Проверка	«X ^П »	000000985,960000

1.2.7. Примеры выполнения комплексных вычислений

Пример 23. $a \times (b + c - d) = z$
 $123,15 \times (6,4 + 31 - 0,75) = 4513,4475.$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«Lö»	00000000000000
2. Установка переключателя положения запятой	«2»	000000000000,00
3. Ввод множимого 123,15	«X»	0000000000123,15
4. Ввод первого слагаемого 6,4	«+»	000000000006,40
5. Ввод второго слагаемого 31,	«+»	0000000000031,00
6. Ввод вычитаемого 75	«-»	000000000000,75-
7. Включение индикации результата вычислений	«=»	0000000004513,45

Пример 24. $a : (b + c - d) = z$
 $1127 : (25,471 + 31,74 - 7,15) = 22,51311$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«Lö»	00000000000000
2. Установка переключателя положения запятой	«3»	00000000000,000
3. Ввод делимого 1127,	«:»	000000001127,000

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
4. Ввод первого слагаемого 25,471	«+»	00000000025,471
5. Ввод второго слагаемого 31,74	«+»	000000000031,740
6. Ввод вычитаемого 7,15	«-»	00000000007,150-
7. Включение индикации результата вычислений	«=»	00000000022,513

Пример 25. $(a \times b) : c = z$ $(125 \times 25) : 7,3 = 428,0821...$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание оперативных регистров	«Lö»	00000000000000
2. Установка переключателя положения занятой	«2»	000000000000,00
3. Ввод первого сомножителя 125,	«X»	0000000000125,00
4. Ввод второго сомножителя 25,	«=»	0000000003125,00
5. Подготовка к выполнению операции деления	«:»	0000000003125,00
6. Ввод делителя 7,3 и включение индикации результата вычислений	«=»	000000000428,08

Пример 26. $\frac{a \times b}{c} - \frac{d \times l}{y} = z$
 $\frac{135 \times 3,7}{2,4} - \frac{35 \times 27,3}{12} = 128,50$

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
1. Стирание накапливающих регистров	«*I», «*II», «*III»	
2. Стирание оперативных регистров	«Lö»	00000000000000
3. Установка переключателя положения запятой	«2»	000000000000,00
4. Ввод сомножителя 135,	«X»	000000000135,00

Порядок выполнения операции	Включаемая функциональная клавиша	Индикация
5. Ввод сомножителя 3,7 и включение индикации произведения	«=»	000000000499,50
6. Подготовка к выполнению операции деления	«:»	000000000499,50
7. Ввод делителя 2,4 и включение индикации частного	«=»	000000000208,13
8. Ввод частного в накапливающий регистр	«+I»	000000000208,13
9. Ввод сомножителя 35,	«×»	000000000035,00
10. Ввод сомножителя 27,3 и включение индикации произведения	«=»	000000000955,50
11. Подготовка к выполнению операции деления	«:»	000000000955,50
12. Ввод делителя 12, и включение индикации частного	«=»	000000000079,63
13. Включение операции вычитания	«-I»	000000000079,63
14. Включение индикации результата вычисления	«*I»	000000000128,50

Вычисление вида $\frac{a \times b}{c} + \frac{d \times l}{y} = z$ выполняется в последовательности приведенного примера и отличается тем, что в пункте 13 вместо включения операции вычитания клавишей «-I» производится включение операции сложения клавишей «+I».

ГЛАВА II

ЭЛЕМЕНТЫ ИМПУЛЬСНОЙ ТЕХНИКИ И БЛОК ПИТАНИЯ

II.1. БЛОК-СХЕМА МАШИНЫ

Вся необходимая информация поступает в арифметическое и запоминающее устройство машины путем включения в определенной последовательности цифровых и функциональных клавиш устройства ввода (рис. 2).

Ввод необходимой цифровой информации для выполнения арифметических операций и различных вычислений обеспечивает десятичная цифровая клавиатура.

Шифратор ввода переводит набранную цифровую информацию на клавиатуре из десятичной в двоично-десятичную систему счисления.

Кодированная цифровая информация с выхода шифратора по мере набора числа поступает в арифметическое устройство и записывается в соответствующие тетрады ферритовой памяти оперативного регистра MR. Команды управления и арифметических операций выполняют функциональные клавиши устройства ввода. Включение одной из функциональных клавиш вызывает выполнение соответствующей операции в арифметическом устройстве. Все операции с записанной в ферритовой памяти машины цифровой информацией выполняются в двоично-десятичной системе счисления.

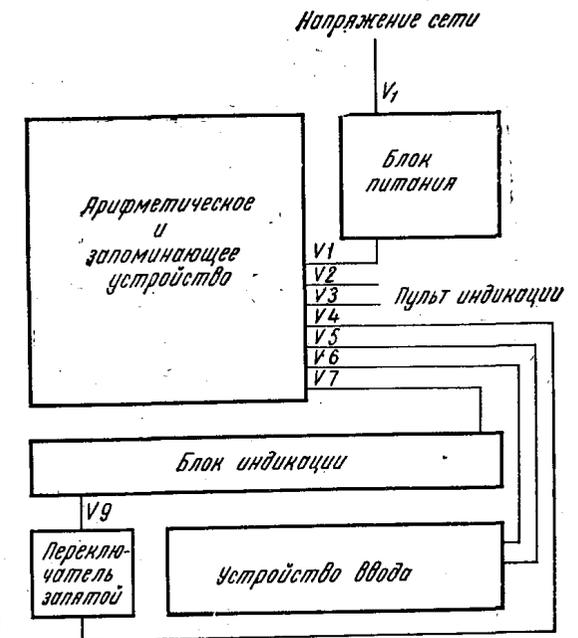


Рис. 2. Блок-схема вычислительной машины «Зоемтрон-220».

Информация, записанная в тетрадах регистра MR дешифратором арифметического устройства, переводится из двоично-десятичной системы счисления в десятичную. Декодированная цифровая информация с выхода дешифратора поступает на светящиеся цифровые лампы блока индикации, которые обеспечивают визуальную выдачу информации ввода, результатов арифметических операций и различных вычислений в десятичной системе счисления. Для визуальной выдачи цифровой информации накапливающих регистров включают соответствующие функциональные клавиши, которые обеспечивают перезапись цифровой информации накапливающего регистра в оперативный регистр MR.

II.2. АРИФМЕТИЧЕСКОЕ УСТРОЙСТВО

Арифметическое устройство состоит из 12 плат печатного монтажа с навесными элементами необходимых электронных схем, которые обеспечивают выполнение различных арифметических операций и вычислений.

Применяемые схемы выполняют функции логических, переключающих, запоминающих и усилительных элементов общей схемы арифметического устройства вычислительной машины. Формируемые на выходах, а также поступающие на входы соответствующих электронных схем сигналы должны находиться в пределах от 0 до -12 в. Исключение составляют сигналы, которые формируются схемами усилителей анодов и цифровых катодов индикаторных ламп.

Условно принято поступающие на входы или формируемые на выходах соответствующих электронных схем напряжения от 0 до $-1,5$ в считать сигналом 0. Аналогично напряжение от -8 до -12 в принято считать сигналом L.

Арифметическое устройство через соответствующие соединительные разъемы связано со схемами блока питания, устройства ввода, индикации и переключателя положения запятой в общую электрическую схему машины.

Исходя из ряда особенностей конструкции машины, запоминающее устройство рассматривается как отдельный узел в составе арифметического устройства.

Примечание. В подрисуночных подписях указанные в скобках наименования транзисторов устанавливались в соответствующие схемы узлов и элементов машин первых выпусков.

II.3. ЭЛЕМЕНТЫ ФУНКЦИОНАЛЬНОЙ СХЕМЫ

II.3.1. Схема «И» (конъюнкция)

Схема выполняет логическую функцию «И», по условиям которой сигнал L на выходе A схемы вырабатывается только в том случае, если на все входы E поступают сигналы L. Правильная реализация логической функции может быть выполнена только в том случае, когда при отсутствии сигналов L на соответствующие входы E схемы поступают сигналы 0.

Схема собрана на полупроводниковых диодах с одним выходом и может иметь от 2 до 20 входов.

На общей функциональной схеме машины схемам «И» присвоены номера с K1 до K211.

Условное обозначение и принципиальная электрическая схема приведены на рис. 3.

Схема «И» в зависимости от сигналов на входах E1—E20 находится в закрытом или открытом состоянии.

Одновременно поступившие сигналы 0 на входы E1—E20 схемы «И» подключают к диодам прямое напряжение. Ток в цепи: 0 в, параллельно диоды D1—D20, резистор R1, -12 в — на небольшом сопротивлении открытых диодов создает незначительное падение напряжения. В основном падение напряжения происходит на сопротивлении резистора 10 ком. Следовательно, на выходе A вырабатывается сигнал 0, который определяет закрытое состояние схемы «И».

Одновременно поступившие сигналы L на входы E1—E20 открывают схему «И», в результате чего на выходе A начинает вырабатываться сигнал L.

В том случае, когда на один или несколько входов схемы поступают сигналы L, к диодам соответствующих входов подключается обратное напряжение, т. е. диоды закрываются сигналом 0 с выхода одного или нескольких открытых диодов, которые обеспечивают закрытое состояние схемы.

Одновременно поступившие на все входы схемы сигналы 0 или L из-за колебаний амплитуды сигналов от 0 до $-1,5$ в и от -8 до -12 в обычно не открывают и не закрывают всех диодов.

На выходе закрытой или открытой схемы вырабатывается сигнал 0 или L с меньшей амплитудой из всех поступивших сигналов, который закрывает все остальные диоды. Сигнал с меньшей амплитудой обеспечивает открытое состояние соответствующего диода и ток в цепи схемы, пропорциональный разности потенциалов поступившего сигнала и источника -12 в. Выполнение заданных логических функций схемой «И» обеспечивается только в том случае, когда при отсутствии сигналов L на соответствующие входы E поступают сигналы 0.

В том случае, когда резистор схемы «И» вместо источника питания -12 в подключается к выходу инвертора (триггера, схемы сопряжения и т. д.), схема «И» становится зависимой от сигнала на выходе инвер-

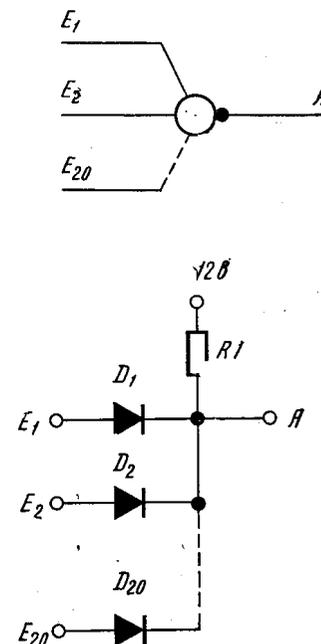


Рис. 3 Принципиальная электрическая схема и условное изображение схемы «И».

Элементы схемы: резистор R1—10 ком; 0,05 вт; 10%; диоды D1 ... D20—1N35 или GAZ17.

тора, т. е. управляемой сигналом с выхода соответствующего элемента.

Следовательно, резистор схемы приобретает значение управляющего входа.

Поступивший на управляющий вход сигнал 0 блокирует работу схемы. Поступивший на управляющий вход схемы «И» сигнал L не изменяет заданных логических функций. Практически управляющий вход можно рассматривать как дополнительный вход схемы «И».

II.3.2. Схема «ИЛИ» (дизъюнкция)

Схема выполняет логическую функцию «ИЛИ», по условиям которой сигнал L на выходе А вырабатывается в том случае, если на один или несколько входов Е поступает сигнал L.

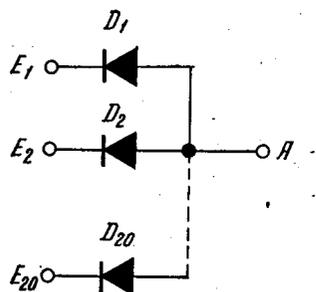
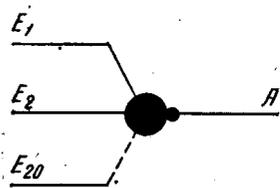


Рис. 4 Принципиальная электрическая схема и условно-изображение схемы «ИЛИ»

Элементы схемы: диоды D1 ... D20 — 1N35 или GAZ17.

Схема собрана на полупроводниковых диодах с одним выходом и может иметь от 2 до 20 входов. Количество диодов в схеме определяется количеством входов. Аноды диодов соединены в общую точку и являются выходом схемы.

На общей функциональной схеме машины схемам «ИЛИ» присвоены номера с Д1 по Д26. Условное обозначение и принципиальная электрическая схема приведены на рис. 4. Выполнение логических функций схемой «ИЛИ» не требует специальных условий, т. е. подключения сигналов 0 на время отсутствия сигналов L на входах Е1—Е20 схемы. В ряде случаев на входы Е схемы сигнал 0 не поступает. Когда на один или несколько входов одновременно поступают сигналы L, соответствующие диоды открываются, в результате чего на выходе А схемы вырабатывается сигнал L с большей амплитудой из всех поступивших сигналов, который закрывает остальные диоды схемы. Небольшое сопротивление открытого диода в большинстве случаев можно не учитывать.

II.3.3. Инвертор

Схема инвертора выполняет логическую функцию «НЕ» (отрицание), по условиям которой сигнал L на выходе А вырабатывается только в том случае, когда на вход Е схемы поступает сигнал 0, и, соответственно, когда на вход Е схемы поступает сигнал L, на выходе А инвертора вырабатывается сигнал 0.

Схема инвертора выполнена на транзисторе типа $p-n-p$ и представляет собой однокаскадный усилитель.

Условное обозначение и принципиальная электрическая схема инвертора приведены на рис. 5, на котором пунктиром показано подключение источника сигналов. Допустим, что в исходном состоянии

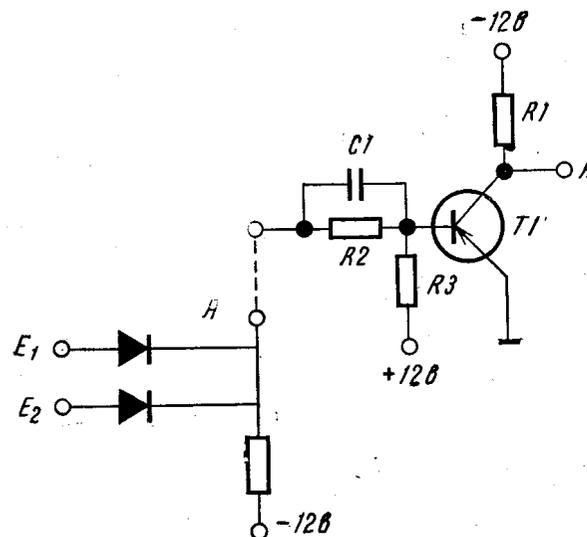
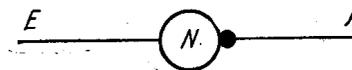


Рис. 5 Принципиальная электрическая схема и условное изображение инвертора:

Элементы схемы:

Номер схемы инвертора	Транзистор Т1	Конденсатор С1	Резистор R1	Резистор R2	Резистор R3
№ 630	SA25/2 (2SB75) $\beta = 29-55$	1000 пф 10% 63в	1,5 ком 10% 0,125вт	12ком 10% 0,05вт	68ком 10% 0,05вт
№ 631	SA25/3 (2SB77) $\beta = 45-88$	1000пф 10% 63в	1,5ком 10% 0,125вт	12ком 10% 0,05вт	68ком 10% 0,05вт
№ 632	SA25/4 (2SB77) $\beta = 72-166$	1000пф 10% 63в	1,5ком 10% 0,125вт	12ком 10% 0,05вт	68ком 10% 0,05вт
№ 635	SA25/4 (2SB77) $\beta = 72-166$	1000пф 10% 63в	—	12ком 10% 0,05вт	68ком 10% 0,05вт
№ 636	SA25/3 (2SB77) $\beta = 45-88$	2700пф 10% 63в	—	4,7ком 10% 0,05вт	39ком 10% 0,05вт
№ 637	SA25/4 (2SB77) $\beta = 72-166$	1000пф 10% 63в	1,5ком 10% 0,125вт	4,7ком 10% 0,05вт	22ком 10% 0,05вт
№ 649	SB20/4 (2SA17) $\beta = 72-166$	220пф 10% 63в	1,5ком 10% 0,125вт	12ком 10% 0,05вт	68ком 10% 0,05вт
№ 651	SB20/2 (2SA15) $\beta = 29-55$	220пф 10% 63в	1ком 10% 0,125вт	12ком 10% 0,05вт	68ком 10% 0,05вт
№ 652	SB20/4 (2SA17) $\beta = 72-166$	470пф 10% 63в	1,5ком 10% 0,125вт	8,2ком 10% 0,05вт	47ком 10% 0,05вт

схемы инвертора на вход Е поступает сигнал 0. Ток источника смещения протекает по цепи: +12 в, резисторы R3, R2, 0 в источника сигналов. Величина тока ограничена сопротивлением резисторов дели-

теля напряжения. Падение напряжения на резисторе R2 от тока источника смещения создает на базе транзистора T1 по отношению к эмиттеру положительный потенциал. Обратное напряжение, приложенное к эмиттерному переходу, находится в пределах +2 в и обеспечивает закрытое состояние транзистора T1. В цепи база-коллектор закрытого транзистора протекает ток I_{к0}, который создает небольшое падение напряжения на резисторе коллектора R1. В результате закрытого состояния транзистора на выходе А инвертора вырабатывается сигнал L, пока на вход Е схемы поступает сигнал 0.

При подключении сигнала L на вход Е схемы инвертора в первоначальный момент ускоряющая емкость C1 шунтирует резистор базы R2. Отрицательное напряжение входного сигнала L поступает на базу и открывает транзистор T1.

В цепи открытого транзистора от 0 в, T1, R1, —12 в протекает коллекторный ток, величина которого в основном ограничена сопротивлением резистора R1.

На сопротивлении открытого транзистора T1 от тока коллектора происходит сравнительно небольшое падение напряжения. Потенциал коллектора становится близким к потенциалу эмиттера и является сигналом 0 на выходе А инвертора.

Следовательно, пока на вход Е инвертора поступает сигнал L, на выходе А схемы будет вырабатываться сигнал 0.

Конденсатор C1 заряжается до напряжения сигнала L, реактивное сопротивление X_c ускоряющей емкости C1 увеличивается, в цепь тока базы включается резистор R2, который уменьшает величину тока, протекающего в цепи: 0 в, эмиттер-база открытого транзистора, резистор R2 параллельно C1, внутреннее сопротивление источника сигналов, —12 в. Напряжение между эмиттером и базой уменьшается. База становится более положительной, но сохраняет отрицательный потенциал по отношению к эмиттеру. Транзистор T1 остается в открытом состоянии. Величина тока базы от источника сигналов в основном будет определяться амплитудой поступившего сигнала, внутренним сопротивлением источника сигналов и сопротивлением резистора базы R2.

Ток источника смещения протекает по цепи: +12 в, резистор R3, сопротивление база-эмиттер открытого транзистора, 0 в. Сопротивление резистора R3 значительно превышает величину сопротивления перехода база-эмиттер открытого транзистора. Ток цепи источника смещения, в основном, определяется сопротивлением резистора R3.

Сопротивление резистора R3 примерно в 5—7 раз превышает величину сопротивления резистора базы R2. Следовательно, ток источника смещения будет значительно меньше величины тока базы. Встречное направление токов базы и источника смещения создает результирующий ток на участке цепи: 0 в, эмиттер-база открытого транзистора. Результирующий ток создает падение напряжения на сопротивлении эмиттер-база открытого транзистора и обеспечивает отрицательный потенциал базы по отношению к эмиттеру, который и удерживает транзистор T1 в открытом состоянии. Открытый транзистор можно характеризовать насыщенным и ненасыщенным состоянием в зависимости

от соотношения токов, протекающих в цепях базы и коллектора. Если входной ток, умноженный на коэффициент усиления транзистора, больше, чем величина тока коллектора $\beta I_b \geq \frac{U_k}{R_k}$, то транзистор находится в насыщенном состоянии. Если величина токов коллектора и базы не удовлетворяет этому соотношению, то транзистор находится в ненасыщенном состоянии. Соотношение величин токов в схеме инвертора N 630 определяет насыщенный режим работы транзистора T1. После окончания сигнала L на вход схемы инвертора поступает сигнал 0.

В первоначальный момент ускоряющая емкость C1 шунтирует резистор R2. База получает положительный потенциал по отношению к эмиттеру. Транзистор T1 закрывается, на выходе А инвертора начнет вырабатываться сигнал L. Конденсатор C1 перезаряжается до величины падения напряжения на резисторе R2 от тока источника смещения, реактивное сопротивление X_c увеличивается, в цепь тока источника смещения включается резистор R2. Падение напряжения на резисторе R2 от тока источника смещения обеспечивает закрытое состояние транзистора T1.

При последовательном включении двух инверторов фаза поступившего сигнала на вход А первого инвертора не изменяется на выходе Е второго инвертора.

И.3.4. Усилитель мощности

Усилитель мощности (схема V567) представляет собой двухкаскадный усилитель, собранный из последовательно включенных инверторов. Во втором инверторе установлен более мощный транзистор.

Условное обозначение и принципиальная электрическая схема усилителя приведены на рис. 6.

В исходном состоянии на вход Е схемы усилителя поступает сигнал 0. Ток источника смещения протекает по цепи: +12 в, R5, R4, 0 в источника сигналов. Делитель напряжения из резисторов R5, R4 создает на базе транзистора положительный потенциал по отношению к эмиттеру и обеспечивает закрытое состояние транзистора T1. Одновременно ток источника смещения протекает по цепи: +12 в, резисторы R6, R3, R1, —12 в. Делитель напряжения из резисторов R1, R3 и R6 создает на базе транзистора T2 отрицательный потенциал по отношению к эмиттеру. Прямое напряжение, приложенное к эмиттерному переходу, обеспечивает открытое состояние транзистора T2.

В цепях: а) 0 в, T2, R3, R1, —12 в; б) +12 в, R6, T2, 0 в открытого транзистора протекают токи базы и источника смещения, которые имеют разную величину и направление. В результате на базе транзистора T2 сохраняется отрицательный потенциал по отношению к эмиттеру, который обеспечивает открытое состояние транзистора T2. Величина тока, протекающего в цепи 0 в, T2, R2, —12 в, ограничена небольшим сопротивлением открытого транзистора T2 и резистором R2. В цепи открытого транзистора T2 падение напряжения в основном

происходит на резисторе коллектора R2. Следовательно, до тех пор, пока на вход E усилителя поступает сигнал 0, транзистор T2 находится в открытом состоянии, на выходе A усилителя вырабатывается сигнал 0.

Когда на вход E усилителя поступает сигнал L, в первоначальный момент ускоряющая емкость C1 шунтирует резистор базы R4. Отрицательное напряжение входного сигнала поступает на базу транзистора

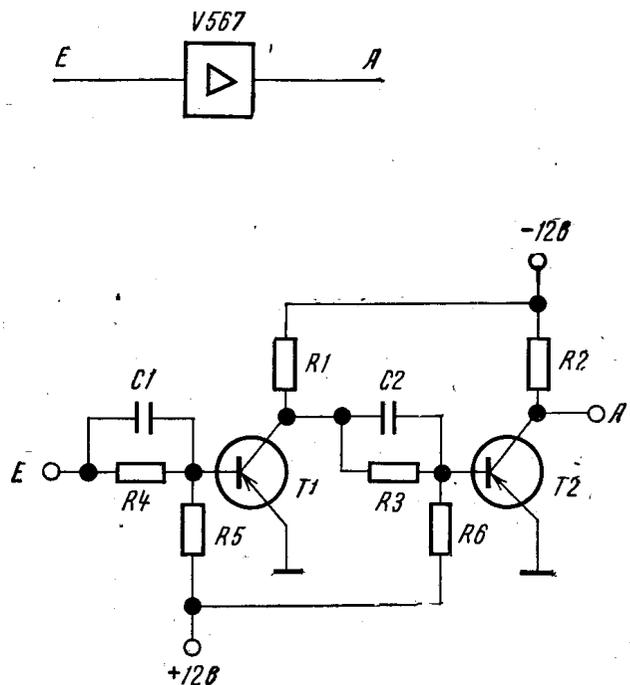


Рис. 6. Принципиальная электрическая схема и условное изображение усилителя мощности.

Элементы схемы V567

Транзистор T1	SA25/4 (2SB77)	$\beta = 72-166$
» T2	SA25/4 (2SB77)	$\beta = 72-166$
Конденсатор C1	1000нф 10% 63в	
» C2	2200нф 10% 63в	
Резистор R1	820ом 0,25вт 10%	
» R2	330ом 0,5вт 10%	
» R3	2,2ком 0,05вт 10%	
» R4	12ком 0,05вт 10%	
» R5	68ком 0,05вт 10%	
» R6	15ком 0,05вт 10%	

T1. Транзистор T1 открывается и создает цепь тока коллектора: 0 в, T1, R1, -12 в источника питания. Величина тока коллектора ограничена небольшим сопротивлением открытого транзистора и резистором R1. В результате этого на коллекторе открытого транзистора T1 вырабатывается сигнал 0. Конденсатор C1 заряжается, реактивное сопротивление X_c увеличивается, в цепь тока базы включается резистор R4, который уменьшает величину тока в цепи: 0 в, эмиттер-база открытого транзистора T1, R4, внутреннее сопротивление источника

сигналов — 12 в. Напряжение между эмиттером и базой уменьшается, База становится более положительной, но сохраняет отрицательный потенциал по отношению к эмиттеру. Транзистор T1 остается в открытом состоянии.

С коллектора транзистора T1 сигнал 0 поступает на ускоряющую емкость C2 и резистор базы R3. В первоначальный момент ускоряющая емкость шунтирует резистор R3. Положительный перепад напряжения поступает на базу транзистора T2. База транзистора получает положительный потенциал по отношению к эмиттеру. Транзистор T2 закрывается.

Конденсатор C2 разряжается, реактивное сопротивление X_c увеличивается, в цепь источника смещения включается резистор R3, который уменьшает величину тока, протекающего в цепи: +12 в, R6, R3, T1, 0 в. База становится более отрицательной, но сохраняет положительный потенциал по отношению к эмиттеру. Следовательно, до тех пор, пока на вход E усилителя поступает сигнал L, транзистор T2 находится в закрытом состоянии, на выходе A усилителя вырабатывается сигнал L. После окончания сигнала L на вход A усилителя поступает сигнал 0. Схема усилителя возвращается в исходное состояние. В этом случае ускоряющие емкости выполняют обратные функции. Емкость C1 сокращает время перехода транзистора T1 в закрытое состояние, а емкость C2 сокращает время перехода транзистора T2 в открытое состояние.

В результате обратного переключения транзисторов в соответствии с исходным состоянием на выходе A схемы усилителя вырабатывается сигнал 0.

II.3.5. Усилитель воспроизведения

Усилитель воспроизведения (схема V507/1) служит для записи в тетраду триггеров A информации, считанной с ферритовых сердечников куба памяти.

Специальными импульсами считывания производится перемагничивание ферритовых сердечников, которые наводят э.д.с. на проводе воспроизведения. В свою очередь провод воспроизведения подключается к входам E2 и E3 усилителя воспроизведения. Учитывая, что перемагничивание ферритовых сердечников происходит и при записи информации, запуск усилителя воспроизведения происходит только в том случае, если на его вход E1 поступает специальный сигнал считывания ($HV=L$). В результате особого расположения и прошивки сердечников в матрице на проводе воспроизведения могут возникнуть импульсы как положительной, так и отрицательной полярности, которые в равной мере должны воздействовать на усилитель, чтобы получить на его выходе импульс положительной полярности.

Условное обозначение и принципиальная электрическая схема усилителя приведены на рис. 7. В исходном состоянии усилителя на вход E1 схемы поступает сигнал 0, ток источника смещения протекает по цепи: +12 в, R3, R2, 0 в. Делитель напряжения из резисторов R3

и R2 создает на базе транзистора T1 положительный потенциал по отношению к эмиттеру. Транзистор T1 находится в закрытом состоянии, на выходе А схемы усилителя воспроизведения вырабатывается сигнал L.

Одновременно ток источника смещения протекает по цепи: +12 в, R4, R5, 0 в. Делитель напряжения из резисторов R4, R5 через вторичные обмотки трансформаторов создает на базах транзисторов T2 и T3 всех четырех усилителей воспроизведения положительный потенциал,

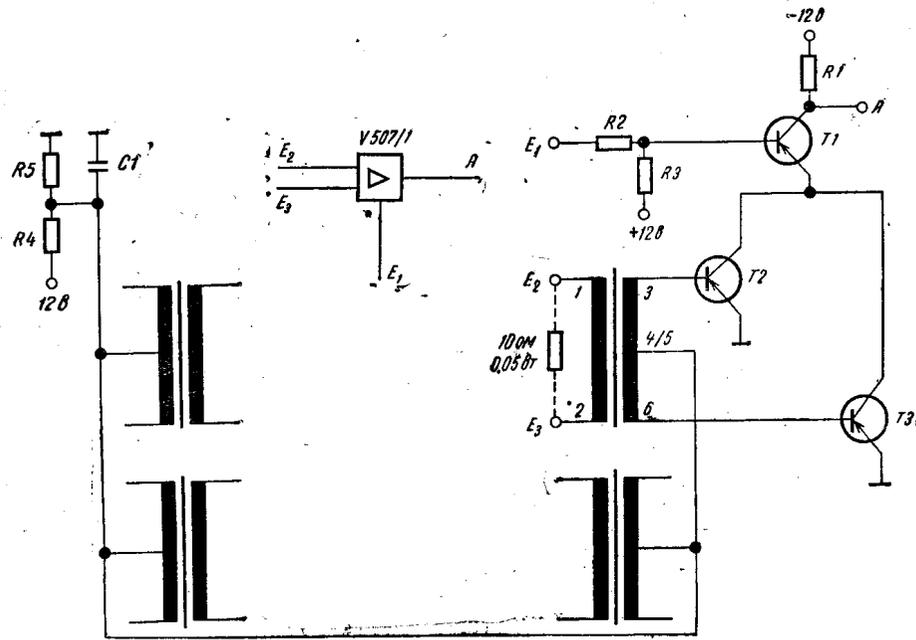


Рис. 7. Принципиальная электрическая схема и условное изображение усилителя воспроизведения.
Элементы схемы V507/1:

Транзистор T1	SB20/2 (2SA15)	$\beta = 29-55$
» T2	SB20/3 (2SA15)	$\beta = 45-88$
» T3	SB20/3 (2SA15)	$\beta = 45-88$
Конденсатор C1	0,047 мф	10% 63в
Резистор R1	10ком	10% 0,125вт
» R2	12ком	10% 0,125вт
» R3	68ком	10% 0,125вт
» R4	6,8ком	5% 0,125вт
» R5	100ом	5% 0,125вт

который обеспечивает закрытое состояние транзисторов T2 и T3.

Работа усилителя и формирование импульса положительной полярности на выходе А схемы происходит в следующем порядке. Вначале на вход E1 поступает управляющий сигнал $HV=L$. Делитель напряжения из резисторов R2 и R3 создает отрицательный потенциал базы по отношению к эмиттеру транзистора T1. Транзистор T1 открывается и подключает к коллекторам транзисторов T2 и T3 отрицательное напряжение источника питания -12 в. Эмиттер открытого

транзистора T1 подключен к 0 в через большое сопротивление закрытых транзисторов T2 и T3. Следовательно, ток в цепи открытого транзистора T1 увеличивается незначительно, а соответствующее изменение напряжения на выходе А практически можно не учитывать.

Перемагничивание ферритового сердечника наводит на проводе воспроизведения э.д.с. в пределах 30 мв, которая поступает на входы E2 и E3 первичной обмотки повышающего трансформатора с соотношением 1:100. Допустим, на вход E2 поступит положительный потенциал провода воспроизведения, следовательно, через первичную обмотку трансформатора от входа E2 к входу E3 потечет ток. Во вторичной обмотке наводится э.д.с. Согласно включение вторичной обмотки обеспечивает возникновение в ней э.д.с. того же направления, что и в первичной обмотке трансформатора.

Положительный потенциал выхода 3 вторичной обмотки трансформатора поступает на базу и не изменяет закрытого состояния транзистора T2.

Отрицательный потенциал выхода 6 вторичной обмотки трансформатора поступает на базу и открывает транзистор T3. На выходе А усилителя происходит изменение сигнала с L на 0.

В цепи открытых транзисторов 0 в, T3, T1, R1, -12 в величина тока в основном ограничена сопротивлением резистора R1. На сопротивлениях открытых транзисторов T3 и T1 происходит сравнительно небольшое падение напряжения. После окончания сигнала на входах E2 и E3 первичной обмотки трансформатора транзистор T3 закрывается. Эмиттер открытого транзистора T1 подключается к 0 в через большое сопротивление закрытых транзисторов T2 и T3. Ток в цепи открытого транзистора T1 резко уменьшается, на выходе усилителя происходит изменение сигнала с 0 на L. Транзистор T1 закрывается после окончания сигнала L на выходе E1. Если на вход E2 поступит отрицательный потенциал провода воспроизведения, вместо транзистора T3 откроется транзистор T2. В результате на выходе А усилителя воспроизведения формируется импульс положительной полярности.

И.3.6. Дифференцирующая цепь RC

Наиболее распространенным устройством для формирования остроконечных импульсов различной полярности является емкостная дифференцирующая цепь RC, которая состоит из конденсатора C1, резистора R1 и диода Д1.

Условное обозначение и принципиальная электрическая схема приведены на рис. 8. В зависимости от подключения входа E2 работа дифференцирующей цепи происходит с выполнением или без выполнения логических функций. Подключение входа E2 дифференцирующей цепи к 0 в обеспечивает работу схемы без выполнения логических функций. Для выполнения логических функций схема дифференцирующей цепи подключается входом E2 к выходу управляющего элемента.

1. Работа дифференцирующей цепи без выполнения логических функций.

Допустим, что конденсатор C_1 полностью разряжен, на вход E_1 дифференцирующей цепи поступает прямоугольный импульс отрицательной полярности и создает цепь заряда конденсатора C_1 . Напряжение на конденсаторе скачком измениться не может. В цепи заряда конденсатора начинает протекать ток, величина которого ограничена сопротивлением резистора R_1 . В первоначальный момент ток имеет наибольшую величину и убывает по мере заряда конденсатора. Соответ-

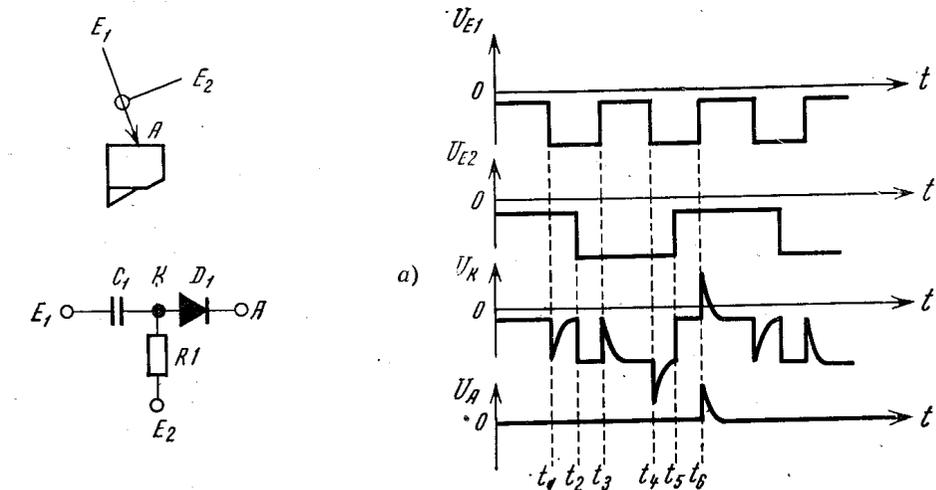


Рис. 8. Принципиальная электрическая схема и условное изображение дифференцирующей цепи RC : диод D_1 —1N35 или GAZ17; конденсатор C_1 —560 пф 5% 63в; резистор R_1 —10 ком 0,05 вт 10%; а—схема формирования сигналов дифференцирующей цепью с управляющим входом; б—диод коллекторного входа триггера 1N35 или GAZ17.

венно в первоначальный момент времени на резисторе R_1 происходит наибольшее падение напряжения, которое уменьшается по мере изменения величины тока заряда. В результате на диод D_1 поступает остроконечный импульс отрицательной полярности. После того как конденсатор C_1 зарядится до напряжения источника сигналов, ток в дифференцирующей цепи спадает до нуля, падение напряжения на резисторе R_1 не происходит.

На диод D_1 поступает напряжение, равное 0 в. После окончания импульса на вход дифференцирующей цепи поступает сигнал 0, что соответствует замыканию цепи разряда конденсатора через резистор R_1 без учета небольшого внутреннего сопротивления источника сигналов. Ток разряда конденсатора протекает в обратном направлении. В первоначальный момент ток имеет наибольшую величину и убывает по мере разряда конденсатора. Соответственно в первоначальный момент на резисторе R_1 происходит наибольшее падение напряжения, которое уменьшается пропорционально изменению величины тока раз-

ряда. В результате этого на диод D_1 поступает остроконечный импульс положительной полярности.

Описанный режим работы дифференцирующей цепи происходит при условии большой длительности импульса на входе E_1 , который может обеспечить заряд конденсатора до напряжения поступившего сигнала. Следует иметь в виду, что в любой момент времени напряжение на конденсаторе C_1 и падение напряжения на резисторе R_1 равно напряжению источника сигнала $U_c + U_R = U$. В схеме машины дифференцирующие цепи RC применяются для переключения схем одновибратора и триггера, которые рассчитаны на запуск от остроконечных импульсов положительной полярности. С этой целью на выходе цепи включен диод D_1 , который пропускает на выход A остроконечные импульсы только положительной полярности и обеспечивает срез остроконечных импульсов отрицательной полярности.

Рассмотрим влияние параметров элементов дифференцирующей цепи на спад напряжения остроконечного импульса.

Допустим, что при данной величине сопротивления резистора R_1 увеличили емкость конденсатора C_1 . В первоначальный момент ток в цепи практически ограничен постоянной величиной сопротивления резистора R_1 и убывает по мере заряда или разряда конденсатора. Напряжение на резисторе R_1 относительно 0 в входа E_2 будет спадать более медленно, так как для разряда или заряда большой емкости конденсатора данным током требуется большее время, вследствие чего длительность остроконечных импульсов увеличивается. Уменьшение величины емкости конденсатора вызывает более быстрый спад напряжения на резисторе R_1 , вследствие этого длительность остроконечных импульсов уменьшается. Соответственно при данной величине емкости конденсатора изменение величины сопротивления резистора в большую и меньшую сторону приводит к тем же результатам. В первом случае напряжение на резисторе R_1 будет убывать медленнее, чем во втором, исходя из того, что для заряда данной емкости током меньшей величины требуется большее время и, наоборот, током большей величины — меньшее время. Спад напряжения на резисторе R_1 определяется постоянной времени дифференцирующей цепи $\tau = RC$, которая имеет размерность времени и наиболее удобно определяется из следующих соотношений: $ом \cdot ф = сек$; $ком \cdot мкф = мсек$; $мом \cdot нф = мксек$.

Физически постоянную времени τ можно представить как время, за которое напряжение на конденсаторе изменяется на 63%, а величина тока заряда или разряда конденсатора уменьшается до 37% от первоначального значения. Допустим, отрицательный тактовый импульс мультивибратора имеет длительность, равную 20 мксек, который примем за минимальный на входе дифференцирующей цепи. Емкость конденсатора $C_1 = 560$ нф, сопротивление резистора $R_1 = 10$ ком, постоянная времени цепи $\tau = RC$ будет равна:

$$0,01 \text{ мом} \times 560 \text{ нф} = 5,6 \text{ мксек.}$$

Практически конденсатор принято считать заряженным за время, равное (3—5) τ , которое составляет $16,8 \div 28,0$ мксек.

В данном случае постоянная времени цепи τ равна примерно 4 τ , что соответствует ранее описанному режиму работы дифференцирующей цепи. Дифференцирующая цепь запуска одновибратора имеет резистор, равный 4,7 ком, и соответственно меньшую величину τ и меньшую длительность импульса на выходе.

2. Работа дифференцирующей цепи с выполнением логических функций. Схема дифференцирующей цепи выполняет логическую функцию «И», по условиям которой импульс положительной полярности на выходе А формируется при изменении на входе Е1 сигнала L на 0 только при условии, если в это время на вход Е2 поступает сигнал 0.

Следовательно, если на вход Е2 поступает сигнал L, то от изменения сигнала на входе Е1 с L на 0 импульс положительной полярности на выходе А не формируется.

Рассмотрим работу дифференцирующей цепи с выполнением логических функций при подключении на вход Е1 идеальных прямоугольных импульсов отрицательной полярности с учетом изменения сигнала на входе Е2 с 0 на L (рис. 8, а).

Допустим, что конденсатор С1 разряжен, на входы Е1 и Е2 поступают сигналы 0, в точке κ дифференцирующей цепи вырабатывается сигнал 0.

Во время t_1 на вход Е1 поступает сигнал L, конденсатор С1 заряжается, в точке κ импульс отрицательной полярности формируется в последовательности, описанной в пункте 1.

Конденсатор заряжается до напряжения сигнала L, ток в цепи прекращается, в точке κ вырабатывается сигнал 0. Во время t_2 на вход Е2 поступает сигнал L. Конденсатор С1 разряжается до напряжения сигнала 0. В точке κ вырабатывается сигнал L (разряд конденсатора при подключении сигнала L на вход Е2 аналогичен случаю, когда к двум обкладкам конденсатора подключается напряжение одного выхода источника питания).

Во время t_3 на вход Е1 поступает сигнал 0, конденсатор С1 заряжается до напряжения сигнала L.

Падение напряжения от тока заряда конденсатора С1 на резисторе R1 в точке κ формирует импульс положительной полярности, вершина которого достигает уровня напряжения сигнала 0. Конденсатор С1 заряжается до напряжения сигнала L, в результате чего в точке κ вырабатывается сигнал L.

Во время t_4 на вход Е1 поступает сигнал L, конденсатор С1 разряжается. Ток разряда конденсатора на резисторе R1 в точке κ формирует импульс отрицательной полярности, вершина которого достигает уровня напряжения удвоенного сигнала L. Конденсатор С1 разряжается до напряжения сигнала 0. В точке κ получаем сигнал L.

Во время t_5 на вход Е2 поступает сигнал 0, конденсатор С1 заряжается до напряжения сигнала L, в результате чего в точке κ вырабатывается сигнал 0.

Во время t_6 на вход Е1 поступает сигнал 0. Конденсатор С1 разряжается. Ток разряда конденсатора на резисторе R1 в точке κ формирует импульс положительной полярности в последовательности, описанной в пункте 1.

И.3.7. Мультивибратор

Основным задающим генератором режима работы машины является мультивибратор, который состоит из двух включенных по схеме с общим эмиттером усилителей с емкостными коллекторно-базовыми связями.

Для получения управляющих тактовых импульсов прямоугольной формы используется мультивибратор в автоколебательном режиме работы с частотой переключения 25 кГц.

Условное обозначение и принципиальная электрическая схема мультивибратора M214 приведены на рис. 9.

Принцип автоколебательного режима работы мультивибратора основан на поочередном открывании и закрывании транзисторов Т1 и Т2.

С целью объяснения автоколебательного режима работы предположим, что в данный момент времени транзистор Т1 находится в открытом состоянии, а Т2 — в закрытом. В цепи открытого транзистора от 0 в, Т1, R2, —12 в протекает коллекторный ток, величина которого практически ограничена резистором R2. В цепи коллектора на сопротивлении открытого транзистора происходит небольшое падение напряжения. В результате на выходе А мультивибратора вырабатывается сигнал 0. Одновременно от 0 в через эмиттер-базу открытого транзистора Т1, R4, R1, —12 в протекает базовый ток, который создает на сопротивлении базы Т1 небольшой отрицательный потенциал по отношению к эмиттеру и удерживает транзистор в открытом состоянии. Допустим, что во время закрытого состояния транзистора Т1 конденсатор С1 зарядился до напряжения сигнала L на выходе А. После опрокидывания мультивибратора транзистор Т1 находится в открытом состоянии. Левая обкладка конденсатора С1 подключается через открытый транзистор Т1 к 0 в. Правая обкладка через резисторы R3 и R1 подключается к —12 в. Конденсатор С1 разряжается. Ток цепи разряда конденсатора через резистор R7 создает на базе транзистора Т2 положительный потенциал по отношению к эмиттеру и удерживает транзистор в закрытом состоянии. Одновременно конденсатор С2 заряжается. Левая обкладка конденсатора подключена к 0 в через эмиттер-базу открытого транзистора, правая обкладка через резистор R5 подключена к источнику —12 в. Постоянная времени цепи заряда конденсатора С2 имеет меньшую величину, чем постоянная времени цепи разряда конденсатора С1. В результате этого конденсатор С2 заряжается за более короткий промежуток времени. Опрокидывание мультивибратора не происходит до тех пор, пока база закрытого транзистора Т2 имеет более положительный потенциал, чем эмиттер. По мере разряда конденсатора С1 ток в цепи разряда и потенциал базы

закрытого транзистора уменьшаются. При достижении незначительного отрицательного потенциала базы по отношению к эмиттеру закрытый транзистор T2 начинает открываться. Положительный перепад напряжения коллектора транзистора T2 через конденсатор C2 поступает на базу и закрывает транзистор T1, т. е. конденсатор C2 начинает разряжаться, ток разряда конденсатора создает на базе тран-

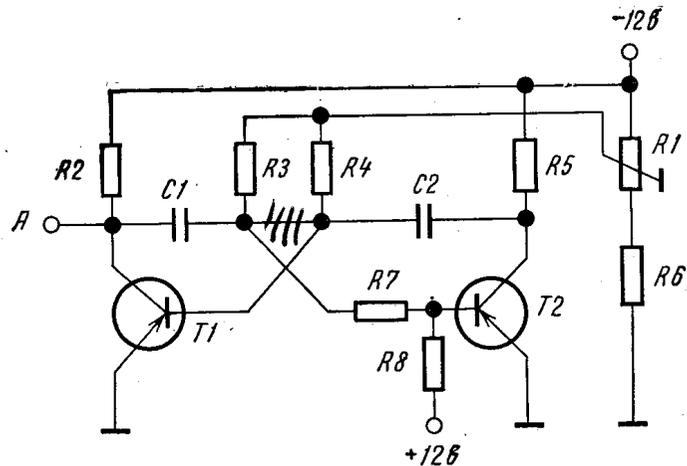
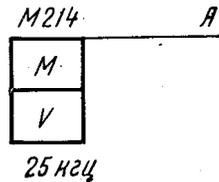


Рис. 9. Принципиальная электрическая схема и условное изображение мультивибратора.

		Элементы схемы M 214:	
Транзистор	T1	SB20/3 (2SA15)	$\bar{\beta} = 45 - 88$
»	T2	SB20/3 (2SA15)	$\bar{\beta} = 45 - 88$
Конденсатор	C1	2200 пф 10%	63 в
»	C2	2200 пф 10%	63 в
Резистор	R1	1 ком	(регулируемый)
»	R2	1 ком	0,05 вт 10%
»	R3	10 ком	0,05 вт 10%
»	R4	10 ком	0,05 вт 10%
»	R5	1,5 ком	0,125 вт 10%
»	R6	1 ком	0,05 вт 10%
»	R7	470 ом	0,05 вт 10%
»	R8	220 ком	0,05 вт 10%

зистора T1 положительный потенциал, который и обеспечивает закрытое состояние. В свою очередь отрицательный перепад напряжения коллектора транзистора T1 через конденсатор C1 поступает на базу и форсирует открывание транзистора T2. В результате лавинообразно протекающего процесса опрокидывания на выходе A мультивибратора происходит изменение сигнала с 0 на L. После опрокидывания мульт-

тивибратора транзистор T2 находится в открытом состоянии, а T1 — в закрытом. Конденсатор C2 разряжается и подготавливает следующее опрокидывание мультивибратора. После очередного опрокидывания на выходе A мультивибратора формируется импульс отрицательной полярности.

При первоначальном включении мультивибратора источник смещения +12 в создает на базе транзистора T2 более положительный потенциал, чем потенциал базы транзистора T1, и обеспечивает закрытое состояние транзистора T2.

После опрокидывания мультивибратора транзистор T2 находится в открытом состоянии. Ток источника смещения протекает по цепи: +12 в, R8, T2, 0 в и практически не отражается на величине тока базы из-за большой величины сопротивления резистора R8.

II.3.8. Симметричный триггер

Одним из основных логических элементов с запоминанием является триггер, который состоит из двух инверторов с двумя коллекторно-базовыми связями. Схема триггера имеет два устойчивых состояния, которые можно характеризовать как состояние 0 и 1. В данной модели машины применяется схема симметричного ненасыщенного триггера F119. При включении машины большинство триггеров устанавливается в исходное состояние, которое характеризуется открытым состоянием транзистора T1 и закрытым — транзистора T2. В исходном состоянии триггера на выходе A1 вырабатывается сигнал 0, на выходе A2 — сигнал L, которые сохраняются до опрокидывания триггера. Опрокидывание триггера происходит от импульса положительной полярности, поступившего на вход открытого транзистора. После опрокидывания триггера в рабочее состояние транзистор T1 находится в закрытом состоянии, а транзистор T2 — в открытом. В соответствии с рабочим состоянием триггера на выходе A1 вырабатывается сигнал L, на выходе A2 — сигнал 0. В данной модели машины условно принято считать исходное состояние триггера как состояние 0 и рабочее — как состояние L.

Условное обозначение и принципиальная электрическая схема триггера F119 приведены на рис. 10.

В исходном состоянии триггера через открытый транзистор T1 создается цепь тока: 0 в, сопротивление открытого транзистора T1, R2, -12 в, величина которого в основном ограничена резистором R2. В цепи коллектора на сопротивлении открытого транзистора происходит сравнительно небольшое падение напряжения. В результате открытого состояния транзистора T1 на выходе триггера A1 вырабатывается сигнал 0. Небольшой ток источника смещения протекает по цепи: +12 в, R7, база-эмиттер открытого транзистора T1, 0 в. В основном падение напряжения происходит на сравнительно большом сопротивлении резистора R7. Небольшое падение напряжения на сопротивлении базы-эмиттера открытого транзистора можно не учитывать при условии, если встречный ток базы в несколько раз превышает

ток цепи источника смещения. Одновременно от 0 в через эмиттер-базу открытого транзистора T1, R5, R3, R1, -12 в протекает базовый ток, который создает на сопротивлении базы транзистора T1 небольшой

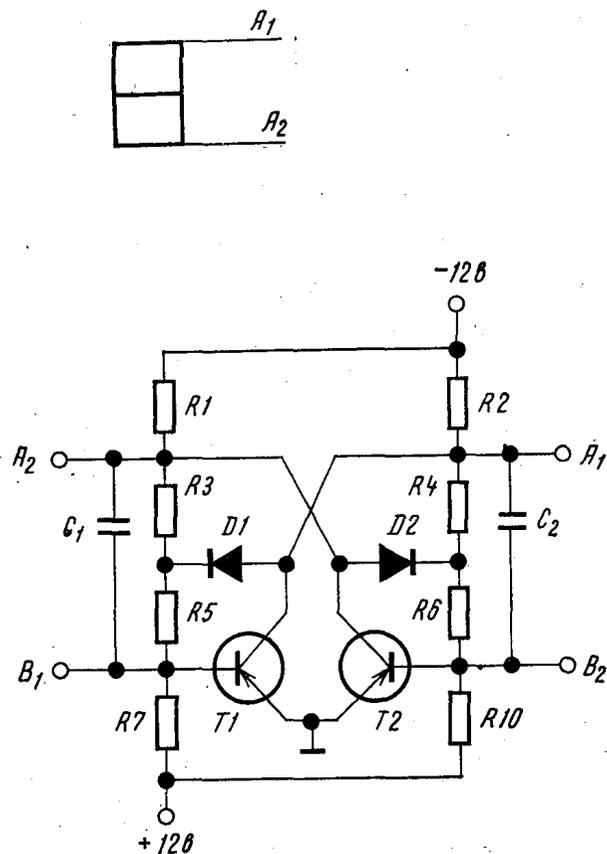


Рис. 10. Принципиальная электрическая схема и условное изображение триггера.

Элементы схемы F 119:

Транзистор T1	SA25/2 (2SB75)	$\beta = 29 - 55$	
» T2	SA25/2 (2SB75)	$\beta = 29 - 55$	
Диод D1	IN35 или GAZ17		
» D2	IN35 или GAZ17		
Конденсатор G1	1000пф	10%	63в
» G2	1000пф	10%	63в
Резистор R1	1,5ком	0,125вт	10%
» R2	1,5ком	0,125вт	10%
» R3	10ком	0,05вт	10%
» R4	10ком	0,05вт	10%
» R5	470ком	0,05вт	10%
» R6	470ком	0,05вт	10%
» R7	56ком	0,05вт	10%
» R10	56ком	0,05вт	10%

отрицательный потенциал по отношению к эмиттеру и удерживает транзистор в открытом состоянии. Закрытое состояние транзистора T2 обеспечивается напряжением источника смещения, ток которого про-

текает в цепи: +12 в, R10, R6, R4, коллектор-база-эмиттер открытого транзистора T1, 0 в. Делитель напряжения из резисторов R10 и R6, R4 создает на базе транзистора T2 небольшой положительный потенциал по отношению к эмиттеру, который и удерживает транзистор T2 в закрытом состоянии. В результате закрытого состояния транзистора T2 на выходе A2 триггера вырабатывается сигнал L. Для переключения триггера из одного устойчивого состояния в другое к его входам подключаются дифференцирующие RC цепи. Допустим, на вход E дифференцирующей цепи открытого транзистора поступает импульс отрицательной полярности. Отрицательный перепад напряжения с 0 на L поступившего сигнала током заряда конденсатора на резисторе дифференцирующей цепи формирует импульс отрицательной полярности. Диод дифференцирующей цепи закрывается, импульс на базу открытого транзистора T1 не поступает. Положительный перепад напряжения с L на 0 поступившего сигнала приводит к разряду конденсатора. Ток разряда на резисторе дифференцирующей цепи формирует импульс положительной полярности, который открывает диод и поступает на базу открытого транзистора T1. База открытого транзистора T1 получает положительный потенциал по отношению к эмиттеру, транзистор T1 закрывается. На коллекторе транзистора T1 формируется отрицательный перепад напряжения, который поступает на ускоряющую емкость C2 и резистор R4.

В первоначальный момент ускоряющая емкость C2 шунтирует резисторы базы R4, R6, отрицательный перепад напряжения коллектора транзистора T1 поступает на базу транзистора T2. База транзистора T2 получает отрицательный потенциал по отношению к эмиттеру. Транзистор T2 открывается, на коллекторе транзистора формируется положительный перепад напряжения, который поступает на ускоряющую емкость C1 и резистор R3. В первоначальный момент ускоряющая емкость C1 шунтирует резисторы базы R3 и R5. Положительный перепад напряжения с коллектора транзистора T2 поступает на базу и формирует закрытие транзистора T1. Положительные обратные связи вызывают лавинообразное протекание процесса переключения транзисторов T1 и T2, в результате которого триггер опрокидывается в рабочее состояние.

После опрокидывания триггера токи, протекающие в цепях открытого транзистора T2, будут аналогичны токам ранее открытого транзистора T1. Токи, протекающие в цепях закрытого транзистора T1, будут аналогичны токам ранее закрытого транзистора T2.

Диоды D1 и D2 обеспечивают ненасыщенный режим работы открытых транзисторов. Для управления работой триггера в схеме машины применяется три вида запуска и подключения дифференцирующих цепей.

Неуправляемый запуск на базы по отдельным входам. Запуск триггеров по отдельным входам характеризуется поочередным поступлением импульсов на входы E1 и E2 дифференцирующих цепей, которые обеспечивают соответствующее переключение триггеров. Дифференцирующие цепи подключаются катодами диодов на входы

V1 и V2 триггера, резисторы — к 0 в. Диоды, подключенные к базам открытого и закрытого транзисторов, получают соответствующее смещение катодов в прямом и обратном направлении, которое несущественно для сигналов, поступающих на входы дифференцирующих цепей. От каждого импульса отрицательной полярности, поступившего на входы E1 и E2, формируются на резисторе дифференцирующей цепи два остроконечных импульса различной полярности. Остроконечный импульс отрицательной полярности подключает диод в обратном направлении и на базу транзистора не поступает. Остроконечный импульс положительной полярности подключает диод в прямом направлении и поступает на базу транзистора. Импульс, поступивший на базу закрытого транзистора, увеличивает положительный потенциал базы по отношению к эмиттеру и не изменяет состояния триггера. Импульс, поступивший на базу открытого транзистора, создает на базе более положительный потенциал, чем на эмиттере, и приводит к опрокидыванию триггера.

В функциональной схеме машины дифференцирующую цепь, подключенную к входу V1 триггера, принято считать верхним боковым входом. Дифференцирующую цепь, подключенную к входу V2 триггера, принято считать нижним боковым входом. Дифференцирующие цепи имеют условное изображение в виде стрелок в верхней и нижней частях условного обозначения триггера.

Управляемый запуск на базы по отдельным входам. Различие управляемого и неуправляемого вида запуска на базы заключается в том, что диоды дифференцирующей цепи получают предварительное смещение, в результате которого запускающий импульс может поступить на базу только открытого транзистора. Для управляемого запуска катоды диодов дифференцирующих цепей подключаются на входы V1 и V2, резисторы, соответственно, — к выходам A1 и A2 триггера. В исходном состоянии на выходе A1 триггера вырабатывается сигнал 0, небольшой отрицательный потенциал которого можно не учитывать. Диод дифференцирующей цепи предварительного смещения не получает. Запускающий остроконечный импульс положительной полярности через диод поступает на базу открытого транзистора. Транзистор T1 закрывается и вызывает опрокидывание триггера. На выходе A2 в исходном состоянии триггера вырабатывается сигнал L, который поступает на резистор дифференцирующей цепи. Анод диода получает предварительное смещение. Диод оказывается закрытым напряжением сигнала L. Формирование импульсов при подключении сигнала L на вход E2 дифференцирующей цепи происходит в соответствии с описанием работы дифференцирующей цепи (II.3.6—2). В соответствии с описанием диод остается в закрытом состоянии и запускающий импульс на базу закрытого транзистора не поступает. Данное подключение дифференцирующей цепи в функциональной схеме машины принято считать триггерным входом.

Управляемый запуск по счетному входу. Объединение двух триггерных входов образует счетный вход E. Опрокидывание триггера по счетному входу обеспечивают остроконечные запускающие импульсы

положительной полярности, которые поступают на вход V1 или V2 только открытого транзистора. Следовательно, поступивший импульс отрицательной полярности на входы E дифференцирующих цепей вызывает обязательное опрокидывание триггера. Схема управляемого запуска по счетному входу значительно сокращает время опрокидывания триггера по сравнению со схемой неуправляемого запуска по счетному входу, которая может быть образована объединением верхнего и нижнего боковых входов триггера. В основном опрокидывание триггера при запуске по управляемому счетному входу происходит аналогично, как и при поступлении сигнала по отдельному входу. Управляемый запуск по счетному входу в функциональной схеме машины изображается в виде стрелки, направленной в середину боковой части условного обозначения триггера.

Опрокидывание триггера может быть произведено по статическому входу, который представляет собой диод, катод которого выходом A подключается к коллектору транзистора. Анод диода входом E в определенных условиях подключается к 0 в (рис. 8, б). Опрокидывание триггера по статическому (коллекторному) входу происходит в том случае, если сигнал 0 был послан на коллектор закрытого транзистора. До тех пор пока на статический вход поступает сигнал 0, триггер блокируется и не может изменить своего состояния при поступлении запускающих импульсов на другие входы. Опрокидывание триггера по статическому входу начинается с изменения потенциала коллектора закрытого транзистора, который вызывает лавинообразный процесс опрокидывания триггера. Запуск триггера по статическому входу изображается участком прямой линии в верхней или нижней части условного обозначения триггера.

II.3.9. Одновибратор

Одновибратор, или ждущий мультивибратор, представляет собой переключающую схему с одним устойчивым состоянием, которая сочетает в себе свойства мультивибратора и триггера. Исходное устойчивое и рабочее временно устойчивое состояния можно характеризовать как состояния 0 и 1. В данной модели машины применяется схема ненасыщенного одновибратора. В соответствии с исходным состоянием транзистор T1 открыт, на выходе A1 вырабатывается сигнал 0. Транзистор T2 закрыт, на выходе A2 вырабатывается сигнал L, который сохраняется до опрокидывания одновибратора. Опрокидывание может произойти только при поступлении импульса положительной полярности на базу открытого транзистора. После опрокидывания одновибратора на выходе A1 вырабатывается сигнал L, на выходе A2 — сигнал 0. По истечении определенного промежутка времени одновибратор самостоятельно опрокидывается в исходное состояние. Условно принято считать исходное положение одновибратора как состояние 0 и рабочее — как состояние L.

Условное обозначение и принципиальная электрическая схема одновибратора приведены на рис. 11.

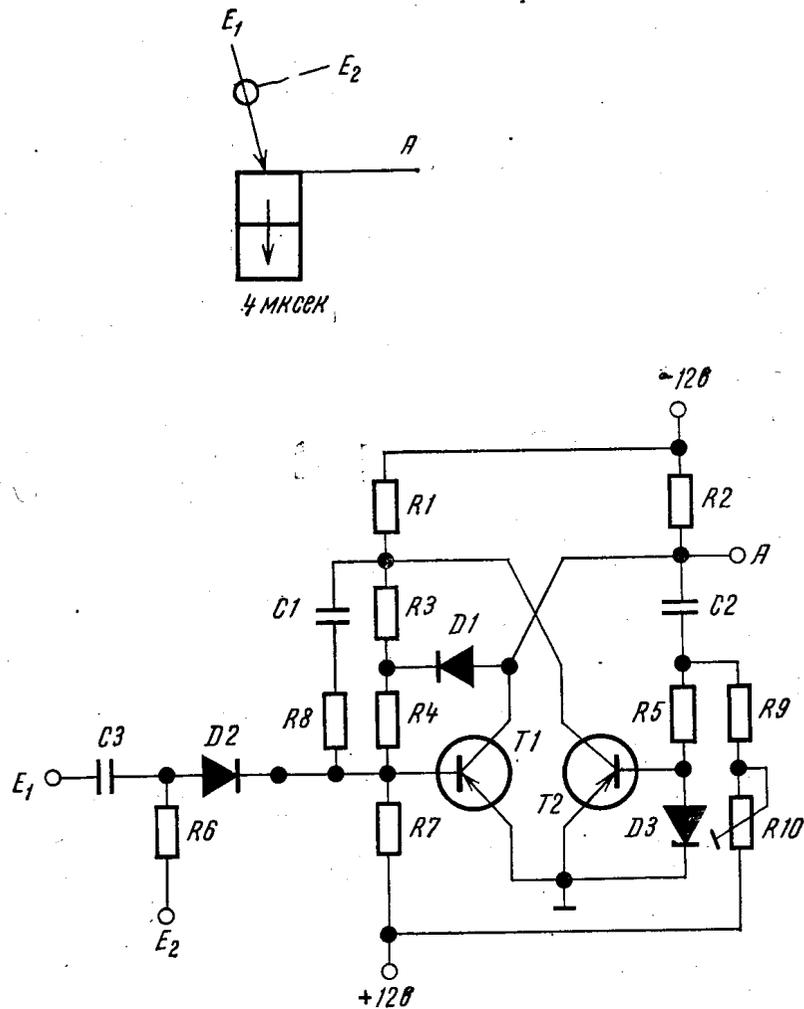


Рис. 11. Принципиальная электрическая схема и условное изображение одно-вибратора (ждущего мультивибратора).

Элементы схемы:		$\bar{\beta} = 45-88$	$\beta = 45-88$
Транзистор T1	SB20/3 (2SA15)		
» T2	SB20/3 (2SA15)		
Диод D1	1N35 или GAZ17		
» D2	1N35 или GAZ17		
» D3	1N35 или GAZ17		
Конденсатор C1	220 пф	5%	63e
» C2	680 пф	5%	63e
» C3	120 пф	5%	63e
Резистор R1	1 ком	0,125вт	10%
» R2	1 ком	0,125вт	10%
» R3	10 ком	0,05вт	10%
» R4	470 ком	0,05вт	10%
» R5	1 ком	0,05вт	10%
» R6	4,7 ком	0,05вт	10%
» R7	56 ком	0,05вт	10%
» R8	1 ком	0,05вт	10%
» R9	4,7 ком	0,05вт	10%
» R10	S50 ком	(регулируемый)	

В исходном состоянии одновибратора через открытый транзистор T1 протекает ток по цепи: 0 в, сопротивление открытого транзистора T1, R2, —12 в, величина которого в основном ограничена сопротивлением резистора R2. В цепи коллектора на сопротивлении открытого транзистора происходит небольшое падение напряжения. Потенциал коллектора транзистора T1 близок к потенциалу эмиттера. В результате открытого состояния транзистора T1 на выходе одновибратора А вырабатывается сигнал 0. Небольшой ток источника смещения протекает по цепи: +12 в, R7, база-эмиттер открытого транзистора, 0 в. В основном падение напряжения происходит на сравнительно большом сопротивлении резистора R7. Незначительное падение напряжения на переходе база-эмиттер открытого транзистора можно не учитывать при условии, если ток базы значительно превышает ток цепи источника смещения. Одновременно от 0 в через эмиттер-базу открытого транзистора, R4, R3, R1, —12 в протекает базовый ток, который создает на сопротивлении базы транзистора T1 небольшой отрицательный потенциал по отношению к эмиттеру и удерживает транзистор в открытом состоянии. Закрытое состояние транзистора T2 обеспечивается напряжением источника смещения, ток которого протекает по цепи: +12 в, R10, R9, R5, D3, 0 в. Делитель напряжения из резисторов R10, R9, R5 и диода D3 создает на базе транзистора T2 небольшой положительный потенциал по отношению к эмиттеру за счет падения напряжения на сопротивлении открытого диода. Небольшой положительный потенциал базы закрытого транзистора образуется также за счет тока I_{к0}. Положительный потенциал базы по отношению к эмиттеру удерживает транзистор T2 в закрытом состоянии.

Для опрокидывания одновибратора в рабочее состояние к входу схемы подключается дифференцирующая цепь RC.

На вход E дифференцирующей цепи поступают импульсы отрицательной полярности. Отрицательное напряжение поступившего сигнала L создает цепь тока заряда конденсатора C3. На резисторе R6 дифференцирующей цепи формируется импульс отрицательной полярности. Диод дифференцирующей цепи закрывается, импульс на базу открытого транзистора T1 не поступает. После окончания сигнала L на вход E дифференцирующей цепи поступает сигнал 0, который создает цепь тока разряда конденсатора C3. Ток разряда на резисторе R6 дифференцирующей цепи формирует импульс положительной полярности, который через диод поступает на базу открытого транзистора. База открытого транзистора получает положительный потенциал по отношению к эмиттеру. Транзистор T1 закрывается, на коллекторе закрытого транзистора формируется отрицательный перепад напряжения, который поступит через времязадающую емкость C2 и резистор R5 на базу транзистора T2.

База транзистора получает отрицательный потенциал по отношению к эмиттеру. Транзистор T2 открывается, на коллекторе открытого транзистора формируется положительный перепад напряжения, который поступает на ускоряющую емкость C1 и резистор R3. В первоначальный момент ускоряющая емкость шунтирует резисторы базы

R3 и R4. Положительный перепад напряжения с коллектора транзистора T2 через ускоряющую емкость C1 и резистор R8 поступает на базу и форсирует закрытие транзистора T1. Положительные обратные связи вызывают лавинообразное протекание процесса переключения транзисторов T1 и T2, в результате которого одновибратор опрокидывается в рабочее временно устойчивое состояние.

После опрокидывания одновибратора ток источника смещения протекает по цепи: +12 в, R7, R4, R3, открытый транзистор T2, 0 в. Делитель напряжения из резисторов R7 и R4, R3 создает на базе закрытого транзистора T1 небольшой положительный потенциал по отношению к эмиттеру, который удерживает транзистор в закрытом состоянии. Отрицательный перепад напряжения, поступивший на базу транзистора T2, закрывает диод Д3. Емкость C2 начинает заряжаться по цепи: 0 в, эмиттер-база открытого транзистора T2, R5, C2, R2, -12 в. Ток источника смещения протекает по цепи: +12 в, R10, R9, R5, база-эмиттер открытого транзистора T2, 0 в. В первоначальный момент величина тока заряда времязадающей емкости C2 значительно превышает величину тока источника смещения. В результате падение напряжения на сопротивлении открытого транзистора от тока заряда превышает величину падения напряжения от тока источника смещения. На базе открытого транзистора создается отрицательный потенциал по отношению к эмиттеру, который удерживает транзистор T2 в открытом состоянии. По мере заряда реактивное сопротивление X_c емкости C2 увеличивается, ток заряда уменьшается, потенциал базы становится более положительным. При достижении небольшого положительного потенциала базы по отношению к эмиттеру транзистор T2 закрывается. Отрицательный перепад напряжения на коллекторе транзистора T2 вызывает лавинообразный процесс опрокидывания одновибратора в исходное состояние.

Процесс опрокидывания одновибратора можно представить и следующим образом. После опрокидывания одновибратора в рабочее состояние электроны источника -12 в поступают на обкладку времязадающей емкости C2. Электроны со второй обкладки емкости поступают через резистор R5, базу-эмиттер открытого транзистора T2, параллельно через резисторы R9, R10 на положительные полюсы источников питания ± 12 в. В результате определенная отрицательный потенциал, который удерживает транзистор T2 в открытом состоянии. По мере заряда конденсатора C2 ток в цепи базы транзистора T2 уменьшается, потенциал базы становится положительным по отношению к эмиттеру и закрывает транзистор T2, который обеспечивает опрокидывание одновибратора в исходное состояние. Диод Д1 создает условия ненасыщенного режима работы транзистора T1. Регулируемый резистор R10 дает возможность изменять величину тока источника смещения и длительность рабочего состояния одновибратора.

II.3.10. Усилитель лампы индикации знака «минус»

Усилитель V700 служит для включения лампы накаливания, свечение которой обеспечивает индикацию знака «минус». Условное обозначение и принципиальная электрическая схема усилителя индикации знака «минус» приведены на рис. 12.

В исходном состоянии на вход E усилителя с выхода MZ триггера знака числа поступает сигнал 0.

В цепи: 0 в, R1, R2, +12 в — делителя напряжения протекает небольшой ток, величина которого ограничена общим сопротивлением резисторов R1 и R2 (110 ком).

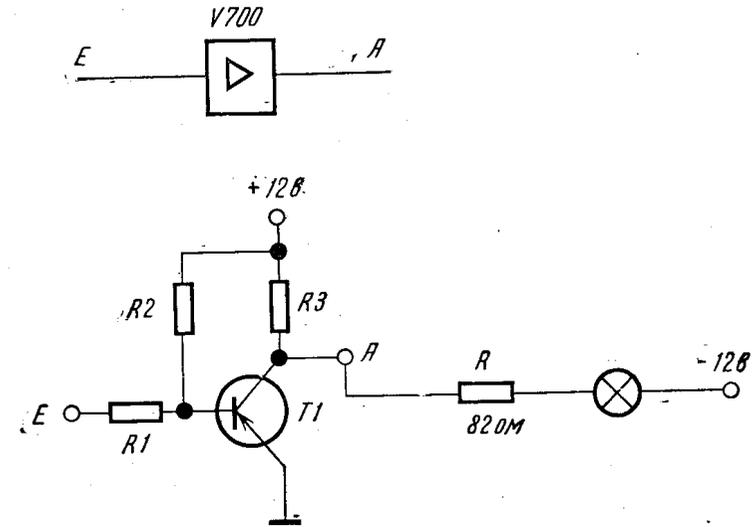


Рис. 12. Принципиальная электрическая схема и условное изображение усилителя лампы индикации знака «минус»

Элементы схемы V700:

Транзистор T1	SA25/4 (2SB77)	$\bar{\beta} = 72 - 166$
Резистор R1	10 ком	10%
» R2	100 ком	10%
» R3	1,2 ком	10%

Падение напряжения на резисторе R1 создает на базе транзистора T1 положительный потенциал в пределах +1,2 в и обеспечивает закрытое состояние транзистора.

Одновременно в цепи +12 в, R3, резистор сопротивлением 82 ом, лампа индикации, -12 в протекает ток в пределах 17 ма, который является недостаточным для свечения лампы накаливания. (Напряжение между источниками питания равно 24 в, сопротивление цепи — примерно 1,3 ком.)

Падение напряжения на лампе накаливания и резисторе сопротивлением 82 ом создает отрицательный потенциал коллектора транзистора T1 по отношению к эмиттеру около -10 в.

В результате этого транзистор T1 имеет обычное включение по схеме с общим эмиттером.

После опрокидывания триггера знака числа в рабочее состояние на вход Е усилителя поступает сигнал L. Падение напряжения на резисторе R2 от тока цепи делителя напряжения из резисторов R1 и R2 создает отрицательный потенциал базы по отношению к эмиттеру. Транзистор T1 открывается. Аналогично описанию работы инвертора ток источника смещения, протекающий по цепи: +12 в, R2, база-эмиттер открытого транзистора, 0 в—будет значительно меньше встречного тока базы, протекающего по цепи: 0 в, эмиттер-база открытого транзистора, R1, внутреннее сопротивление источника сигналов, —12 в. Результирующий ток создает падение напряжения на сопротивлении база-эмиттер открытого транзистора и обеспечивает отрицательный потенциал базы транзистора T1.

Одновременно в цепи: 0 в, эмиттер-база, коллектор открытого транзистора, резистор сопротивлением 82 ом, лампа накаливания, —12 в— протекает ток, величина которого обеспечивает свечение лампы накаливания.

Ток в цепи лампы накаливания определяется сопротивлением цепи, которое можно считать примерно равным 100—120 ом.

Следовательно, величина тока, протекающего через лампу, находится в пределах 100—120 ма.

После окончания сигнала L на вход Е схемы усилителя поступает сигнал 0. Транзистор T1 закрывается, свечение лампы накаливания прекращается.

И.3.11. Усилитель цифровых катодов индикаторных ламп

Усилитель V701 служит для подключения к цифровым катодам индикаторных ламп питающего напряжения —90 в. В исходном состоянии на вход Е усилителя поступает сигнал L. На выходе А усилителя вырабатывается сигнал 0 (U_{A_0}), который предотвращает свечение цифрового катода. Когда на вход Е усилителя поступает сигнал 0, на выходе А усилителя вырабатывается сигнал $-U_A$ (—90 в), который поступает на соответствующий цифровой катод и обеспечивает свечение цифры при условии одновременного подключения к аноду цифровой лампы питающего напряжения $+U_A$ (+100 в).

Условное обозначение и принципиальная электрическая схема усилителя цифровых катодов V701 приведены на рис. 13.

Усилитель собран на транзисторе типа $n-p-n$. Эмиттер транзистора одновременно подключается к выходу источника $-U_A$ (—90 в) и к делителю напряжения источника питания $-U_N$ (—12 в). Резистор коллектора R2 подключен к U_{A_0} (0 в источников $-U_A$, $+U_A$).

Следует иметь в виду, что для работы транзистора типа $n-p-n$ по сравнению с транзистором типа $p-n-p$ применяется противоположная полярность включения.

Падение напряжения на резисторе R21 в цепи делителя напряжения из резисторов R20, R21 источника питания —12 в определяет потенциал эмиттера транзистора T1. По отношению к базе потенциал эмиттера имеет —10 в.

В исходном состоянии на вход Е усилителя с выхода инвертора поступает сигнал L, который находится в пределах —11,5 в. В результате база транзистора получает отрицательный потенциал по отношению к эмиттеру и обеспечивает закрытое состояние транзистора. На выходе А схемы усилителя вырабатывается сигнал 0 (U_{A_0}), который поступает на соответствующий катод цифровых индикаторных ламп.

Поступивший на вход Е схемы усилителя сигнал 0 создает положительный потенциал базы по отношению к эмиттеру.

Транзистор T1 открывается. Коллекторный ток в цепи 0 в (U_{A_0}), R2, T1, $-U_A$ (—90 в) открытого транзистора при условии закрытого состояния индикаторной лампы ограничен величиной резистора R2. Одновременно ток, протекающий в цепи: 0 в источника сигналов, R1, база-эмиттер открытого транзистора T1, R20 источника питания, —12 в—создает на базе транзистора положительный потенциал по отношению к эмиттеру и обеспечивает открытое состояние транзистора до тех пор, пока на вход Е схемы поступает сигнал 0. Падение напряжения на сопротивлении открытого транзистора от тока коллектора практически можно не учитывать. В результате открытого состояния транзистора T1 на выходе А вырабатывается сигнал $-U_A$ (—90 в), который поступает на соответствующий катод цифровых индикаторных ламп.

После окончания сигнала 0 на вход Е схемы усилителя поступает сигнал L и создает отрицательный потенциал базы по отношению к эмиттеру транзистора T1. Транзистор T1 закрывается, с выхода А усилителя сигнал 0 (U_{A_0}) поступает на соответствующий катод цифровых индикаторных ламп.

И.3.12. Усилитель анодов цифровых индикаторных ламп

Двухкаскадный усилитель V703 служит для подключения к анодам цифровых индикаторных ламп питающего напряжения $+U_A$ (+100 в). В исходном состоянии на вход Е усилителя поступает сигнал 0. С выхода А усилителя сигнал 0 (U_{A_0}) поступает на анод индикаторной лампы и предотвращает свечение цифровых катодов. Когда на вход

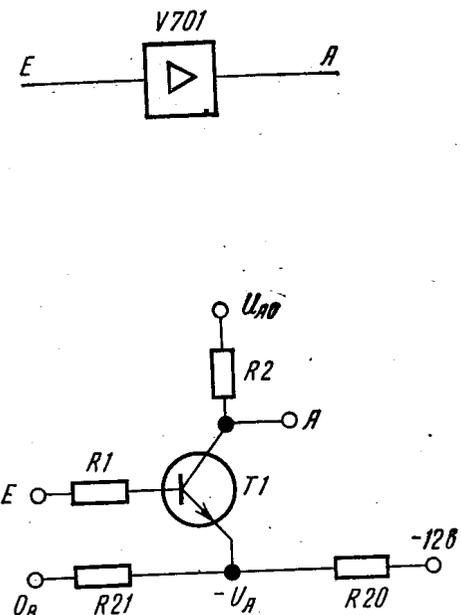


Рис. 13. Принципиальная электрическая схема и условное изображение усилителя цифровых катодов индикаторных ламп.

Элементы схемы V701:

Транзистор T1	BSY79	$\beta > 30$
Резистор R1	12ком	0,05вт 10%
Резистор R2	100ком	0,25вт 10%

Е усилителя поступает сигнал L, на выходе А усилителя вырабатывается сигнал $+U_A (+100 \text{ в})$, который поступает на анод индикаторной лампы и обеспечивает свечение соответствующего цифрового катода при условии одновременного подключения питающего напряжения -90 в к одному из цифровых катодов.

Условное обозначение и принципиальная электрическая схема усилителя анодов V703 приведены на рис. 14.

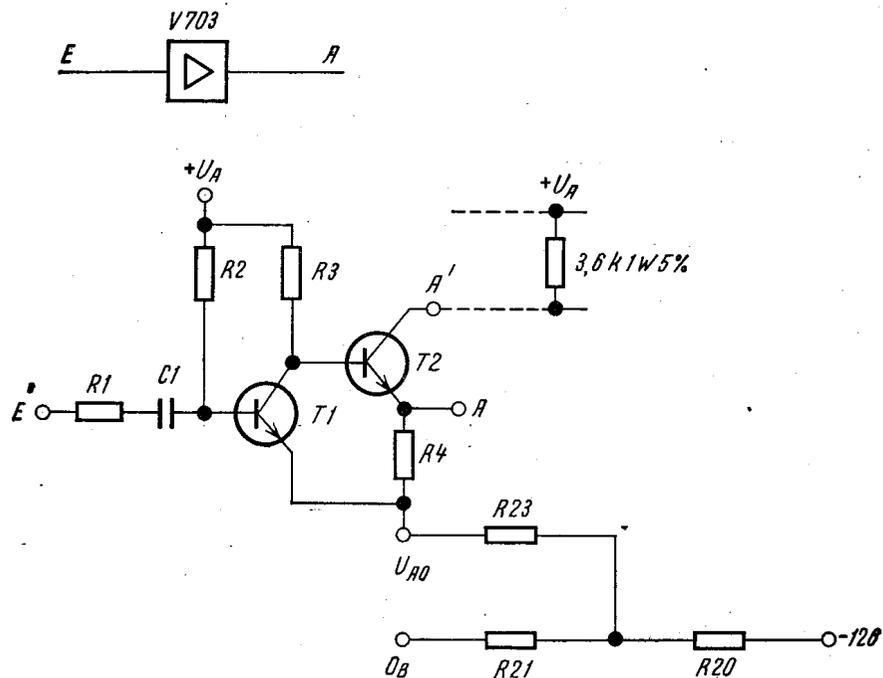


Рис. 14. Принципиальная электрическая схема и условное изображение усилителя анодов цифровых индикаторных ламп.

Элементы схемы V703:

Транзистор T1	BSv70	$\beta > 30$	
» T2	BSv79	$\beta > 30$	
Конденсатор C1	0,022мф	20%	160в
Резистор R1	4,7ком	0,05вт	10%
» R2	1ком	0,05вт	10%
» R3	68ком	0,25вт	10%
» R4	100ком	0,125вт	10%

Усилитель собран на транзисторах типа $n-p-n$. Эмиттеры транзисторов одновременно подключаются к выходу источника U_{A_0} (0 в источников $-U_A, +U_A$) и через резистор R23 — к делителю напряжения источника питания $-U_N (-12 \text{ в})$. Резисторы коллекторов подключены к $+U_A (+100 \text{ в})$.

В исходном состоянии на вход E усилителя поступает сигнал 0. Напряжение источника питания $+U_A (+100 \text{ в})$ через резистор R2 поступает на базу и открывает транзистор T1. Ток, протекающий в цепи: $+U_A, R2$, база-эмиттер открытого транзистора, 0 в (U_{A_0}) —

создает на базе по отношению к эмиттеру небольшой положительный потенциал, который обеспечивает открытое состояние транзистора T1.

В цепи 0 в (U_{A_0}), T1, R3, $+U_A$ протекает коллекторный ток, величина которого в основном ограничена сопротивлением резистора R3. Незначительное падение напряжения на сопротивлении открытого транзистора T1 можно не учитывать и считать, что сигнал 0 с коллектора транзистора T1 поступает на базу и обеспечивает закрытое состояние транзистора T2. На выходе А схемы усилителя вырабатывается сигнал 0 (U_{A_0}), который поступает на анод соответствующей индикаторной лампы.

Эмиттер транзистора T1 через резистор R23 подключен к делителю напряжения из резисторов R20 и R21, источника питания -12 в .

Поступивший на вход E схемы усилителя сигнал L через резистор R1 и разделительный конденсатор C1 поступает на базу и закрывает транзистор T1.

На базе транзистора T2 создается положительный потенциал по отношению к эмиттеру. Транзистор T2 открывается. Коллекторный ток в цепи $+U_A (+100 \text{ в})$, резистор 3,6 ком, T2, R4, 0 в (U_{A_0}) открытого транзистора при условии закрытого состояния индикаторной лампы ограничен резисторами 3,5 ком и R4. Сравнительно с резистором R4 небольшое падение напряжения на сопротивлении 3,6 ком обеспечивает на выходе А сигнал примерно $+96 \text{ в}$, который поступает на анод соответствующей цифровой индикаторной лампы. Ток, протекающий в цепи 0 в (U_{A_0}), R4, T2, R3, $+U_A (+100 \text{ в})$, создает на базе положительный потенциал, который обеспечивает открытое состояние транзистора T2 до тех пор, пока транзистор T1 находится в закрытом состоянии.

По мере заряда конденсатора C1 база получает положительный потенциал по отношению к эмиттеру и открывает транзистор T1. В результате этого транзистор T2 закрывается, на выходе А усилителя вырабатывается сигнал 0 (U_{A_0}).

Одновременно открытое состояние транзистора T1 (схема V701) и T2 (схема V703) производит подключение питающих напряжений -90 в и $+100 \text{ в}$ к катоду и аноду соответствующей индикаторной лампы.

Приложенное напряжение обеспечивает зажигание индикаторной лампы и ток в цепи: $+U_A (+100 \text{ в})$, резистор 3,6 ком, T2, анод-катод индикаторной лампы, T1, $-U_A (-90 \text{ в})$.

Величина тока в цепи практически будет ограничена резистором 3,6 ком и сопротивлением индикаторной лампы.

II.3.13. Схема сопряжения

Схемы сопряжения Y846 и Y846/1 обеспечивают связь между электронным арифметическим устройством и электромеханическим устройством ввода. Основной задачей схем сопряжения является управление работой дифференцирующих цепей.

Условное обозначение и принципиальная электрическая схема Y846 приведены на рис. 15.

В исходном состоянии на вход Е схемы сопряжения через разомкнутый контакт никаких сигналов не поступает.

На выходе А схемы сопряжения вырабатывается сигнал L. Конденсатор С1 заряжен до напряжения источника питания. После замыкания соответствующего контакта сигнал 0 поступает на вход Е схемы сопряжения. На резисторе R1 от тока, протекающего в цепи 0 в, R1, R2, —12 в, происходит небольшое падение напряжения, в результате этого на выходе А схемы сопряжения вырабатывается сигнал 0.

Конденсатор С1 служит для сглаживания пульсации импульсов механических контактов микропереключателей устройства ввода.

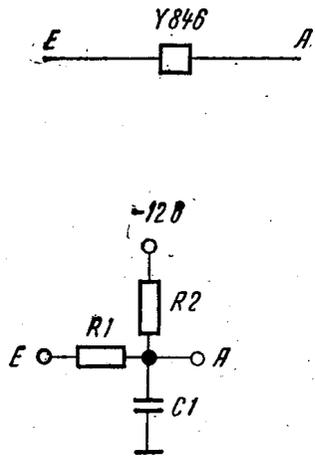


Рис. 15 Принципиальная электрическая схема и условное изображение схемы сопряжения.

Элементы схемы V846:

Конденсатор C1	0,047 мф	63 в	
Резистор R1	100 ом	0,05 ат	10%
» R2	10 ком	0,05 ат	10%

В функциональной схеме машины выходы А схем сопряжения в основном подключаются на управляющие выходы Е2 дифференцирующих цепей.

В схеме сопряжения Y846/1 резистор R1 отсутствует.

II.3.14. Триггер Шмитта

Последовательность работы триггера Шмитта имеет много общего с режимом работы ждущего мультивибратора. В исходном состоянии с выходов схем сопряжения сигнал L обеспечивает закрытое состояние диодов входа Е схемы триггера Шмитта. Закрытое состояние диодов практически не оказывает влияния на токи исходного состояния схемы триггера.

В исходном состоянии схемы триггера на выходе А вырабатывается сигнал L.

При включении цифровой или функциональной клавиши с выхода соответствующей схемы сопряжения поступает сигнал 0, который открывает один из входных диодов схемы триггера.

Опрокидывание триггера в рабочее состояние происходит через 10 мсек от сигнала 0, поступившего через один из открытых диодов на вход Е схемы. В рабочем состоянии триггера на выходе А вырабатывается сигнал 0 до тех пор, пока на вход Е поступает сигнал 0.

После окончания сигнала 0 с выхода схемы сопряжения на соответствующий входной диод триггера поступает сигнал L, который закрывает диод и обеспечивает автоматическое опрокидывание триггера в исходное состояние.

Условное обозначение и принципиальная электрическая схема триггера Шмитта приведены на рис. 16.

В исходном состоянии схемы триггера Шмитта транзистор Т1 находится в открытом состоянии.

Транзистор Т2 закрыт, на выходе А схемы триггера вырабатывается сигнал L.

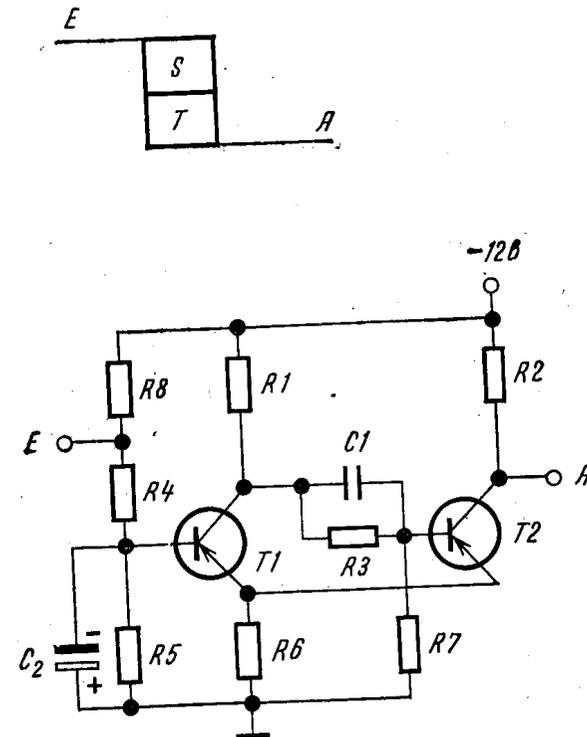


Рис. 16. Принципиальная электрическая схема и условное изображение триггера Шмитта.

Элементы схемы:

Транзистор Т1	SA25/2 (2SB75)		$\bar{\beta} = 29 - 55$
» Т2	SA25/2 (2SB75)		$\bar{\beta} = 29 - 55$
Конденсатор C1	2700 пф	10%	63 в
» C2	20 мф	15%	63 в
Резистор R1	1,8 ком	0,125 ат	10%
» R2	1,5 ком	0,125 ат	10%
» R3	12 ком	0,05 ат	10%
» R4	3,9 ком	0,05 ат	10%
» R5	2,7 ком	0,05 ат	10%
» R6	47 ом	0,05 ат	10%
» R7	4,7 ком	0,05 ат	10%
» R8	2,2 ком	0,05 ат	10%

После включения питающих напряжений от 0 в через резисторы R5, R4, R8 и параллельно R7, R3, R1 создаются цепи тока делителей напряжения.

Падение напряжения на резисторе R5 делителя напряжения создает на базе транзистора Т1 отрицательный потенциал по отношению к эмиттеру. Транзистор Т1 открывается. В цепи открытого тран-

зистора 0 в , R_6 , T_1 , R_1 , —12 в протекает коллекторный ток, величина которого в основном ограничена сопротивлением резистора R_1 . На коллекторе открытого транзистора создается небольшой отрицательный потенциал, который определяется величиной падения напряжения на резисторе R_6 и на сопротивлении открытого транзистора T_1 .

Одновременно через открытый транзистор в цепи: 0 в , R_6 , эмиттер-база транзистора T_1 , R_4 , R_8 , —12 в — протекает базовый ток. Падение напряжения на сопротивлении эмиттер-база открытого транзистора создает отрицательный потенциал базы по отношению к эмиттеру и обеспечивает открытое состояние транзистора T_1 . Конденсатор C_2 заряжается до величины падения напряжения на резисторе R_6 и на сопротивлении эмиттер-база открытого транзистора T_1 .

Падение напряжения на резисторе R_6 создает отрицательный потенциал эмиттера по отношению к базе и обеспечивает закрытое состояние транзистора T_2 .

Учитывая небольшой отрицательный потенциал коллектора открытого транзистора T_1 , падение напряжения на резисторе R_7 в цепи делителя напряжения из резисторов R_7 , R_3 , R_1 создает на базе транзистора T_2 соответственно небольшой отрицательный потенциал, который поступает на базу транзистора T_2 .

База имеет более положительный потенциал по отношению к эмиттеру, в результате чего транзистор T_2 находится в закрытом состоянии.

При включении цифровой или функциональной клавиши сигнал 0 с выхода соответствующей схемы сопряжения через открытый диод поступает на вход E схемы триггера. Заряженный конденсатор C_2 начинает разряжаться через параллельно включенные резисторы R_4 и R_5 . Падение напряжения от тока разряда конденсатора на сопротивлении резисторов R_4 и R_5 обеспечивает отрицательный потенциал базы и открытое состояние транзистора T_1 .

По мере разряда конденсатора ток в цепи и падение напряжения на резисторах R_4 и R_5 уменьшаются. Потенциал базы становится более положительным, в результате чего транзистор T_1 начинает закрываться и обеспечивает опрокидывание триггера в рабочее состояние. Ток в цепи коллектора уменьшается, потенциал коллектора становится более отрицательным и через ускоряющую емкость C_1 поступает на базу транзистора T_2 . Падение напряжения на резисторе R_6 уменьшается, потенциал эмиттера транзистора T_2 становится более положительным.

Транзистор T_2 открывается, в цепи открытого транзистора 0 в , R_6 , T_2 , R_2 , —12 в протекает коллекторный ток, величина которого в основном ограничена сопротивлением резистора R_2 . На выходе A схемы триггера вырабатывается сигнал 0 . Одновременно через открытый транзистор по цепи: 0 в , R_6 , эмиттер-база транзистора T_2 , R_3 , R_1 , —12 в — протекает базовый ток.

Падение напряжения на сопротивлении эмиттер-база открытого транзистора создает отрицательный потенциал базы по отношению к эмиттеру и обеспечивает открытое состояние транзистора T_2 . Падение напряжения на резисторе R_6 создает отрицательный потенциал

эмиттера по отношению к базе и обеспечивает закрытое состояние транзистора T_1 . После окончания сигнала 0 на соответствующий входной диод схемы поступает сигнал L . Транзистор T_1 открывается в последовательности, аналогичной описанию, и обеспечивает опрокидывание триггера в исходное состояние.

И.3.15. Каскад перемагничивания ферритовых сердечников

Схемы каскадов Y_{910} , Y_{911} , Y_{912} служат для перемагничивания ферритовых сердечников запоминающего устройства. Перемагничивание ферритового сердечника обеспечивается одновременной работой 4 каскадов, которые создают ток перемагничивания I_m . Каждая пара каскадов создает полуток перемагничивания $\frac{I_m}{2}$.

Два полутока $\frac{I_m}{2}$, одновременно протекающие через ферритовый сердечник, создают ток I_m , который обеспечивает перемагничивание ферритового сердечника, т. е. считывание или запись информации двоичного разряда.

Полутоки $\frac{I_m}{2}$, не совпадающие по времени, перемагничивания ферритовых сердечников не производят.

Условное обозначение и принципиальная схема каскадов Y_{910} , Y_{911} приведены на рис. 17.

Формирование импульсов полутока $\frac{I_m}{2}$ обеспечивает последовательное соединение вторых ступеней двух каскадов перемагничивания.

Выход A_2 второй ступени каскада Y_{910} подключается к 0 в источника питания запоминающего устройства ($-U_{sp}$).

Выход A_1 второй ступени каскада Y_{910} одним из проводов (считывания регистра или разряда, записи регистра или разряда), прошивающим ферритовые сердечники, подключается к выходу A_2 второй ступени каскада Y_{911} .

Выход A_1 второй ступени каскада Y_{911} через резистор сопротивлением 40 ом (3×120) подключается к отрицательному полюсу источника питания запоминающего устройства ($-U_{sp}$).

В исходном состоянии на входы E первой ступени каскадов с выходов A схем «И» поступают сигналы 0 . Ток цепи источника смещения протекает по цепи: $+12 \text{ в}$, R_2 , R_1 , 0 в . Падение напряжения на резисторах R_1 создает положительный потенциал на базах и обеспечивает закрытое состояние транзисторов T_1 каскадов Y_{910} , Y_{911} .

В цепи коллекторов закрытых транзисторов T_1 через первичные обмотки трансформаторов протекает ток $I_{ко}$. Во вторичных обмотках трансформаторов э.д.с. не индуцируется, транзисторы T_2 находятся в закрытом состоянии. Эмиттерные переходы транзисторов T_2 зашунтированы небольшим сопротивлением вторичных обмоток трансформаторов, в результате чего последовательное включение транзисторов можно рассматривать практически как последовательное соединение диодов, к которым подключено обратное напряжение.

После опрокидывания ждущего мультивибратора (одновибратора) в рабочее состояние через два последовательно соединенных инвертора и соответствующие схемы «И» на входы Е первых ступеней каскадов поступает импульс отрицательной полярности длительностью 4 мксек.

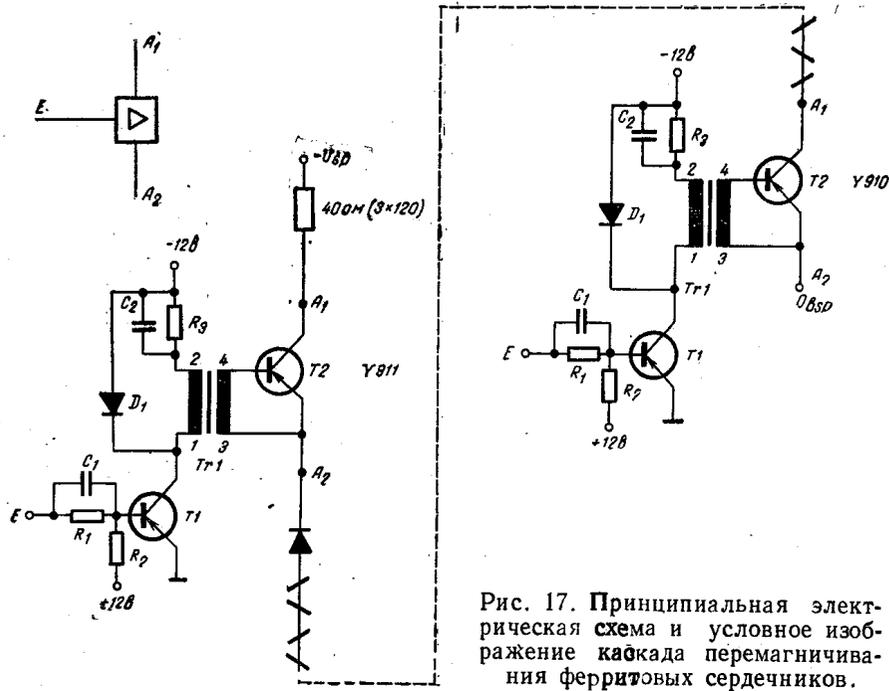


Рис. 17. Принципиальная электрическая схема и условное изображение каскада перематывания ферритовых сердечников.

Элементы схемы	в910	в911	в912
Транзистор T1	SB20/4 (2SA17) $\beta = 72 - 166$	SB20/4 (2SA17) $\beta = 72 - 166$	SB20/4 (2SA17) $\beta = 72 - 166$
» T2	SC20/3 (2SB210) $\beta = 45 - 88$	SC20/3 (2SB210) $\beta = 45 - 88$	SC20/4 (2SB210) $\beta = 72 - 166$
Диод D1	OA741	OA741	OA741
Конденсатор C1	220 пф 10% 63в	220 пф 10% 63в	220 пф 10% 63в
» C2	330 пф 10% 63в	330 пф 10% 63в	330 пф 10% 63в
Резистор R1	12 ком 0,05вт 10%	12 ком 0,005вт 10%	12 ком 0,05вт 10%
» R2	68 ком 0,05вт 10%	68 ком 0,005вт 10%	68 ком 0,05вт 10%
» R3	820 ом 0,125вт 10%	820 ом 0,125вт 10%	820 ом 125вт 10%
Трансформатор Tr1	Tr910	Tr910	Tr912

В первоначальный момент конденсаторы C1 шунтируют резисторы R1, отрицательное напряжение входного сигнала поступает на базы и открывает транзисторы T1. В цепях 0 в, T1, первичная обмотка трансформатора, C2, -12 в коллекторов открытых транзисторов начинает протекать ток.

В первоначальный момент конденсаторы C2 шунтируют резисторы коллекторов R3. Первичные обмотки трансформаторов имеют большое индуктивное сопротивление X_L .

В цепях коллекторов через первичные обмотки протекает минимальный ток, величина которого возрастает по экспоненте с постоянной времени $\tau = \frac{L}{R}$.

От изменения тока в первичных обмотках трансформаторов во вторичных обмотках индуцируется э. д. с., которая прикладывается отрицательным полюсом к базам и положительным — к эмиттерам транзисторов T2.

Транзисторы T2 открываются. В цепи открытых транзисторов T2 от 0 в ($0\theta_{sp}$) через T2 каскада Y910, провод прошивки ферритовых сердечников, T2 каскада Y911, резистор сопротивлением 40 ом (3×120) на $-U_{sp}$ начинает протекать ток $\frac{I_m}{2}$, величина которого находится в пределах 0,25 а.

После окончания сигнала L на входы Е транзисторов T1 поступают сигналы 0.

Транзисторы T1 закрываются. Ток в цепи коллекторов уменьшается по экспоненте с постоянной времени τ . От изменения тока в первичных обмотках трансформаторов во вторичных обмотках индуцируется э. д. с., которая прикладывается отрицательным полюсом к эмиттерам и положительным — к базам транзисторов T2. В результате изменения полярности напряжения на выходах вторичных обмоток транзисторы T2 закрываются. Гашение э. д. с. самоиндукции первичной обмотки трансформатора происходит через конденсатор C2 и диод D1.

11.4. БЛОК ПИТАНИЯ

Блок питания машины состоит из семи источников питания:

- 1) источник стабилизированного напряжения $-U_N$ элементов схемы арифметического устройства -12 в;
- 2) источник стабилизированного напряжения $-U_{sp}$ элементов схемы запоминающего устройства $-11,5 \div 13,56$ в (в зависимости от температуры);
- 3) источник стабилизированного напряжения $+U_p$ элементов схемы арифметического и запоминающего устройства $+12$ в;
- 4) источник нестабилизированного напряжения $-U_A$ катодов цифровых ламп -90 в;
- 5) источник нестабилизированного напряжения $+U_A$ анодов цифровых ламп $+100$ в;
- 6) источник нестабилизированного переменного напряжения индикаторной лампы ~ 110 в;
- 7) источник автономного питания схемы электронной стабилизации напряжения при перегрузках и коротком замыкании.

11.4.1. Принцип электронной стабилизации напряжения

В основу электронной схемы стабилизации положено определенное напряжение, которое является опорным для органа сравнения. Опорное напряжение создается в результате изменения внутреннего сопро-

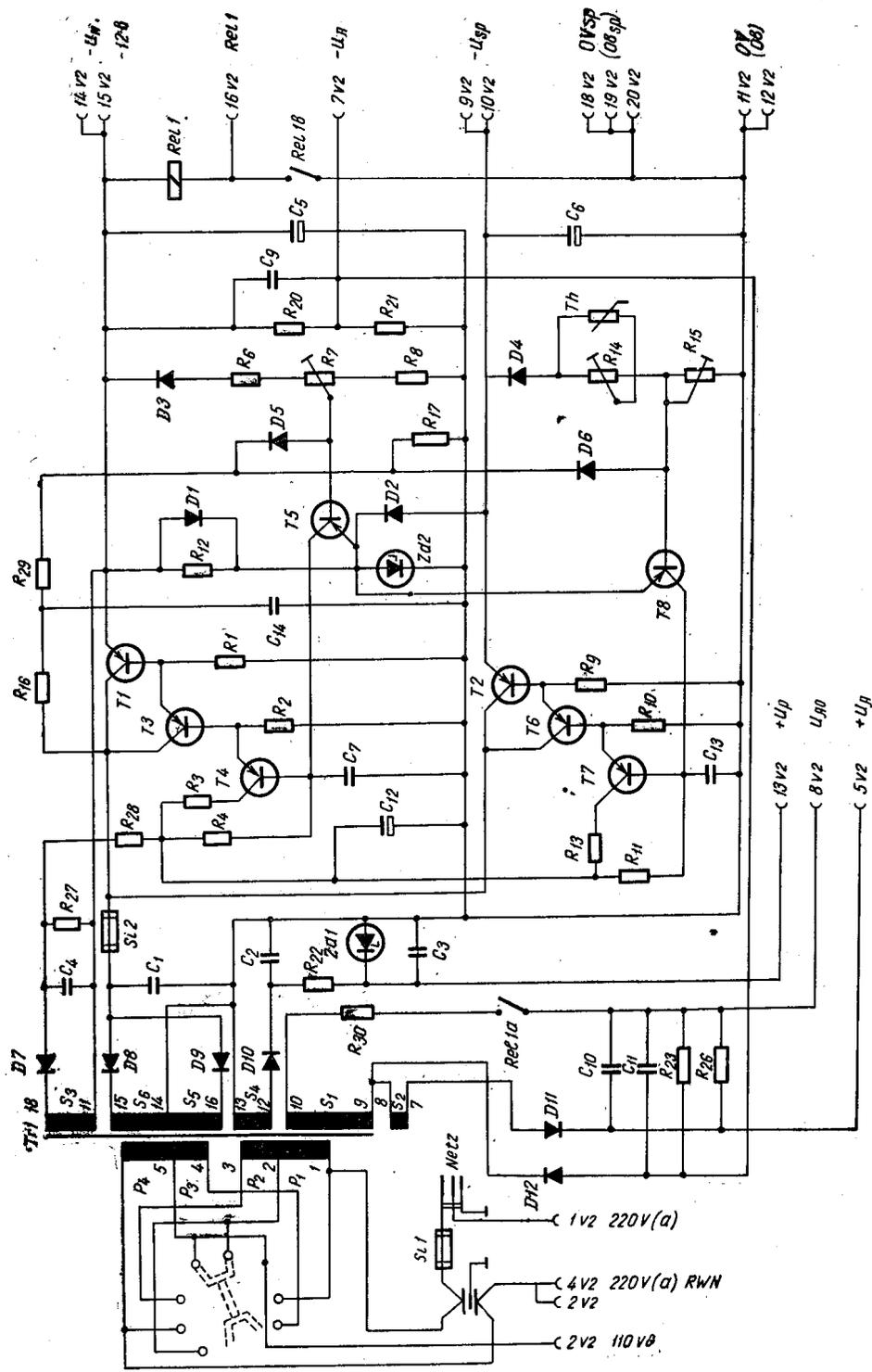


Рис. 18. Принципиальная электрическая схема блока питания.

тивления стабилитрона $Zd2$ (рис. 18). Изменение величины тока в цепи опорного элемента в большую или меньшую сторону вызывает соответствующее обратное изменение внутреннего сопротивления опорного элемента в меньшую или большую сторону. В результате падение напряжения на опорном элементе имеет постоянную величину. По отношению к опорному напряжению регулировочным резистором $R7$ устанавливается входное напряжение органа сравнения. Функции органа сравнения выполняет транзистор $T5$. Входное напряжение сравнивается с опорным и изменяется в зависимости от напряжения на выходе источника питания. Изменение напряжения на выходе источника питания в большую или меньшую сторону вызывает соответствующее изменение тока в цепи делителя напряжения из резисторов $R8$, $R7$, $R6$ и входного напряжения органа сравнения. Орган сравнения инвертирует фазу сигнала, которая через усилитель постоянного тока из транзисторов $T4$, $T3$ поступает на вход регулирующего элемента. Функции регулирующего элемента выполняет транзистор $T1$. Внутреннее сопротивление регулирующего элемента изменяется соответственно в большую или меньшую сторону и обеспечивает заданную величину напряжения на выходе источника питания.

II.4.2. Выпрямитель источников питания — U_N и — U_{sp}

Выпрямитель источников питания — U_N и — U_{sp} собран по двухполупериодной схеме с выводом от средней точки и работает на нагрузку с емкостной реакцией. После включения питающего напряжения сети поворотом диска выключателя $AUS-EIN$ в первичной обмотке трансформатора начинает протекать переменный ток. Во вторичной обмотке $S5$, $S6$ трансформатора индуцируется переменное напряжение, которое поступает на диоды $D8$ и $D9$. Фильтр сглаживания пульсации выпрямленного напряжения из конденсатора $C1$ включен параллельно рабочей нагрузке выпрямителя. В первоначальный момент включения блока питания сопротивление рабочей нагрузки зашунтировано разряженным конденсатором фильтра. Индуцируемое напряжение вторичной обмотки через диоды выпрямителя $D8$ и $D9$ создает цепь тока заряда конденсатора $C1$. Конденсатор $C1$ заряжается, реактивное сопротивление X_c конденсатора $C1$ увеличивается, ток цепи заряда уменьшается, напряжение на выходе выпрямителя возрастает. Заряд конденсатора $C1$ происходит почти до амплитудного значения выпрямленного напряжения. В цепь вторичной обмотки трансформатора включается сопротивление рабочей нагрузки.

Допустим, что в положительный полупериод выход 15 вторичной обмотки трансформатора имеет положительный потенциал, а выход 16 — отрицательный относительно средней точки выхода 14. Во время положительного полупериода к диоду $D9$ подключается прямое напряжение второй половины вторичной обмотки трансформатора. Диод $D9$ открывается. В цепи: выход 16 вторичной обмотки трансформатора, диод $D9$, сопротивление нагрузки, выход 14 вторичной обмотки трансформатора — протекает ток, величина которого ограничена

сопротивлением включенной нагрузки. Одновременно к диоду Д8 подключается обратное напряжение полной вторичной обмотки трансформатора, которое удерживает диод в закрытом состоянии.

В отрицательный полупериод выход 16 вторичной обмотки трансформатора имеет положительный потенциал, а выход 15 — отрицательный относительно средней точки 14.

Во время отрицательного полупериода к диоду Д8 подключается прямое напряжение первой половины вторичной обмотки трансформатора. В цепи: выход 15 вторичной обмотки трансформатора, диод Д8, сопротивление нагрузки, выход 14 вторичной обмотки трансформатора — протекает ток, величина которого также ограничена сопротивлением включенной нагрузки. Одновременно к диоду Д9 подключается обратное напряжение полной вторичной обмотки трансформатора, которое удерживает диод в закрытом состоянии.

Во время каждого полупериода по мере роста синусоиды, когда потенциал катода становится более отрицательным, чем потенциал отрицательной обкладки конденсатора С1, один из диодов открывается. В цепи одной половины вторичной обмотки трансформатора протекает ток, цепь которого замыкается через параллельно включенный конденсатор С1 и соответствующее сопротивление включенной нагрузки. По мере спада синусоиды, когда потенциал катода становится более положительным, чем потенциал обкладки конденсатора, диод закрывается, и через сопротивление нагрузки в том же направлении протекает ток разряда конденсатора. Пропорционально величине тока разряда происходит уменьшение напряжения на обкладке конденсатора С1, которое восстанавливается по мере дозаряда конденсатора во время каждого полупериода. Чередование циклов начала разряда и дозаряда конденсатора С1 обеспечивает на выходе выпрямителя сглаживание пульсации напряжения.

В свою очередь выпрямленное напряжение обеспечивает работу элементов схемы стабилизации напряжения и питания подключенной нагрузки.

При замене диодов следует учитывать, что закрытый диод находится под напряжением полной вторичной обмотки трансформатора, которое равно удвоенному амплитудному значению выпрямленного напряжения.

II.4.3. Источник стабилизированного напряжения — 12 в ($-U_N$)

Допустим, что на выходе источника питания установлено рабочее напряжение —12 в. В цепи: 0 в, R8, регулировочный резистор R7, R6, Д3, —12 в — протекает ток. Падение напряжения на резисторе R8 и регулировочном резисторе R7 определяет потенциал базы транзистора Т5 по отношению к эмиттеру. Транзистор Т5 в схеме стабилизации напряжения выполняет функции органа сравнения стабилизированного напряжения эмиттера и нестабилизированного напряжения базы, которое изменяется в зависимости от напряжения на выходе источника питания. Когда установленное рабочее напряжение на

выходе источника питания не изменяется, база имеет более отрицательный потенциал, чем эмиттер, и обеспечивает работу транзистора Т5 в открытом ненасыщенном режиме. Однополупериодный выпрямитель из диода Д7, резисторов R27, R28 и конденсатора С4, выполняющего функции фильтра сглаживания пульсации, образуют источник автономного питания, к отрицательному выходу которого подключаются резисторы R3, R4 коллекторов транзисторов Т4 и Т5.

Транзистор Т5 находится в открытом состоянии, в цепи 0 в, стабилитрон Zd2, Т5, R4, R28, «минус» источника автономного питания через открытый транзистор протекает коллекторный ток.

Падение напряжения на стабилитроне Zd2 и открытом транзисторе Т5 обеспечивает отрицательный потенциал базы по отношению к эмиттеру транзистора Т4. Транзистор Т4 выполняет функции первого каскада усилителя обратной связи и находится в открытом ненасыщенном состоянии.

В цепи 0 в, R2, Т4, R3, R28, «минус» источника автономного питания через открытый транзистор Т4 протекает коллекторный ток. Падение напряжения на резисторе R2 обеспечивает отрицательный потенциал базы по отношению к эмиттеру транзистора Т3. Транзистор Т3 выполняет функции второго каскада усилителя обратной связи и находится в открытом ненасыщенном состоянии.

В цепи 0 в, R1, Т3, «минус» выпрямителя источника питания через открытый транзистор Т3 протекает коллекторный ток. Падение напряжения на резисторе R1 обеспечивает отрицательный потенциал базы по отношению к эмиттеру транзистора Т1.

Транзистор Т1 выполняет функции регулирующего элемента как переменное сопротивление и находится в открытом ненасыщенном состоянии. Данная величина внутреннего сопротивления транзистора Т1 согласно допущенным условиям обеспечивает на выходе источника питания напряжение —12 в.

Изменение напряжения на выходе источника питания в сторону уменьшения вызывает соответствующее изменение тока в цепи делителя напряжения базы транзистора Т5. Падение напряжения на резисторе R8 и регулировочном резисторе R7 уменьшается. Потенциал базы транзистора становится более положительным и несколько закрывает транзистор Т5. Внутреннее сопротивление транзистора увеличивается, ток в цепи и падение напряжения на резисторе коллектора R4 уменьшается. Потенциал коллектора транзистора Т5, а также базы транзистора Т4 становится более отрицательным и несколько больше открывает транзистор Т4. Внутреннее сопротивление транзистора уменьшается, ток в цепи и падение напряжения на резисторе эмиттера R2 увеличивается. Потенциал эмиттера транзистора Т4, а также базы транзистора Т3 становится более отрицательным и несколько больше открывает транзистор Т3. Внутреннее сопротивление транзистора уменьшается, ток в цепи и падение напряжения на резисторе эмиттера R1 увеличивается. Потенциал эмиттера транзистора Т3, а также базы транзистора Т1 становится более отрицательным и несколько больше открывает транзистор Т1.

Внутреннее сопротивление транзистора Т1 уменьшается, потенциал эмиттера становится более отрицательным, в результате чего напряжение на выходе увеличивается до заданной величины —12 в.

В том случае, когда изменение напряжения на выходе источника питания происходит в сторону увеличения и вызывает соответствующее изменение тока в цепи делителя напряжения базы транзистора Т5, падение напряжения на резисторе R8 и регулировочном резисторе R7 увеличивается. Потенциал базы становится более отрицательным и несколько больше открывает транзистор Т5. Внутреннее сопротивление транзистора уменьшается, ток в цепи и падение напряжения на резисторе коллектора R4 увеличивается. Потенциал коллектора транзистора Т5, а также базы транзистора Т4 становится более положительным и несколько закрывает транзистор Т4. Внутреннее сопротивление транзистора увеличивается, ток в цепи и падение напряжения на резисторе эмиттера R2 уменьшается. Потенциал эмиттера транзистора Т4, а также базы транзистора Т3 становится более положительным и несколько закрывает транзистор Т3. Внутреннее сопротивление транзистора Т3 увеличивается, ток в цепи и падение напряжения на резисторе эмиттера R1 уменьшается. Потенциал эмиттера транзистора Т3, а также базы транзистора Т1 становится более положительным и несколько больше закрывает транзистор Т1. Внутреннее сопротивление транзистора Т1 увеличивается, потенциал эмиттера становится более положительным. В результате этого напряжение на выходе уменьшается до заданной величины —12 в.

Конденсатор С5, включенный на выходе схемы стабилизации параллельно рабочей нагрузке, обеспечивает сглаживание пульсации стабилизированного напряжения при кратковременных перегрузках.

II.4.4. Источник стабилизированного напряжения —11,5 в ÷ —13,56 в (— U_{сп})

Работа источника питания —U_{сп} без учета температурной зависимости аналогична описанию работы источника питания арифметического устройства —U_N.

Колебания температуры запоминающего устройства приводят к соответствующим изменениям выходного напряжения источника питания.

Изменение выходного напряжения происходит в результате температурной зависимости внутреннего сопротивления термистора. Термистор Th в схеме источника питания включен параллельно регулировочному резистору R14 и находится в непосредственной близости от куба памяти запоминающего устройства.

Понижение температуры вызывает увеличение величины сопротивления термистора и делителя напряжения базы транзистора Т8. Величина тока в цепи: 0 в, R15, параллельно: R14, Th, Д4, —U_{сп} — и падение напряжения на регулировочном резисторе R15 уменьшаются. Потенциал базы становится более положительным и несколько закрывает транзистор Т8. Внутреннее сопротивление транзистора увеличи-

вается. Коллектор транзистора получает более отрицательный потенциал, который через усилитель первого и второго каскадов из транзисторов Т7 и Т6 поступает на базу и несколько больше открывает транзистор Т2. Внутреннее сопротивление транзистора уменьшается, потенциал эмиттера становится более отрицательным. Напряжение на выходе источника питания увеличивается. Повышение температуры вызывает уменьшение величины сопротивления термистора и делителя напряжения базы транзистора Т8. Величина тока в цепи: 0 в, R15, параллельно: R14, Th, Д4, —U_{сп} и падение напряжения на регулировочном резисторе R15 увеличивается. Потенциал базы становится более отрицательным и несколько больше открывает транзистор Т8. Внутреннее сопротивление транзистора Т8 уменьшается. Коллектор транзистора получает более положительный потенциал, который через усилитель первого и второго каскадов поступает на базу и несколько закрывает транзистор Т2. Внутреннее сопротивление транзистора Т2 увеличивается, потенциал эмиттера становится более положительным. Напряжение на выходе источника питания уменьшается. В общих чертах работа схемы стабилизации напряжения сводится к изменению напряжения на выходе при изменении величины сопротивления в цепи делителя напряжения, а также к сохранению установившегося напряжения при неизменяющейся величине сопротивления делителя напряжения базы транзистора.

II.4.5. Источник стабилизированного напряжения +12 в (+ U_р)

Однополупериодный выпрямитель источника работает на нагрузку с емкостной реакцией. После включения питающего переменного напряжения сети во вторичной обмотке трансформатора S4 индуцируется переменное напряжение, которое поступает на аноды диодов Д10 и Zd1. Конденсатор С2 фильтра сглаживания пульсации включен параллельно резистору R22, стабилитрону Zd1 и сопротивлению рабочей нагрузки. В первоначальный момент после включения блока питания резистор R22, стабилитрон Zd1 и сопротивление рабочей нагрузки источника питания зашунтированы разряженным конденсатором фильтра. Индуцируемое напряжение во вторичной обмотке через диод выпрямителя Д10 создает цепь тока заряда конденсатора. Конденсатор С2 заряжается, реактивное сопротивление X_c конденсатора увеличивается, ток в цепи заряда уменьшается, напряжение на выходе источника питания возрастает. Заряд конденсатора С2 происходит почти до амплитудного значения выпрямленного напряжения. В цепь вторичной обмотки трансформатора включается резистор R22, стабилитрон Zd1 и сопротивление рабочей нагрузки.

В однополупериодной схеме выпрямителя ток вторичной обмотки трансформатора протекает только во время одного полупериода, когда к диоду выпрямителя подключается прямое напряжение. Допустим, что во время отрицательного полупериода к диоду Д10 подключается прямое напряжение. В цепи выход 12 вторичной обмотки трансформа-

тора, D10, R22, Zd1, выход 13 вторичной обмотки трансформатора протекает ток, который на стабилитроне Zd1 создает падение напряжения, равное 12 в. Во время положительного полупериода к диоду D10 подключается обратное напряжение, которое удерживает диод в закрытом состоянии, вследствие чего ток во вторичной обмотке трансформатора не протекает. Конденсатор C2 начинает разряжаться. Ток разряда не меняет направления в цепи стабилитрона и обеспечивает падение напряжения на Zd1, равное 12 в. Напряжение на обкладках конденсатора уменьшается, но в очередной отрицательный полупериод вторичная обмотка трансформатора через открытый диод D10 дозаряжает конденсатор C2, который в отрицательный полупериод вновь обеспечит током разряда соответствующее падение напряжения на стабилитроне Zd1. Катод стабилитрона имеет положительный потенциал по отношению к аноду и подключен к выходу источника питания +12 в. Анод подключен к общей шине 0 в. Изменение величины протекающего тока в определенных пределах вызывает соответствующее изменение величины внутреннего сопротивления стабилитрона Zd1, которое обеспечивает постоянное стабилизированное напряжение на выходе источника питания +12 в.

Параллельно стабилитрону Zd1 и сопротивлению рабочей нагрузки включен конденсатор C3, который обеспечивает сглаживание пульсации стабилизированного напряжения при кратковременных перегрузках.

II.4.6. Источник нестабилизированного напряжения +100 в (+U_A)

Однополупериодный выпрямитель источника питания работает на нагрузку с емкостной реакцией. После включения питающего переменного напряжения сети во вторичных обмотках трансформатора S1, S2 индуцируется переменное напряжение, которое поступает на анод диода D11 и резистор R30. Конденсатор C10 фильтра сглаживания пульсации включен параллельно резистору R26 и сопротивлению рабочей нагрузки. Включение рабочего режима источников питания +100 в и -90 в происходит при замыкании контакта L_ö2 клавиши L_ö, который подключает 0в к обмотке реле REL1. Реле REL1 срабатывает и замыкает свои контакты. Контакт Rel 1a замыкается и подключает выход 0 в (U_{A0}) источников питания +100 в и -90 в через резистор R30 к выходу 10 вторичной обмотки трансформатора S1. Контакт Rel 1b замыкается и создает рабочую цепь питания обмотке своего реле. В первоначальный момент после включения источника питания резистор R26 и сопротивление рабочей нагрузки источника питания зашунтированы разряженным конденсатором фильтра. Индуцируемое напряжение во вторичных обмотках трансформатора через диод выпрямителя D11 и резистор R30 создает цепь тока заряда конденсатора C10. Конденсатор C10 заряжается, реактивное сопротивление X_c конденсатора увеличивается, ток в цепи заряда уменьшается, напряжение на выходе источника питания возрастает. Заряд конденсатора C10 происходит почти до амплитудного значения выпрям-

ленного напряжения. В цепь вторичной обмотки трансформатора включается резистор R26 и сопротивление рабочей нагрузки.

В однополупериодной схеме выпрямителя ток вторичной обмотки трансформатора протекает только во время одного полупериода, когда к диоду выпрямителя подключается прямое напряжение.

Допустим, что во время отрицательного полупериода к диоду D11 подключается прямое напряжение. В цепи: выход 7 вторичной обмотки трансформатора S2, D11, параллельно резистор R26, сопротивление рабочей нагрузки, резистор R30, выход 10 вторичной обмотки трансформатора S1 — протекает ток. Во время положительного полупериода, к диоду D11 подключается обратное напряжение, которое обеспечивает закрытое состояние диода. В результате закрытого состояния диода ток во вторичных обмотках трансформатора не протекает. Конденсатор C10 начинает разряжаться. Ток разряда не меняет направления в цепи нагрузки. Напряжение на обкладках конденсатора уменьшается, но в очередной отрицательный полупериод ток вторичной обмотки трансформатора через открытый диод D11 дозаряжает конденсатор C10.

II.4.7. Источник нестабилизированного напряжения -90 в (-U_A)

Однополупериодный выпрямитель источника работает на нагрузку с емкостной реакцией. После включения питающего переменного напряжения сети и срабатывания реле REL1 во вторичной обмотке трансформатора S1 индуцируется переменное напряжение, которое поступает на катод диода D12 и резистор R30. Конденсатор C11 фильтра сглаживания пульсации включен параллельно резистору R23 и сопротивлению рабочей нагрузки. В первоначальный момент после включения блока питания резистор R23 и сопротивление рабочей нагрузки источника питания зашунтированы разряженным конденсатором фильтра. Индуцируемое напряжение во вторичной обмотке трансформатора через диод выпрямителя, резистор R30 и замкнутый контакт Rel 1a создает цепь тока заряда конденсатора. Конденсатор C11 заряжается, реактивное сопротивление X_c конденсатора увеличивается, ток в цепи заряда уменьшается, напряжение на выходе источника питания возрастает. Заряд конденсатора C11 происходит почти до амплитудного значения выпрямленного напряжения. В цепь вторичной обмотки трансформатора включается резистор R23 и сопротивление рабочей нагрузки.

В однополупериодной схеме выпрямителя ток вторичной обмотки трансформатора протекает только за время одного полупериода, когда к диоду выпрямителя подключается прямое напряжение. Допустим, что во время положительного полупериода к диоду D12 подключается прямое напряжение. В цепи: выход 10 вторичной обмотки трансформатора, R30, параллельно R23 и сопротивление рабочей нагрузки, D12, выход 9 вторичной обмотки S1 трансформатора — протекает ток. Во время отрицательного полупериода к диоду D12 подключается обратное напряжение и обеспечивает закрытое состояние диода. В результате этого ток во вторичной обмотке трансформатора не протекает.

Конденсатор С11 начинает разряжаться. Ток разряда не меняет направления в цепи нагрузки. Напряжение на обкладках конденсатора уменьшается, но в очередной положительный полупериод ток вторичной обмотки трансформатора через диод Д12 дозаряжает конденсатор С11.

II.4.8. Работа блока при коротком замыкании источников питания

В случае короткого замыкания в цепи рабочей нагрузки источника питания $-U_N$ напряжение на выходе $-U_N$ источника питания -12 в будет равно 0 в, диод Д1 открывается и подключает эмиттер транзистора Т5 к 0 в источника автономного питания. Диод Д5 открывается и подключает базу транзистора Т5 к делителю напряжения из резисторов R16, R29, R17.

В цепи: «минус» выпрямителя источника $-U_N$, R16, R29, Д5, R7, R8 — начинает протекать ток. Падение напряжения на резисторах R7 и R8 создает отрицательный потенциал базы и обеспечивает открытое состояние транзистора Т5. Диод Д3 закрывается. В цепи: 0 в, Д1, эмиттер-база-коллектор открытого транзистора, R4, R28, «минус» источника автономного питания — протекает ток насыщенного режима работы транзистора. Потенциал коллектора открытого транзистора Т5 становится близким к 0 в. Транзистор Т4 закрывается. В цепи эмиттера закрытого транзистора протекает незначительный ток, падение напряжения от которого на резисторе R2 можно не учитывать. Эмиттер транзистора Т4, а также база транзистора Т3 получает потенциал, близкий к 0 в, который закрывает транзистор Т3. В свою очередь эмиттер транзистора Т3, а также база транзистора Т1 получает потенциал, близкий к 0 в, который закрывает транзистор Т1. При коротком замыкании источника питания на выход $-U_N$ поступает сигнал 0 и обрывает цепь питания реле REL1.

Контакты реле размыкаются. Контакт Rel 1а отключает вторичные обмотки трансформатора от источников питания $-U_A +U_A$. Контакт Rel 1b обрывает рабочую цепь питания своего реле. После устранения короткого замыкания транзистор Т1 будет находиться в открытом состоянии, а реле REL1 — в исходном. Рабочее напряжение на выходе источника питания будет восстановлено после выключения и повторного включения питающего напряжения первичной обмотки трансформатора. Работа источника питания $-U_{sp}$ при коротком замыкании аналогична описанию работы источника питания $-U_N$ при коротком замыкании.

II.4.9. Контроль работы блока питания и установка номиналов рабочих напряжений

Проверка и установка номиналов рабочих напряжений источников питания $-U_N$, $-U_{sp}$, $+U_p \pm U_A$ выполняется в следующем порядке.

Источник напряжения -12 в ($-U_N$):

1) переключатель напряжения сети установить на 220 в;

2) подключить блок питания через регулировочный трансформатор к сети переменного тока;

3) подключить вольтметр между выходами источника напряжения $-U_N$ и 0в;

4) установить регулировочным трансформатором напряжение на входе блока питания 220 в;

5) регулировочным резистором R7 установить на выходе источника $-U_N$ напряжение -12 в;

6) последовательным переключением регулировочного трансформатора установить входное напряжение блока питания $220 \pm 10\%$ в. Пропорционально изменению напряжения на входе колебание напряжения на выходе источника $-U_N$ должно быть $-12 \pm 5\%$ в;

7) уровень помех в рабочем режиме источника не должен превышать 15 мв.

Источник напряжения $-11,5 \div 13,56$ в ($-U_{sp}$):

1) переключатель напряжения сети установить на 220 в;

2) подключить блок питания через регулировочный трансформатор к сети переменного тока;

3) подключить вольтметр между выходами источника напряжения $-U_{sp}$ и 0в_{sp};

4) отпаять один конец термистора и подключить последовательно к его соединительным точкам два декадных резистора (0, 1, 2, 3 ... 10×1000 ом и 0, 1, 2, 3 ... 10×100 ом). Величина сопротивления термистора при температуре 15 и 40° С указывается в табличке, укрепленной на блоке питания;

5) установить регулировочным трансформатором напряжение на входе блока питания 220 в;

6) установить декадные резисторы на величину сопротивления термистора при 15° С;

7) регулировочным резистором R14 установить на выходе источника $-U_{sp}$ напряжение $-13,5$ в;

8) установить декадные резисторы на величину сопротивления термистора при 40° С;

9) регулировочным резистором R15 установить на выходе источника $-U_{sp}$ напряжение $-11,5$ в;

10) установить декадные резисторы на величину сопротивления термистора при 15° С и проверить напряжение на выходе $-U_{sp}$, которое должно быть $-13 \pm 5\%$ в. При отклонении от допустимых пределов регулировочным резистором R14 установить на выходе источника $-U_{sp}$ напряжение $-13,5$ в;

11) установить декадные резисторы на величину сопротивления термистора при 40° С и проверить напряжение на выходе $-U_{sp}$, которое должно быть в пределах $-11,5 \pm 5\%$ в. При отклонении от допустимых пределов регулировочным резистором R15 установить на выходе источника $-U_{sp}$ напряжение $-11,5$ в;

12) повторно аналогично пункту 10 произвести установку декадных резисторов и замерить напряжение на выходе источника $-U_{sp}$, которое

должно отвечать требованиям пункта 10. В случае отклонения от допустимых пределов регулировочным резистором R14 установить напряжение на выходе источника $-13,5$ в;

13) повторно аналогично пункту 11 произвести установку декадных резисторов и замерить напряжение на выходе источника $-U_{sp}$, которое должно отвечать требованиям пункта 11. В случае отклонения от допустимых пределов регулировочным резистором R15 установить напряжение на выходе $-U_N$ источника $-11,5$ в;

14) переключение декадных резисторов и регулировка в последовательности пунктов 12 и 13 выполняется до получения на выходе источника $-U_{sp}$ рабочего напряжения в пределах, указанных в пунктах 10 и 11;

15) установить декадные резисторы на величину сопротивления термистора при 15°C ;

16) последовательным переключением регулировочного трансформатора установить входное напряжение блока питания $220 \pm 15\%$ в. Пропорционально изменению на входе колебание напряжения на выходе источника $-U_{sp}$ не должно превышать допустимых пределов пункта 10;

17) установить декадные резисторы на величину сопротивления термистора при 40°C ;

18) произвести проверку аналогично пункту 16. Колебание напряжения на выходе источника $-U_{sp}$ не должно превышать допустимых пределов, указанных в пункте 11;

19) уровень помех в рабочем режиме источника не должен превышать 15 мв.

Источник напряжения $+12$ в ($+U_p$):

1) переключатель напряжения сети установить на 220 в;

2) подключить блок питания через регулировочный трансформатор к сети переменного тока;

3) подключить вольтметр между выходами источника напряжения $+U_p$ и $0в$;

4) регулировочным трансформатором установить входное напряжение блока питания 187 в. Напряжение на выходе источника $+U_p$ должно быть $\geq 10,8$ в;

5) регулировочным трансформатором установить входное напряжение блока питания 242 в. Напряжение на выходе источника $+U_p$ должно быть $\leq 13,2$ в;

6) уровень помех в рабочем режиме источника не должен превышать $0,3$ мв.

Источники напряжения $+U_A$, $-U_A$:

1) переключатель напряжения сети установить на 220 в;

2) подключить блок питания через регулировочный трансформатор к сети переменного тока;

3) подключить первый вольтметр между выходами $+U_A$ и U_{A_0} , второй — между выходами $-U_A$ и U_{A_0} ;

4) подключить клавишу Lб и создать электрическую цепь питания реле REL1;

5) регулировочным трансформатором установить входное напряжение блока питания 187 в. Напряжение на выходе источника $+U_A$ должно быть $\geq +76$ в. Напряжение на выходе источника $-U_A$ должно быть ≤ -82 в;

6) регулировочным трансформатором установить входное напряжение блока питания 242 в. Напряжение на выходе источника $+U_A$ должно быть $\geq +100$ в. Напряжение на выходе источника $-U_A$ должно быть ≤ -108 в;

7) напряжение на выходах $-U_A$ и $+U_A$ следует регулировать соответствующим переключением вторичной обмотки S2 трансформатора.

Источник напряжения ~ 110 VG:

1) установить переключатель напряжения сети на 240 в;

2) подключить блок питания через регулировочный трансформатор к сети переменного тока;

3) подключить вольтметр между выходами 1V2 и 2V2;

4) установить регулировочным трансформатором напряжение на входе блока питания 240 в. Напряжение на выходе источника ~ 110 в должно быть около 110 в.

II.4.10. Параметры элементов схемы блока питания

Транзисторы

T1 2SB228	} $\bar{\beta} = 29 \div 55$
T2 2SB80-1 (2SB368-1)	
T3 2SB80-1 (2SB367-1)	
T4 SA25/2	} $\bar{\beta} = 72 \div 166$
T5 SA25/4	
T6 2SB80-1 (2SB368-1)	} $\bar{\beta} = 29 \div 55$
T7 SA25/2	
T8 SA25/4	} $\bar{\beta} = 72 \div 166$

Диоды германиевые

D1 OA 741
D2 OA 741
D3 Gv 100
D4 Gv 100
D5 1N35 (GAZ17)
D6 1N35 (GAZ17)
D7 Gv 100
D8 Gv 122
D9 Gv 122
D10 Gv 112
D11 Sv 103
D12 Sv 103

Конденсаторы электролитические

C1 5000 мкф 25 в
C2 500 мкф 25 в

C3 500 мкф 25 в
C4 500 мкф 25 в
C5 1000 мкф 15 в
C6 1000 мкф 15 в
C9 5 мкф 30 в
C10 100 мкф 150 в
C11 100 мкф 150 в
C12 2 мкф 50 в
C14 10 мкф 25 в

Конденсаторы бумажные

C7 0,1 мкф 63 в
C8 0,22 мкф 63 в

Диоды кремниевые

Zd1 SZ512 (ZL12)
Zd2SZ506 (ZL6,8)

Резисторы

R1 1 ком 0,25 Вт 10%
R2 2,7 ком 0,125 Вт 10%
R3 390 ом 0,05 Вт 10%
R4 2,7 ком 0,125 Вт 10%
R6 560 ом 0,125 Вт 10%
R7 P 1 ком
R8 1,2 ком 0,125 Вт 10%
R9 1 ком 0,25 Вт 10%
R10 5,6 ком 0,05 Вт 10%
R11 2,7 ком 0,125 Вт 2%
R12 1,2 ком 0,125 Вт 10%

R13 220 ом 0,05 вт 10%
 R14 P 25 ком
 R15 P 10 ком
 R16 3,3 ком 0,125 вт 5%
 R17 1,5 ком 0,05 вт 5%
 R20 200 ом 0,05 вт 5%
 R21 1 ком 0,125 вт 5%
 R22 33 ом 8 вт
 R23 10 ком 2 вт 10%
 R26 10 ком 2 вт 10%

R27 1 ком 0,125 вт 10%
 R28 100 ом 0,05 вт 10%
 R29 1,5 ком 0,05 вт 5%
 R30 33 ом 0,5 вт 10%

Реле

PEL1 GBR312-12

Помехоподавляющий фильтр

DO,1+2500/В/200 в 10%

Напряжение сети и заземление подключаются к блоку питания через разъем V1.

Разъем V1

Блок питания	Номер контакта	Напряжение сети
1V2 Si1 Предохранитель Корпус машины	1	220 в (а)
	2	220 в (в)
	3	—

Колодка провода питания от сети и заземления

Рабочее напряжение источников блока питания подключается к арифметическому устройству через разъем V2.

Разъем V2

Адреса подключения пружинных контактов разъема блока питания	Рабочее напряжение	Адреса подключения ножевых контактов разъема арифметического устройства
1V1	1 220 в (а)	1 3V3
5Tr1	2 110 VG	2 30V6
Конденсатор подавления помех	3 220 в (а) RWN	3 31V6
D11; C10; R26	4 220 в (а) RWN	4 1V3
	5 +U _A	5 23V7
D12; C9, 11; R20, 21; 23	6 —U _A	6
	7 —U _A	7 11/12
Rcl 1a; C10, 11; R23, 26	8 U _{A0}	8 2/11
	9 —U _{sp}	9 20/1
T2; D2, 4; C6	10 —U _{sp}	10 20/1
	11 0в	11 60/3
14Tr1; Pcl 1b; Zd 1, 2	12 0в	12 60/2 8V5
R1, 2, 8, 9, 10, 15, 17, 21;	13 +U _p	13 61/1
Zd1; C3; R22	14 —U _N	14 62/1
T1; 11Tr 1; PEL 1; D 1, 3;	15 —U _N	15 62/2
C4, 5, 9; R12, 20, 27	16 PEL1	16 13V3
PEL1; Pcl1b	17	17
0в	18 0в _{sp}	18 14V3
	19 0в _{sp}	19 15V3
	20 0в _{sp}	20 16V3

III.5. УСТРОЙСТВО ВВОДА

Команды ввода цифровой информации, включения индикации, установки элементов схемы арифметического устройства в исходное состояние, команды выполнения арифметических операций, записи, стирания и перезаписи информации регистров памяти вырабатываются устройством ввода.

Необходимая информация из устройства ввода в определенной последовательности поступает в арифметическое устройство, которое обеспечивает выполнение соответствующих операций.

Соединительными разъемами V3 и V4 создается общая электрическая схема арифметического устройства и ввода информации. Разъемом V3 от арифметического устройства к устройству ввода подключаются необходимые рабочие напряжения источников питания.

Разъем V3

Адреса подключения ножевых контактов разъема устройства ввода	Рабочее напряжение и сигналы	Адреса подключения пружинных контактов разъема арифметического устройства
Переключающий контакт выключателя сети AUS—EiN	1 220 в (а) RWN	1 4V2
		2
Разомкнутый контакт выключателя сети AUS—EiN	3 220 в (а)	3 1V2
		4
Переключающий контакт «*1»	5 0в	5 60/1
		6 0в
Разомкнутый контакт Lō	7 0в	7 30/9
		8
Замкнутый контакт =	9	9
		10
Переключающий контакт 2Lō	13 PEL1	13 16V2
		14 0в _{sp}
Переключающий контакт 1,3; Lō	15 0в _{sp}	14 18V2
		16 0в _{sp}
Замкнутый контакт 1; Lō	17 0в _{sp} A	15 19V2
		18 0в _{sp} A
Разомкнутый контакт #	19 0в _{sp} A	16 20V2
		20 # к
		17 37/1
		18 38/1
		19 39/1
		20 24/11

Разъем V4 подключает к диодным шифраторам цифровой и функциональной клавиатуры арифметического устройства сигналы 0 при переключении соответствующих контактов клавиатуры устройства ввода.

Разъем V4

Адреса подключения ножевых контактов разъема устройства ввода		Наименование сигналов	Адреса подключения пружинных контактов разъема арифметического устройства
Разомкнутый контакт клавиши			
«1»	1	1к	1 54/12
«2»	2	2к	2 53/12
«3»	3	3к	3 52/12
«4»	4	4к	4 51/12
«5»	5	5к	5 50/12
«6»	6	6к	6 48/12
«7»	7	7к	7 47/12
«8»	8	8к	8 46/12
«9»	9	9к	9 45/12
«0»	10	0к	10 55/12
«.»	11	,к	11 43/12
«+»	12	+к	12 22/11
«-»	13	-к	13 21/11
«×»	14	×к	14 41/11
«:»	15	:к	15 30/11
«x ⁿ »	16	x ⁿ к	16 35/11
«=»	17	=к	17 42/11
«C»	18	Cк	18 44/12
«+I»	19	+Iк	19 27/11
«+II»	20	+IIк	20 17/11
«+III»	21	+IIIк	21 19/11
«-I»	22	-Iк	22 33/11
«-II»	23	-IIк	23 34/11
«-III»	24	-IIIк	24 26/11
«*I»	25	*Iк	25 38/11
«*II»	26	*IIк	26 37/11
«*III»	27	*IIIк	27 25/11
«∇I»	28	∇Iк	28 36/11
«∇II»	29	∇IIк	29 40/11
«∇III»	30	∇IIIк	30 31/11
«Lō»	31	Lō	31 52/7
«Lō»	32	Lō sp	32 11/1

До начала работы устройства ввода сигнал 0 из арифметического устройства через контакты разъема 5,6V3, последовательно замкнутые контакты клавиатуры и контакт разъема 7V3 поступает на вход к схемы сопряжения (рис. 19). С выхода ко схемы сигнал 0 поступает на соответствующие элементы схемы арифметического устройства и обеспечивает заданный режим работы.

В исходном состоянии контактов схемы ввода сигнал 0 не поступает на входы диодных шифраторов. В результате этого на выходах

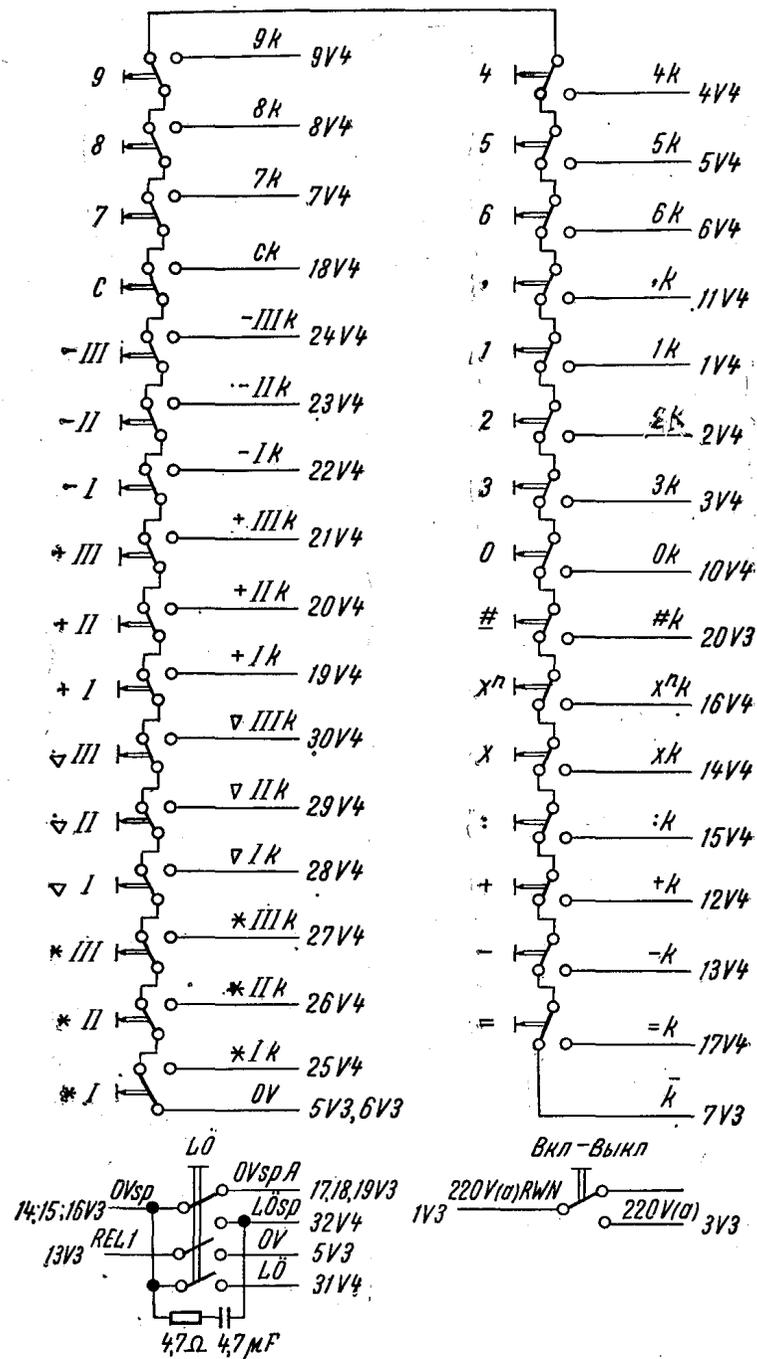


Рис. 19. Принципиальная электрическая схема устройства ввода.

схем сопряжения шифраторов цифровой и функциональной клавиатуры вырабатывается сигнал L.

В процессе ввода информации переключение одного из контактов приводит к переключению сигнала 0 с входа \bar{k} на один из входов шифратора цифровой или функциональной клавиатуры. Диоды шифратора

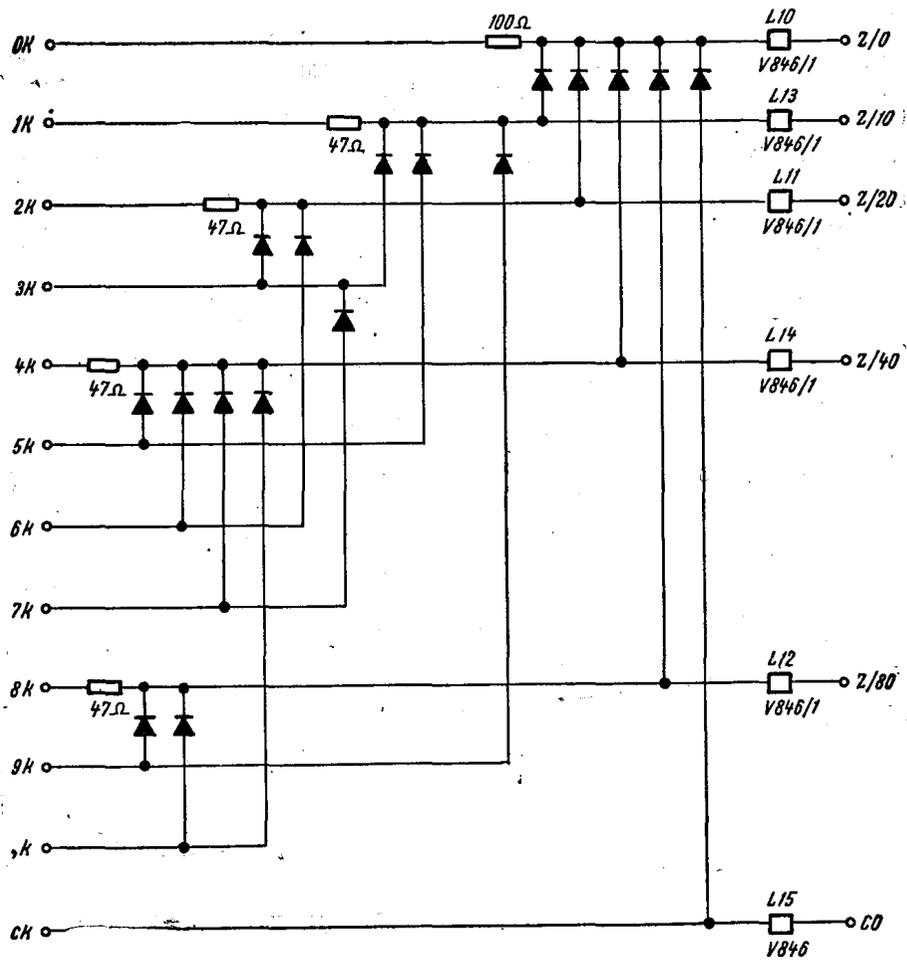


Рис. 20. Принципиальная электрическая схема шифратора цифровой клавиатуры.

обеспечивают подключение сигнала 0 на входы соответствующих схем сопряжения. Следовательно, после подключения сигнала 0 на выходах схем сопряжения начинает вырабатываться сигнал 0. После отключения сигнала 0 от входа \bar{k} на выходе k_0 общей схемы сопряжения клавиатуры начинает вырабатываться сигнал L на время рабочего состояния переключившегося контакта.

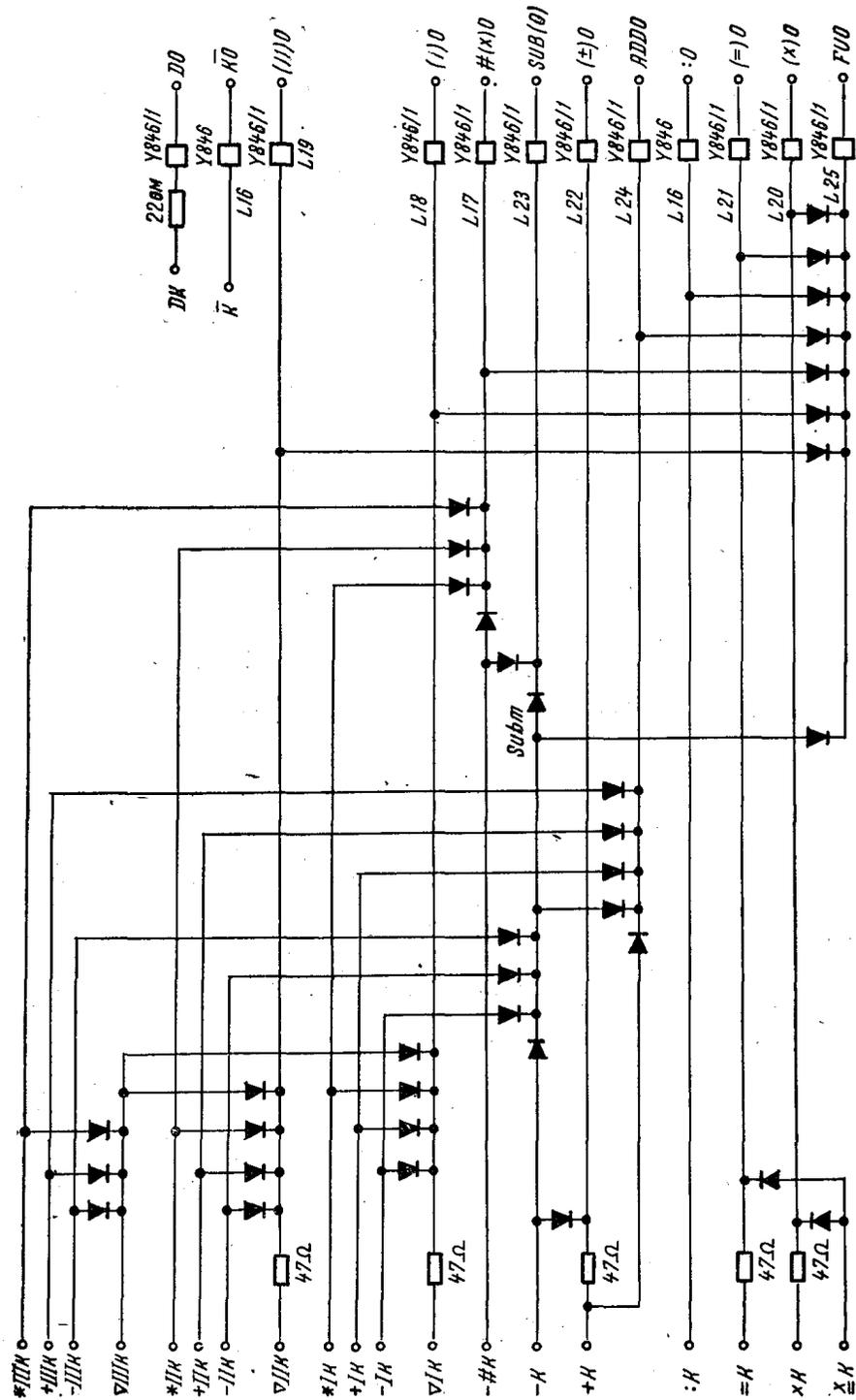


Рис. 21. Принципиальная электрическая схема шифратора функциональной клавиатуры.

Шифратор десятичной цифровой клавиатуры обеспечивает шифровку сигналов цифр в код двоично-десятичной системы счисления.

Работу шифратора цифровой клавиатуры рассмотрим на примере включения клавиши цифры 3 (рис. 20).

После переключения контакта клавиши «3» к входу 3к схемы шифратора подключается сигнал 0, который через диоды поступает на входы схем сопряжения L11, L13, L10. На выходах Z/0, Z/10, Z/20 схем сопряжения начинают вырабатываться сигналы 0, на выходах Z/40, Z/80, C0 остальных схем сопряжения шифратора — сигналы L.

Сигналы всех цифровых клавиш, клавиши запятой и клавиши корректуры «С» кодируются диодами шифратора и работой схем сопряжения как сигналы 0 и L в соответствии со следующей таблицей:

Выход шифратора	Включаемая клавиша											
	1	2	3	4	5	6	7	8	9	0	,	С
Z/0	0	0	0	0	0	0	0	0	0	0	0	0
Z/10	0	L	0	L	0	L	0	L	0	L	L	L
Z/20	L	0	0	L	L	0	0	L	L	L	L	L
Z/40	L	L	L	0	0	0	0	L	L	L	0	L
Z/80	L	L	L	L	L	L	L	0	0	L	0	L
C0	L	L	L	L	L	L	L	L	L	L	L	0

Устройство и работа шифратора функциональной клавиатуры (рис. 21) аналогичны описанию шифратора цифровой клавиатуры.

II.6. ПЕРЕКЛЮЧАТЕЛЬ ПОЛОЖЕНИЯ ЗАПЯТОЙ

Переключатель положения запятой состоит из четырех плат переключателей, каждая из которых имеет 12 фиксированных положений. Различные положения переключателя обеспечивают соответствующую индикацию запятой, совмещение разрядности цифровой информации ввода и арифметических операций в регистрах запоминающего устройства. Количество десятичных разрядов числа после запятой или степень точности вычислений определяется положением переключателя запятой. Установка переключателя положения запятой производится диском переключения, имеющим обозначения 0, 1, 2, 3, 4, 6, Z, 9, 10, 11, 12, 14, которые на принципиальной электрической схеме (рис. 22) соответствуют положению контакта платы E4 и выходам L1, L2, L3, L4, L6, L9, L10, L11, L12, L14.

Разъем V5 связывает схему переключателя положения запятой с арифметическим устройством в общую электрическую схему. Напряжение 0 в через контакт разъема 8V5 из арифметического устройства поступает на скользящие контакты всех четырех плат переключателя. В зависимости от положения переключателя запятой сигнал 0 поступает через соответствующие выходы и контакты разъема V5 на определенные элементы схемы арифметического устройства.

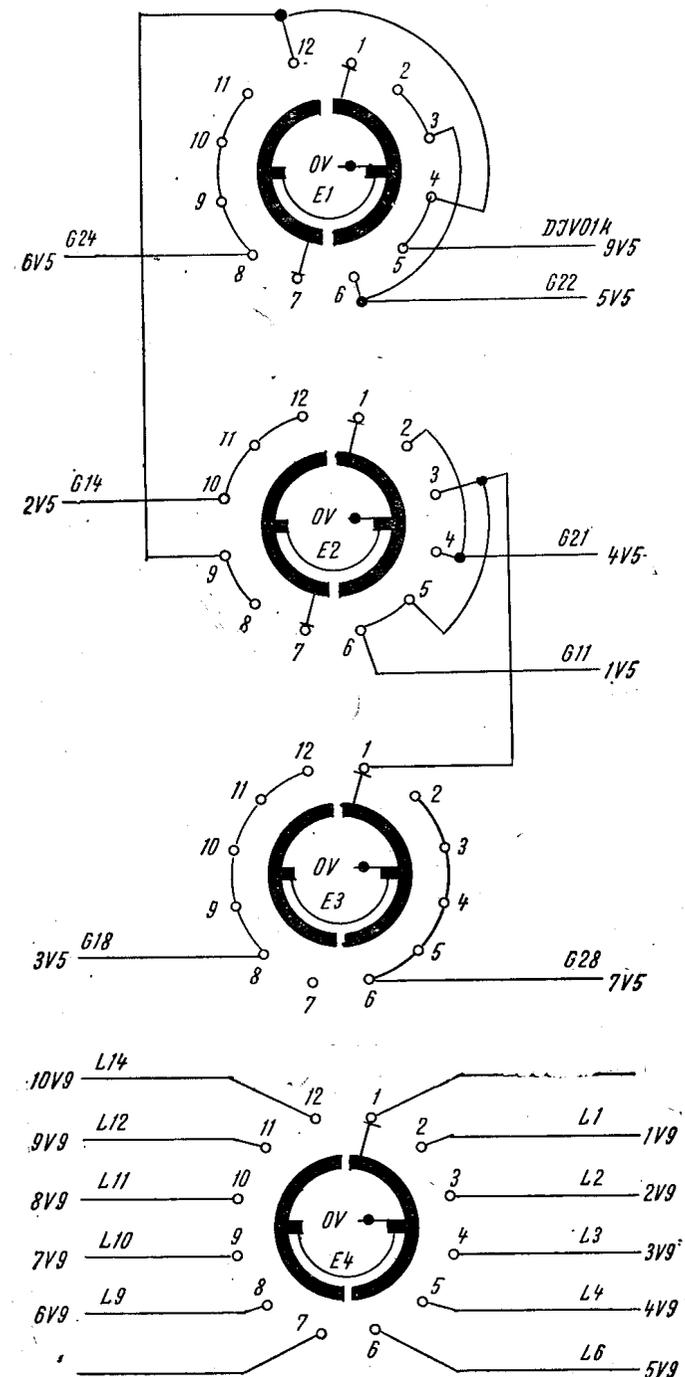


Рис. 22. Принципиальная электрическая схема переключателя положения запятой.

Разъем V5

Адреса подключения ножевых контактов разъема переключателя положения запятой	Наименование сигналов	Адреса подключения пружинных контактов разъема арифметического устройства
Контакты 3, 5, 6 платы 2;		
контакт 1 платы 3	1 G11	1 10/10
10, 11, 12 платы 2	2 G14	2 39/10
8, 9, 10, 11, 12 платы 3	3 G18	3 18/10
2, 4 платы 2	4 G21	4 47/10
2, 3, 6 платы 1	5 G22	5 8/10
8, 9, 10, 11 платы 1	6 G24	6 1/10
2, 3, 4, 5, 6 платы 3	7 G28	7 2/10
Скользящий контакт плат 1, 2, 3, 4	8 0V	8 12V2
Контакты 4, 5, 12 платы 1;	9 DiV 01k	9 21/9
8, 9 платы 2		
	10	
	11	

Одновременно в соответствии с положением переключателя запятой сигнал 0 через один из контактов разъема V9 подключается к соответствующему входу блока и обеспечивает свечение одной из ламп индикации положения запятой.

Вторые контакты всех ламп индикации через резистор 270 ом 0,25 Вт и контакт 29V6 подключаются к источнику питания $-U_N$ (рис. 26).

Разъем V9

Адреса подключения новых контактов разъема переключателя положения запятой	Наименование сигналов	Адреса подключения пружинных контактов разъема блока индикации
Контакт 2 платы 4	1 L1	1 лампа запятой 1
» 3 » 4	2 L2	2 » » 2
» 4 » 4	3 L3	3 » » 3
» 5 » 4	4 L4	4 » » 4
» 6 » 4	5 L6	5 » » 6
» 8 » 4	6 L9	6 » » 9
» 9 » 4	7 L10	7 » » 10
» 10 » 4	8 L11	8 » » 11
» 11 » 4	9 L12	9 » » 12
» 12 » 4	10 L14	10 » » 14
	11	11

II.7. ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО

Запоминающее устройство состоит из ферритовых сердечников тороидальной формы, собранных в разрядные матрицы.

Ферритовые сердечники изготавливаются из керамического ферромагнитного материала, общая формула которого $MO \cdot F_2O_3$, где M — один из двухвалентных металлов.

К характерным особенностям ферромагнитных материалов можно отнести следующие свойства, которые используются и учитываются в запоминающих устройствах из ферритовых сердечников:

1) внутреннее магнитное поле материала может значительно превосходить вызвавшее его магнитное поле H;

2) остаточная магнитная индукция B_r без затрат дополнительной энергии сохраняется длительное время;

3) ферромагнитные свойства материалов находятся в обратной температурной зависимости. Для каждого материала существует своя критическая точка температуры, превышение которой приводит к потере ферромагнитных свойств данного материала.

В сердечниках запоминающего устройства остаточная магнитная индукция B_r создается в результате воздействия магнитного поля напряженностью H_m , которое образуется при прохождении тока определенной величины, равной I_m , через обмотку ферритового сердечника.

В зависимости от направления протекающего тока I_m и соответствующего воздействия магнитного поля остаточная магнитная индукция ферритового сердечника характеризуется как состояние $+B_r$ или $-B_r$.

Различные состояния остаточной магнитной индукции определяют два устойчивых состояния ферритового сердечника, которые в запоминающем устройстве используются для хранения информации, имеющей значения 0 и 1.

Перемагничивание ферритового сердечника и соответствующее изменение остаточной магнитной индукции $\pm B_r$ обеспечивается в результате воздействия магнитного поля напряженностью H_m .

Значение напряженности магнитного поля зависит от направления и величины тока I_m , протекающего через обмотку ферритового сердечника. Замкнутая кривая изменения магнитной индукции последовательного перемагничивания ферритового сердечника называется петлей гистерезиса (рис. 23).

Принцип работы запоминающего устройства машины основан на совпадении полутоков $\frac{I_m}{2}$ соответствующих проводов, которые выполняют функции одновитковой обмотки ферритового сердечника.

II.7.1. Принцип считывания информации

Импульсы тока $\frac{I_m}{2}$ проводов считывания разряда и регистра имеют одно направление и обеспечивают считывание информации сердечника только в том случае, когда совпадают по времени (рис. 24).

Каждый полуток создает магнитное поле напряженностью $\frac{H_m}{2}$.

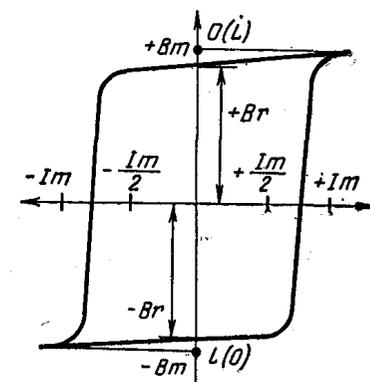


Рис. 23. Петля гистерезиса ферритового сердечника.

Результирующее магнитное поле $\frac{H_m}{2} + \frac{H_m}{2} = H_m$ двух полутоков производит перемагничивание ферритового сердечника. Допустим, информация 0 соответствует остаточной магнитной индукции $+Br$. Информация 1 соответствует остаточной магнитной индукции $-Br$. Изменение магнитной индукции от $-Br$ до $+Br$ наводит э.д.с. соответствующей амплитуды на проводе воспроизведения. Сигнал считанной информации 1 через усилитель воспроизведения поступает в арифметическое устройство машины.

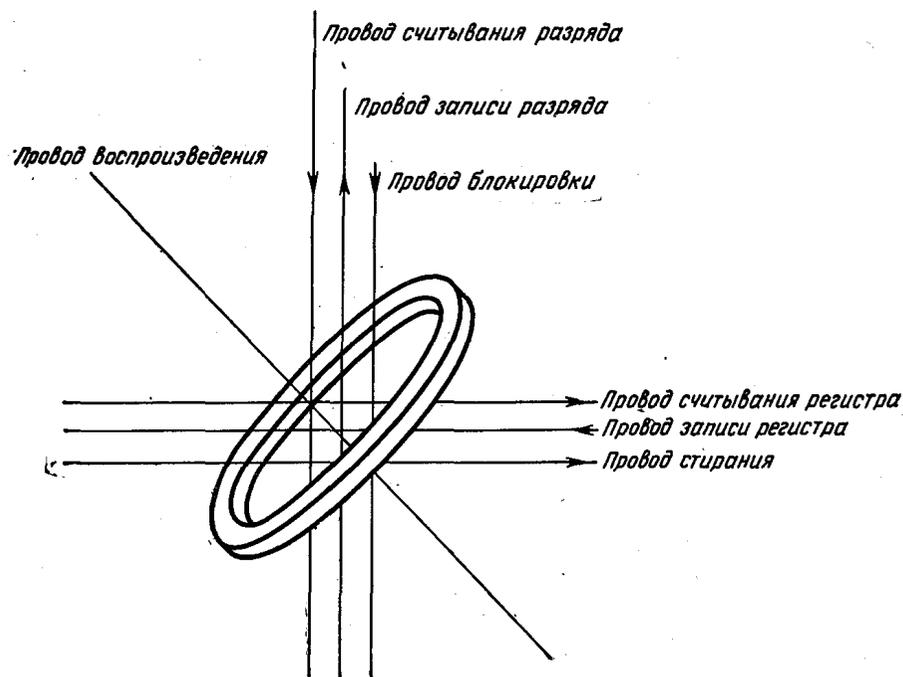


Рис. 24. Схематическое изображение прошивки ферритового сердечника.

Информация 0, записанная на ферритовом сердечнике, считывается результирующим магнитным полем H_m без перемагничивания сердечника, так как изменение магнитной индукции происходит от $+Br$ до $+Br$, и на проводе воспроизведения наводится э.д.с., соответствующая амплитуде считанной информации 0. После окончания импульса считывания магнитная индукция сердечника изменяется от $+Br$ до $+Br$, в результате чего на проводе воспроизведения наводится помеха.

Амплитуда считанной информации 0 равна амплитуде помехи, но она находится в противофазе. Импульсы тока $\frac{I_m}{2}$, не совпадающие по времени, не обеспечивают достаточной напряженности магнитного поля, которое не вызывает перемагничивания ферритового сердечника.

II.7.2. Принцип записи информации

Импульсы тока $\frac{I_m}{2}$ проводов записи разряда и регистра совпадают по времени и направлению. Результирующее магнитное поле может быть равно H_m только в том случае, когда через провод запрета записи не протекает встречный ток $\frac{I_m}{2}$. Перемагничивание сердечника для записи происходит аналогично считыванию информации единицы, с той разницей, что э.д.с., наведенная изменением индукции ферритового сердечника от $+Br$ до $-Br$, на проводе воспроизведения не используется как полезный сигнал (рис. 24). После окончания импульса записи магнитная индукция сердечника изменяется от $-Br$ до $-Br$. В результате на проводе воспроизведения наводится помеха.

Стирание записанной информации обеспечивается импульсом тока I_m , который протекает по проводу стирания только при включении соответствующих клавиш. В запоминающем устройстве каждая матрица разделена на 6 регистров по 16 разрядов и обеспечивает хранение 96 двоичных разрядов. Следовательно, четыре матрицы создают 6 регистров тетрад ферритовых сердечников по 16 разрядов.

Тетрады ферритовых сердечников разрядов с 1 по 15 используются для хранения цифровой информации в двоично-десятичной системе счисления. Тетрада 16-го разряда используется для хранения знака числа. Знак «плюс» изображается кодом нуля 0000; знак «минус» — кодом единицы 0001.

Регистры запоминающего устройства по выполняемым функциям делятся на оперативные МД, MR, АС0 и накапливающие АС1, АС2 и АС3.

Двоично-десятичный код любой десятичной цифры последовательно формируется на выходе шифратора по мере набора десятичного числа на клавиатуре устройства ввода. Арифметическое устройство обеспечивает запись введенной цифровой информации в тетрады соответствующих разрядов регистра MR.

Код знака «минус» соответствует записи единицы 0001.

Запись цифровой информации и знака числа в другие регистры обеспечивается арифметическим устройством путем перезаписи из регистра MR при включении соответствующих функциональных клавиш.

Запоминающее устройство расположено на плате арифметического устройства и связано с ним внутренним монтажом.

II.7.3. Условные обозначения монтажных соединений запоминающего устройства

Первая и вторая цифры указывают на принадлежность соответствующего соединения к нижней или верхней монтажной плате запоминающего устройства (01 — нижняя плата, 02 — верхняя плата).

Третья и четвертая цифры указывают, на какой стороне монтажной платы находится соответствующее соединение (рис. 25).

Начиная от срезанного угла, стороны обозначаются против движения часовой стрелки цифрами 01, 02, 03 и 04, если смотреть по направлению проводов соответствующей платы. Пятая и шестая цифры указывают номер монтажного соединения. Соединения каждой стороны имеют номера от 01 до 23 или от 01 до 21.

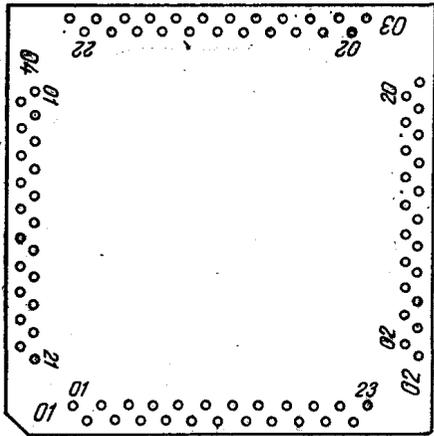


Рис. 25. Общий вид монтажной платы запоминающего устройства.

11.8. БЛОК ИНДИКАЦИИ

Блок индикации состоит из 15 цифровых ламп, которые обеспечивают визуальную выдачу вводимой цифровой информации, результатов арифметических операций и вычислений.

Каждая цифровая лампа представляет собой ионный прибор, имеющий один анод и десять цифровых катодов от 0 до 9. Разъем V6 связывает схему блока индикации с арифметическим

устройством в общую электрическую схему. Сигналы рабочего напряжения $+U_A$ последовательно формируются на выходах S1 ÷ S15 усилителей анодов. С выходов усилителей анодов сигналы $+U_A$ последовательно подключаются через контакты разъема 12—26 V6 к анодам цифровых ламп R01 ÷ R015 (рис. 26).

Сигналы рабочего напряжения $-U_A$ вырабатываются на выходах 0—9 усилителей цифровых катодов. С выходов усилителей сигналы $-U_A$ одновременно подключаются через контакты разъема 1 ÷ 10 V6 к соответствующим цифровым катодам ламп индикации R01 ÷ R015. Свечение цифры катода индикаторной лампы, соответствующей разряду запоминающего устройства, происходит в том случае, когда одновременно на анод и катод через контакты разъема V6 поступает напряжение зажигания, равное разности потенциалов $+U_A$ и $-U_A$. Синхронизация поступающих сигналов $+U_A$ и $-U_A$ создается работой схемы арифметического устройства.

Индикация цифровой информации запоминающего устройства происходит только с ферритовых сердечников регистра MR. Индикация цифровой информации остальных регистров происходит в результате перезаписи в регистр MR после включения соответствующих функциональных клавиш.

Размещенные в блоке 11 миниатюрных ламп накаливания обеспечивают индикацию положения запятой и знака «минус».

Расположенная в правой части блока неоновая лампа служит для индикации напряжения сети.

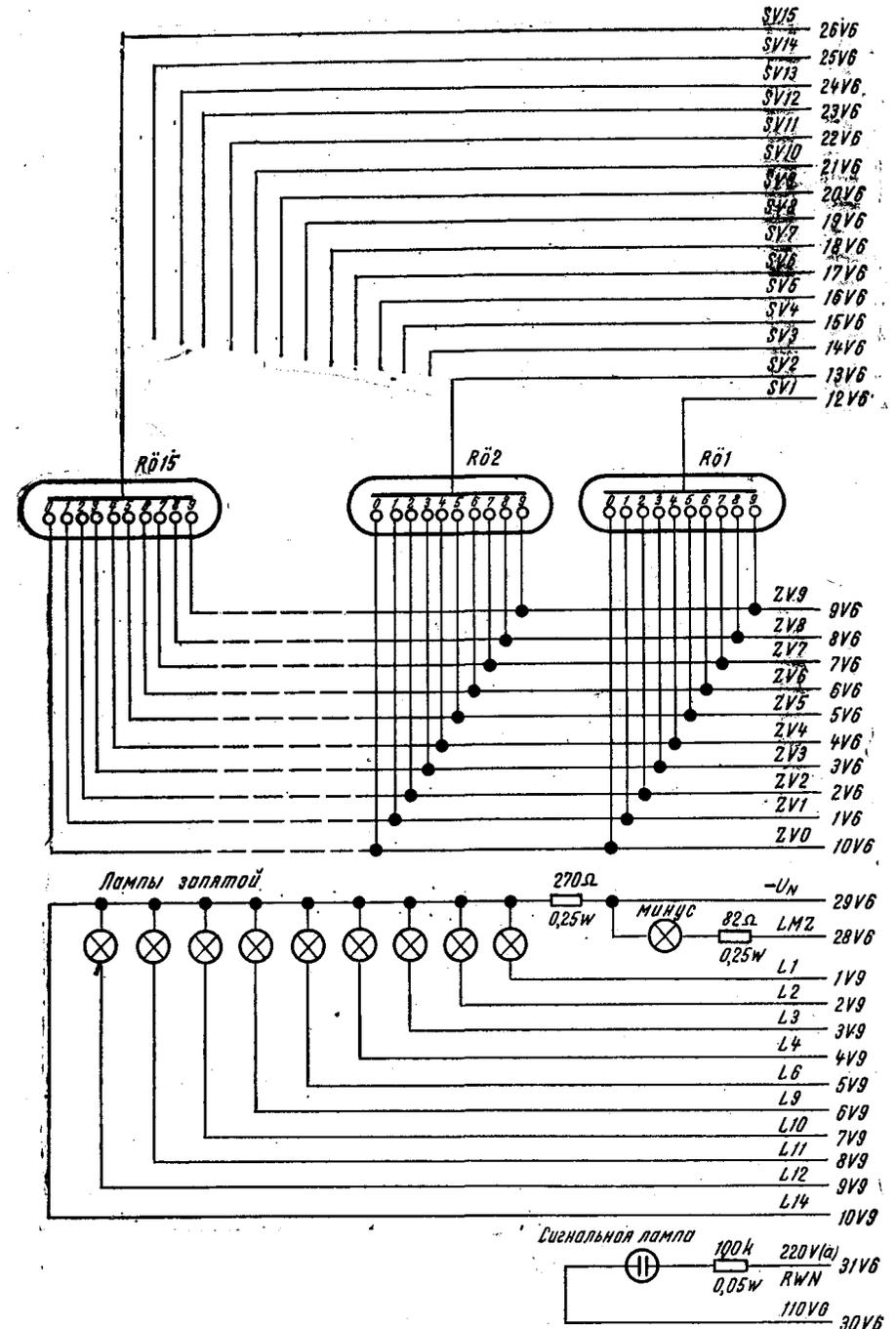


Рис. 26. Принципиальная электрическая схема блока индикации.

Разъем V6

Адреса переключения пожевых контактов разъема блока индикации		Наименование сигналов	Адреса подключения пружинных контактов разъема арифметического устройства	
Катод	1	ZV1	1	38/12
»	2	ZV2	2	32/12
»	3	ZV3	3	8/12
»	4	ZV4	4	20/12
»	5	ZV5	5	24/12
»	6	ZV6	6	17/12
»	7	ZV7	7	7/12
»	8	ZV8	8	15/12
»	9	ZV9	9	9/12
»	0	ZV0	10	36/12
			11	
Анод лампы	1	SV 1	12	4/11
»	2	SV 2	13	5/11
»	3	SV 3	14	6/11
»	4	SV 4	15	7/11
»	5	SV 5	16	8/11
»	6	SV 6	17	9/11
»	7	SV 7	18	10/11
»	8	SV 8	19	12/11
»	9	SV 9	20	13/11
»	10	SV10	21	15/11
»	11	SV11	22	16/11
»	12	SV12	23	55/11
»	13	SV13	24	56/11
»	14	SV14	25	57/11
»	15	SV15	26	58/11
			27	
R82 ом 0,25 Вт		LMZ	28	12/8
R270 ом 0,25 Вт		—U _N	29	62/3
Лампа индикации напряжения сети	30	110VG	30	2V2
R100 ком 0,05 Вт	31	220* (a)RWN	31	3V2
	32		32	

Таблица значений сигналов функциональной схемы

SCHREIB — запись	MUL — умножение
LES — считывание	DIV — деление
EING — ввод	ÜBER — перенос
LÖ — стирание	VOR — подготовка
ADD — сложение	RÜ — обратно
SUB — вычитание	VER — сдвиг

ГЛАВА III

РАБОТА ФУНКЦИОНАЛЬНОЙ СХЕМЫ
ВЫЧИСЛИТЕЛЬНОЙ МАШИНЫ

В изложении работы функциональной схемы машины допускаются некоторые сокращения в описании последовательности работы элементов схемы.

Примером сокращения могут служить следующие выражения:
1) «С выхода А схемы К... положительный перепад напряжения опрокидывает триггер в рабочее состояние». Описание работы элементов схемы без сокращения: «Изменение сигнала с L на 0 на выходе А схемы приводит к разряду конденсатора дифференцирующей цепи. На выходе А дифференцирующей цепи формируется импульс положительной полярности, который поступает на вход В1 и опрокидывает триггер в рабочее состояние».

2) «Тактовый импульс S через схему К... опрокидывает триггер F в исходное состояние».

В этом случае последовательность работы схемы происходит в следующем порядке: «Тактовый импульс S поступает на вход схемы К... на выходе схемы формируется импульс отрицательной полярности, который поступает на вход дифференцирующей цепи и в последовательности описания пункта 1 обеспечивает опрокидывание триггера». Аналогичные сокращения в тексте допущены с целью компактности изложения работы функциональной схемы машины.

III.1. ВКЛЮЧЕНИЕ В РАБОЧИЙ РЕЖИМ СХЕМЫ МАШИНЫ
И ПРИНЦИП УПРАВЛЕНИЯ ЦИКЛАМИ СЧИТЫВАНИЯ-ЗАПИСИ

В процессе подготовки машины к выполнению арифметических операций поворотом диска выключателя EIN—AUS (включено-выключено) в рабочее положение обеспечивается замыкание контактов (рис. 19) разъема IV3, 3V3 и подключение к сети питающего напряжения первичных обмоток трансформатора P1, P2, P3, P4 (рис. 18).

Ток, протекающий в первичных обмотках, наводит э.д.с. на вторичных обмотках трансформатора S1, S2, S3, S4, S5, S6 и обеспечивает выработку на выходах блока питания напряжений необходимых номиналов.

Последовательное включение клавиши $L\bar{0}$ производит замыкание и переключение соответствующих контактов (рис. 19), которые выполняют следующие функции:

1. Переключившийся контакт $L\bar{0}1$ через схему сопряжения $\bar{u}846$ подключает $0_{всп}$ к схеме (рис. 27) и обеспечивает стирание оперативных регистров запоминающего устройства импульсом тока заряда I_m конденсатора 20 мкф через резистор 15 ом .

2. Замкнувшийся контакт $L\bar{0}2$ подключает $0_{в}$ и создает электрическую цепь возбуждения реле REL1 (рис. 18):

а) контакт реле REL1a подключает напряжение U_{A_0} к выходу 8V2 блока питания;

б) контакт реле REL1b создает рабочую цепь питания реле REL1.

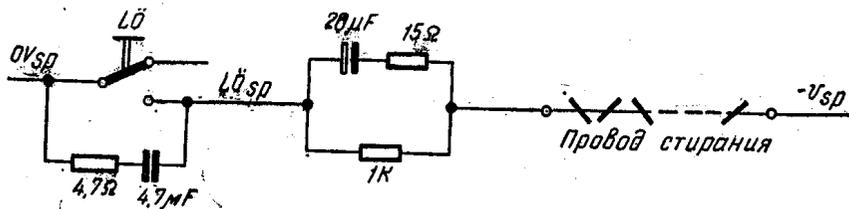


Рис. 27. Принципиальная электрическая схема стирания оперативных регистров.

3. Замкнувшийся контакт $L\bar{0}3$ подключает $0_{всп}$ к коллекторным входам и опрокидывает соответствующие триггеры арифметического устройства в исходное состояние.

После включения блока питания напряжение $-U_N$ обеспечивает запуск мультивибратора M , импульсы которого поступают на вход инвертора $N37$. На выходе инвертора в противофазе формируются тактовые импульсы S с частотой 25 кГц . Импульсы S имеют отрицательную полярность и форму, близкую к прямоугольной.

Принципиально считывание-запись информации в регистрах запоминающего устройства в зависимости от выполняемых функций происходит последовательно, начиная с тетрады определенного разряда. Управление работой разрядов обеспечивает триггерный счетчик Z через соответствующие логические схемы «И».

Управление работой регистров выполняют логические схемы «И» и «ИЛИ».

III.1.1. Включение и прямой подсчет счетчика Z

Включение счетчика Z происходит в результате опрокидывания в рабочее состояние одного или нескольких триггеров в зависимости от требований управления работой разрядами запоминающего устройства.

В исходном состоянии счетчика Z , состоящего из триггеров $Z1, Z2, Z4, Z8, Z16$, с выходов $Z1, Z2, Z4, Z8$ инверторов $N79, N81, N83, N84$ и с выхода $Z16$ триггера на входы схемы $D13$ поступают сигналы 0 . С выхода схемы $D13$ сигнал 0 поступает на вход инвертора $N36$.

Фаза поступившего сигнала инвертируется с выхода \bar{Z} инвертора $N36$, сигнал L поступает на входы соответствующих функциональных схем, в том числе и на вход \bar{Z} схемы $K66$. Допустим, триггер $S1$ находится в исходном состоянии, с выхода $\bar{S1}$ сигнал L поступает на вход инвертора $N30$. Фаза поступившего сигнала инвертируется, с выхода $S1$ инвертора сигнал 0 поступает на управляющий вход $E2$ дифференцирующей цепи своего триггера. Тактовый импульс S отрицательным перепадом напряжения открывает, а положительным закрывает схему $K66$. На выходе схемы формируется импульс одинаковой полярности и близкий по своим параметрам тактовому импульсу S , который поступает на вход $E1$ дифференцирующей цепи триггера $S1$. На выходе A дифференцирующей цепи формируется остроконечный импульс положительной полярности, который поступает на вход $B1$ и опрокидывает триггер $S1$ в рабочее состояние. В результате с выхода $\bar{S1}$ триггера сигнал 0 поступает на вход инвертора $N30$. Фаза поступившего сигнала инвертируется, с выхода $S1$ инвертора сигнал L поступает на вход и открывает схему $K186$ (на остальные входы схемы $K186$ в это время поступают сигналы L). С выхода X инвертора $N18$ сигнал 0 поступает на управляющий вход дифференцирующей цепи триггера $\bar{Z1}$. Одновременно с входа $S1$ инвертора $N30$ сигнал L поступает на вход и подготавливает для работы схему $K79$. Очередной тактовый импульс S отрицательным перепадом напряжения открывает, а положительным закрывает схему $K79$. На выходе схемы формируется импульс одинаковой полярности и близкий по параметрам тактовому импульсу S , который поступает на вход $E1$ дифференцирующей цепи триггера $S1$. На выходе A дифференцирующей цепи формируется остроконечный импульс положительной полярности, который поступает на вход $B2$ и опрокидывает триггер $S1$ в исходное состояние.

Дальнейшее описание последовательности прохождения управляющих сигналов через логические схемы и дифференцирующие цепи будет производиться в более сокращенном изложении.

После опрокидывания триггера $S1$ в исходное состояние с выхода $S1$ инвертора $N30$ сигнал 0 поступает на вход и закрывает схему $K186$.

На выходе схемы $K186$ формируется положительный перепад напряжения, который через дифференцирующую цепь опрокидывает триггер $Z1$ в рабочее состояние и включает счетчик Z . Опрокидывание триггера $Z1$ в рабочее состояние соответствует записи единицы (00001) в счетчик Z , который работает в двоичной системе счисления.

С выхода $Z1$ инвертора $N79$ сигнал L через схему $D13$ поступает на вход инвертора $N36$. Фаза поступившего сигнала инвертируется, на выходе \bar{Z} инвертора получаем сигнал 0 , который через схему $D25$ поступает на вход инвертора $N69$. (На другие входы схемы $D25$ в это время поступают сигналы 0 .) Фаза поступившего сигнала инвертируется, с выхода M инвертора сигнал L поступает на входы схем $K162, K74$.

Очередной тактовый импульс S через схему $K162$ и дифференцирующую цепь при $S1 = 0$ опрокидывает в рабочее состояние одновибратор, который через 4 мсек возвращается в исходное состояние. На

выходах t и \bar{t} инверторов N1, N2 одновибратора формируются кратковременные импульсы прямоугольной формы и противоположной полярности.

Импульс \bar{t} через дифференцирующую цепь опрокидывает триггер S1 в рабочее состояние. С выхода S1 инвертора N30 сигнал L поступает на вход и открывает схему K74. Одновременно с выхода S1 инвертора сигнал L поступает на управляющий вход дифференцирующей цепи и предотвращает запуск одновибратора очередным тактовым импульсом S через схему K162.

Очередной тактовый импульс S через схему K79 опрокидывает триггер S1 в исходное состояние. С выхода S1 инвертора N30 сигнал 0 поступает на вход и закрывает схему K74. Положительный перепад напряжения с выхода схемы через дифференцирующую цепь опрокидывает триггер LES-SCHREIB (считывания-записи) в рабочее состояние. После опрокидывания триггера на выходе LES инвертора N25 вырабатывается сигнал 0, на выходе SCHREIB инвертора N26 — сигнал L. Очередной тактовый импульс S через схему K162 поступает на вход дифференцирующей цепи и опрокидывает одновибратор t в рабочее состояние. На выходах инверторов N1, N2 одновибратора формируются импульсы t и \bar{t} при рабочем состоянии триггера считывания-записи.

Положительный перепад напряжения импульса \bar{t} через дифференцирующую цепь опрокидывает триггер S1 в рабочее состояние.

Очередной тактовый импульс S через схему K79 и дифференцирующую цепь опрокидывает триггер S1 в исходное состояние. Положительный перепад напряжения с выхода S1 инвертора N30 через схему K74 и дифференцирующую цепь опрокидывает триггер считывания-записи в исходное состояние. На выходе SCHREIB инвертора N26 формируется положительный перепад напряжения, который через дифференцирующую цепь опрокидывает триггер UV в рабочее состояние. После опрокидывания триггера на выходе U инвертора N27 вырабатывается сигнал 0, на выходе V инвертора N28 — сигнал L.

Очередной тактовый импульс S через схему K162 опрокидывает одновибратор t в рабочее состояние. На выходах инверторов N1, N2 формируются импульсы t и \bar{t} при рабочем состоянии триггера UV и при исходном состоянии триггера считывания-записи.

Положительный перепад напряжения импульса \bar{t} через дифференцирующую цепь опрокидывает в рабочее состояние триггер S1. Очередной тактовый импульс S через схему K79 и дифференцирующую цепь опрокидывает триггер S1 в исходное состояние. Положительный перепад напряжения с выхода S1 инвертора N30 через схему K74 и дифференцирующую цепь опрокидывает триггер считывания-записи в рабочее состояние.

Очередной тактовый импульс S обеспечивает опрокидывание одновибратора и формирование импульсов t и \bar{t} на выходах инверторов N1, N2 при рабочем состоянии триггеров UV и считывания-записи. Положительный перепад напряжения импульса \bar{t} через дифференцирующую

цепь опрокидывает в рабочее состояние триггер S1. С выхода S1 инвертора N30 сигнал L поступает на вход и открывает схему K84. Очередной тактовый импульс S через схему K79 и дифференцирующую цепь опрокидывает триггер S1 в исходное состояние.

С выхода S1 инвертора N30 сигнал 0 поступает на вход и закрывает схему K74. Положительный перепад напряжения с выхода схемы через дифференцирующую цепь опрокидывает триггер считывания-записи в исходное состояние. На выходе SCHREIB инвертора N26 формируется положительный перепад напряжения, который через дифференцирующую цепь опрокидывает триггер UV в исходное состояние. С выхода S1 инвертора N30 сигнал 0 поступает на вход и закрывает схему K84. На выходе инвертора N33 формируется импульс VLS первого разряда одинаковой полярности, равный по длительности импульсу S1.

Схема K196 находится в закрытом состоянии сигналами 0 входов $\bar{Z1}$ и Z16. С выхода $\bar{S16}$ инвертора сигнал L поступает на вход и подготавливает для работы схему K187. Импульс VLS первого разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в исходное состояние. С выхода Z1 инвертора N79 положительный перепад напряжения через схему K188 и дифференцирующую цепь опрокидывает триггер Z2 в рабочее состояние. Опрокидывание триггера Z2 в рабочее состояние соответствует записи цифры 2 (00010) в счетчик Z.

Во время рабочего состояния триггера Z2 происходит повторение цикла формирования импульсов t , \bar{t} , S1 и последовательное переключение триггеров считывания-записи и UV. Импульс VLS 2-го разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние и увеличивает информацию счетчика Z на единицу.

Изменение записи в счетчике Z от 00001 до 10000 обеспечивает управление разрядами запоминающего устройства в прямой последовательности. После управления 15-м разрядом положение триггеров соответствует записи числа 15 (01111) в счетчике Z. Импульс VLS 15-го разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в исходное состояние. С выхода Z1 инвертора N79 положительный перепад напряжения через схему K188 и дифференцирующую цепь опрокидывает триггер Z2 в исходное состояние. С выхода Z2 инвертора N81 положительный перепад напряжения через схему K190 и дифференцирующую цепь опрокидывает триггер Z4 в исходное состояние. С выхода Z4 инвертора N83 положительный перепад напряжения через схему K193 и дифференцирующую цепь опрокидывает триггер Z8 в исходное состояние. С выхода Z8 инвертора N84 положительный перепад напряжения через дифференцирующую цепь опрокидывает триггер Z16 в рабочее состояние.

Информация счетчика Z увеличивается на единицу и соответствует записи числа 16 (10000) в двоичной системе счисления. Положение счетчика Z обеспечивает управление 16-м разрядом запоминающего устройства. После опрокидывания триггера Z16 в рабочее состояние

с выхода Z16 триггера сигнала L поступает на вход и открывает схему K196. С выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K212. С выхода S16 инвертора N88 сигнал 0 поступает на вход и блокирует работу схемы K187. Одновременно сигнал 0 с выхода S16 инвертора поступает на управляющий вход и подготавливает для работы дифференцирующую цепь триггера Z16. Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

III.1.2. Обратный подсчет счетчика Z

Во время прямого подсчета счетчика Z триггер F1 находится в исходном состоянии. Опрокидывание триггера F1 в рабочее состояние через одну из схем K140, K144, K147, K183, K186 обеспечивает в определенном режиме работы функциональной схемы кратковременно открытое состояние схемы K75 или K76.

С выходом открытой схемы K75 или K76 сигнал L поступает на вход схемы D10 запоминающего контура.

После опрокидывания триггера F1 в рабочее состояние с выхода F1 инвертора N63 сигнал L поступает на вход и подготавливает для работы схему K77 запоминающего контура.

Запоминающий контур из схем D10, K77 и инверторов N23, N24 служит для сохранения кратковременно поступивших сигналов L с выходов схем K75 или K76 на входы схемы D10.

В исходном состоянии запоминающего контура на выходе R \bar{u} инвертора N23 вырабатывается сигнал L, на выходе R \bar{u} инвертора N24 — сигнал 0.

Кратковременно поступивший на вход схемы D10 сигнал L с выхода схемы K75 или K76 переключает запоминающийся контур в рабочее состояние.

На выходе R \bar{u} инвертора N23 вырабатывается сигнал 0, на выходе R \bar{u} инвертора N24 — сигнал L, который поступает на вход и открывает схему K77. С выхода открытой схемы K77 сигнал L поступает на вход схемы D10 и обеспечивает рабочее состояние запоминающего контура до тех пор, пока триггер F1 находится в рабочем состоянии, т. е. пока на вход F1 схемы K77 поступает сигнал L.

С выхода R \bar{u} инвертора N23 сигнал 0 поступает на входы и блокирует работу схем K188, K190, K193, K212. С выхода R \bar{u} инвертора N24 сигнал L поступает на вход и подготавливает для работы схему K195.

Импульс S1 через схему K195 и дифференцирующую цепь опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z.

Рабочее состояние триггера Z16 соответствует записи числа 16 (10000) в счетчике Z и управлению 16-м разрядом запоминающего устройства.

С выхода триггера Z16 сигнал L поступает на вход и открывает схему K196. С выхода S16 инвертора N87 сигнал L поступает на вход

схемы K212. Во время исходного состояния триггеров Z1, Z2, Z4, Z8 схема K212 закрыта сигналом 0 входа R \bar{u} . На выходе S16 инвертора N88 вырабатывается сигнал L. Обычно при обратном подсчете счетчика Z в рабочем состоянии находится триггер VER (сдвиг).

С выхода VER инвертора N67 сигнал 0 поступает на коллекторный вход, опрокидывает и блокирует триггер UV в рабочем состоянии.

Одновременно с выхода VER инвертора N68 сигнал L поступает на управляющий вход дифференцирующей цепи и блокирует работу схемы K150.

Во время рабочего состояния триггера Z16 происходит в обычной последовательности формирование импульсов t, \bar{t} , S1 и переключение триггера LES-SCHREIB.

Рабочее состояние триггера UV обеспечивает формирование импульсов VLS через схему K84 и инверторы N32, N33 от каждого второго импульса S1.

Импульс VLS 16-го разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние.

Положительный перепад напряжения с выхода Z1 инвертора N78 через схему K189 и дифференцирующую цепь опрокидывает триггер Z2 в рабочее состояние. Положительный перепад напряжения с выхода Z2 инвертора N80 через схему K191 и дифференцирующую цепь опрокидывает триггер Z4 в рабочее состояние. Положительный перепад напряжения с выхода Z4 инвертора N82 через схему K192 и дифференцирующую цепь опрокидывает триггер Z8 в рабочее состояние.

В рабочем состоянии одного из триггеров Z1, Z2, Z4, Z8 на выходах Z1, Z2, Z4, Z8 соответствующих инверторов вырабатывается сигнал 0, который поступает на один из входов и закрывает схему K196. В результате закрытого состояния схемы K196 на выходе S16 инвертора N87 вырабатывается сигнал 0.

Рабочее состояние триггеров Z1, Z2, Z4, Z8, Z16 соответствует записи числа 31 (11111) в счетчике Z и управлению 15-м разрядом запоминающего устройства. Переключение триггера LES-SCHREIB и формирование импульсов t, \bar{t} , S1, VLS для 15-го разряда происходит в обычной последовательности.

Импульс VLS 15-го разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в исходное состояние и уменьшает информацию счетчика Z на единицу. Схема K188 закрыта сигналом 0 входа R \bar{u} . Следовательно, положительный перепад напряжения с выхода Z1 инвертора N79 не изменяет состояния схемы K188 и триггера Z2. Рабочее состояние триггеров Z2, Z4, Z8, Z16 соответствует записи числа 30 (11110) в счетчике Z и управлению 14-м разрядом запоминающего устройства. Импульс VLS 14-го разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние. Положительный перепад напряжения с выхода Z1 инвертора N78 через схему K189 и дифференцирующую цепь опрокидывает триггер Z2 в исходное состояние и уменьшает информацию счетчика на единицу. Рабочее со-

стояние триггеров Z1, Z4, Z8, Z16 соответствует записи числа 29 (11101) в счетчике Z и управлению 13-м разрядом запоминающего устройства.

Последовательное изменение положений счетчика Z от 11111 до 10001 обеспечивает управление разрядами запоминающего устройства в обратной последовательности.

В одном из разрядов во время обратного подсчета счетчика Z на выходе X инвертора N18 вырабатывается сигнал L, который поступает на вход и подготавливает для работы схему K158. Импульс VLS через схему K158 и дифференцирующую цепь при $S16 = 0$ опрокидывает триггер VER в исходное состояние. С выхода VER инвертора N68 сигнал 0 поступает на управляющий вход и подготавливает для работы дифференцирующую цепь схемы K150. После управления 1-м разрядом положение триггеров соответствует записи числа 17 (10001) в счетчике Z. Импульс VLS 1-го разряда через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в исходное состояние. Положение триггеров соответствует записи числа 16 (10000) в счетчике Z и управлению 16-м разрядом запоминающего устройства. После опрокидывания триггера Z1 в исходное состояние с выхода $\bar{Z1}$ инвертора N78 сигнал L поступает на вход и открывает схему K196. С выхода S16 инвертора N87 сигнал L поступает на входы и подготавливает для работы схему K150. Импульс VLS 16-го разряда через схему K187 и дифференцирующую цепь обеспечивает последовательное опрокидывание триггеров Z1, Z2, Z4, Z8 в рабочее состояние.

Рабочее состояние триггеров Z1, Z2, Z4, Z8, Z16 соответствует записи числа 31 (11111) в счетчике Z и управлению 15-м разрядом запоминающего устройства.

Триггеры счетчика Z в процессе последовательного опрокидывания с выходов $\bar{Z1}$, $\bar{Z2}$, $\bar{Z4}$, $\bar{Z8}$ посылают сигналы 0 на входы и закрывают схему K196. На выходе S16 инвертора N87 формируется положительный перепад напряжения, который через схему K150 и дифференцирующую цепь при $VER = 0$ опрокидывает триггер F1 в исходное состояние. С выхода F1 инвертора N63 сигнал 0 поступает на вход и закрывает схему K77 запоминающего контура. С выхода схемы K77 сигнал 0 поступает на вход схемы D10 и переключает запоминающий контур в исходное состояние. После переключения на выходе $\bar{Rü}$ инвертора N23 начинает вырабатываться сигнал L, на выходе $Rü$ инвертора N24 — сигнал 0.

С выхода $\bar{Rü}$ инвертора N23 сигнал L поступает на входы и подготавливает для работы схемы K188, K190, K193, K212.

С выхода $Rü$ инвертора N24 сигнал 0 поступает на входы и блокирует работу схем K189, K191, K192.

Импульс VLS 15-го разряда через схему K187 и дифференцирующую цепь обеспечивает последовательное опрокидывание триггеров Z1, Z2, Z4, Z8 в исходное состояние. Триггер Z16 остается в рабочем состоянии. Импульс VLS 16-го разряда через дифференцирующую цепь при $\bar{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

III.1.3. Управление работой регистров и разрядов запоминающего устройства

Каждый регистр запоминающего устройства разделен на две строки по 8 разрядов (рис. 28, 29).

В верхней строке регистра размещаются разряды 8, 9, 10, 11, 12, 13, 14 и 15, в нижней строке — разряды 16, 1, 2, 3, 4, 5, 6 и 7.

Управление разрядами регистра производится схемами K12 ÷ K23, работой которых управляет счетчик Z.

Управление регистрами производится схемами K6—K11, работой которых управляет схема арифметического устройства. До начала ввода и выполнения операций функциональная схема арифметического устройства обеспечивает управление регистром MR.

Работу электрической схемы управления разрядами рассмотрим на принципе считывания-записи тетрад ферритовых сердечников 4, 8 и 12-го разрядов регистра MR (рис. 28, 29).

С выхода MRS инверторов N29, N38 сигнал L поступает на вход и подготавливает для работы схему K6. Во время работы счетчика Z триггер Z4 опрокидывается в рабочее состояние. С выходов $\bar{Z1}$, $\bar{Z2}$ инверторов N78, N80 сигналы L поступают на входы и подготавливают для работы схему K23. С выхода Z4 инвертора N83 сигнал L поступает на входы и подготавливает для работы схемы K18, K19. С выхода $\bar{Z8}$ инвертора N85 сигнал L поступает на входы и подготавливает для работы схемы K12, K13. Триггер LES-SCHREIB находится в исходном состоянии. С выхода LES инвертора N25 сигнал L поступает на входы и подготавливает для работы схемы K12, K18. Импульс t 4-го разряда через схемы K23, K18, K6, K12 производит запуск соответствующих четырех возбуждающих каскадов ферритовых сердечников. Импульс тока $\frac{I_m}{2}$ возбуждающих каскадов (рис. 28) 4-го и 12-го разрядов протекает по цепи: $0e_{sp}$ возбуждающий каскад Y910, провод S4L, провод считывания разрядов, диод, возбуждающий каскад Y911, R 40 ом, $-U_{sp}$.

Импульс тока $\frac{I_m}{2}$ возбуждающих каскадов (рис. 29) нижней строки регистра MR протекает по цепи: $0e_{sp}$, возбуждающий каскад Y910, провод $\bar{Z8}L$, провод считывания строки регистра, диод, возбуждающий каскад Y911, R 40 ом, $-U_{sp}$. Одинаковое направление полуточков считывания $\frac{I_m}{2}$, протекающих через ферритовые сердечники только 4-го разряда, создает суммарный ток I_m , который обеспечивает перемагничивание соответствующих ферритовых сердечников и считывание записанной информации. Считывание информации 12-го разряда происходит аналогично считыванию в 4-м разряде. При этом вместо схемы K12 производит запуск соответствующего каскада Y910 схема K14. Считывание информации 8-го разряда происходит аналогично считыванию 12-го разряда. При этом вместо схемы K18 запуск соответствующего каскада Y910 происходит через схему K16.

В процессе считывания информации перемагничиваются только ферритовые сердечники тетрады, в которых записана информация единицы. Сердечники тетрады с записью информации ноль не перемагничиваются.

В результате перемагничивания сердечников на проводах воспроизведения наводится э.д.с., которая поступает на входы и обеспечивает запуск соответствующих усилителей воспроизведения (рис. 7). На

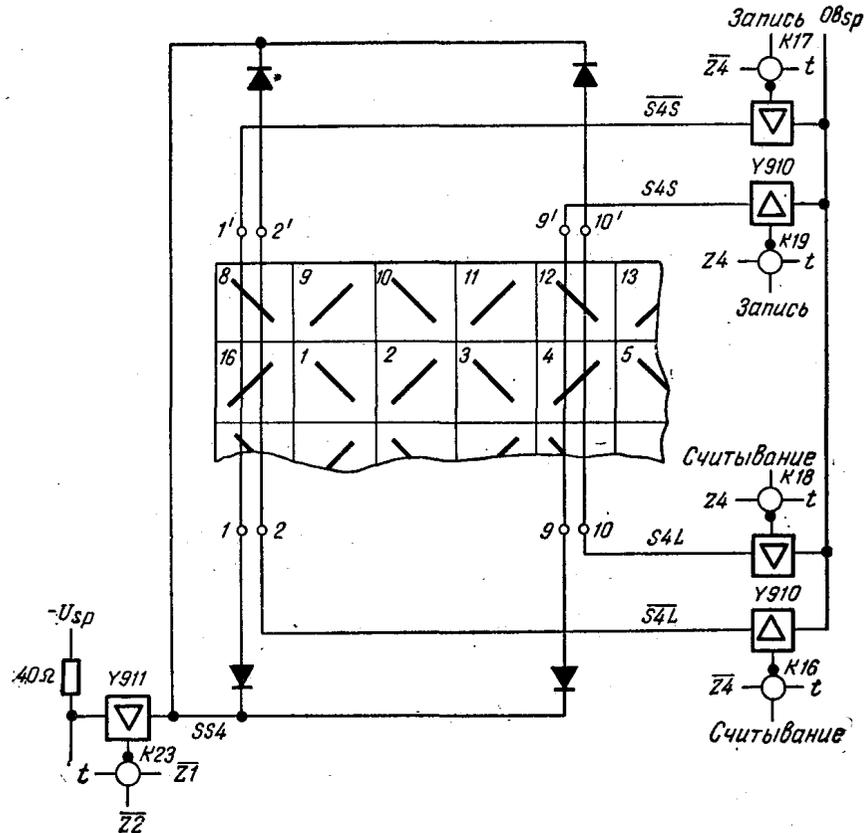


Рис. 28. Принципиальная схема прохождения полутоков считывания-записи разряда.

выходах HV1—HV8 усилителей воспроизведения формируются импульсы положительной полярности. С выходов усилителей импульсы поступают на входы дифференцирующих цепей и обеспечивают опрокидывание соответствующих триггеров тетрады А в рабочее состояние.

Запись информации в 4-й разряд происходит аналогично считыванию токами $\frac{I_m}{2}$ обратного направления.

Триггер LES-SCHREIB находится в рабочем состоянии. С выхода SCHREIB инвертора N26 сигнал L поступает на входы и подготавливает для работы схемы K13, K19.

Импульс t 4-го разряда через схемы K6, K23, K19, K13 производит запуск соответствующих четырех возбуждающих каскадов ферритовых сердечников. Импульс тока $\frac{I_m}{2}$ возбуждающих каскадов (рис. 28) четвертого и двенадцатого разрядов протекает по цепи: $0всп$, возбуждающий каскад Y910, провод S4S, провод записи разрядов, диод, возбуждающий каскад Y911, R 40 Ом, $-U_{sp}$. Импульс тока $\frac{I_m}{2}$ возбуж-

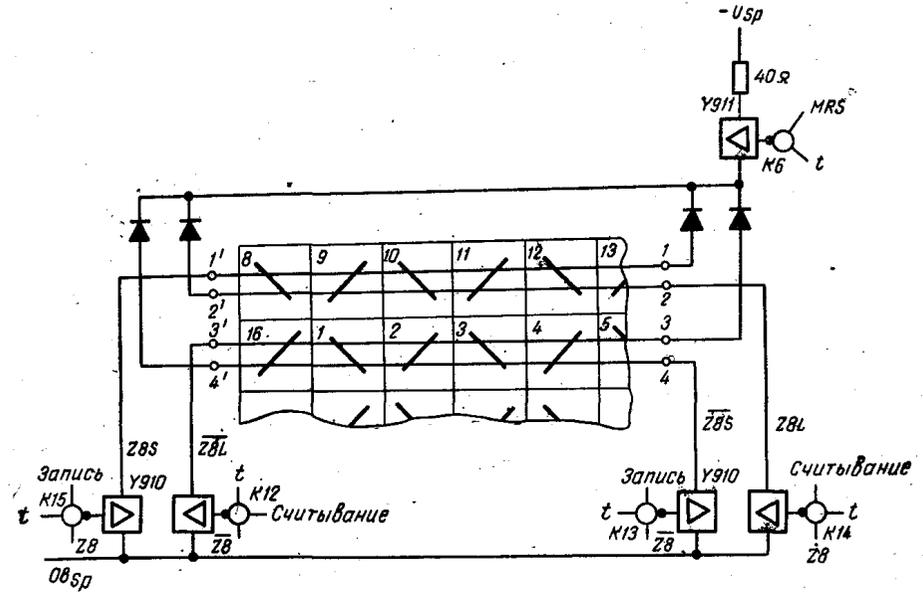


Рис. 29. Принципиальная схема прохождения полутоков считывания-записи регистра.

дающих каскадов (рис. 29) регистра MR и нижней строки протекает по цепи: $0всп$, возбуждающий каскад Y910, провод Z8S, провод записи строки регистра, диод, возбуждающий каскад Y910, R 40 Ом, $-U_{sp}$.

Одинаковое направление полутоков записи $\frac{I_m}{2}$, протекающих через ферритовые сердечники только 4-го разряда, создает суммарный ток I_m , который обеспечивает перемагничивание ферритовых сердечников и запись соответствующей информации при отсутствии встречного тока запрета записи. Встречный ток запрета записи разрядов тетрады $\frac{I_m}{2}$ протекает через ферритовые сердечники и создает результирующий ток $\frac{I_m}{2}$. Результирующий ток перемагничивания ферритовых сердечников не производит.

Запись информации в 12-й разряд происходит аналогично записи в 4-м разряде. При этом вместо схемы K13 запуск соответствующего каскада Y910 происходит через схему K15.

Запись информации в 8-й разряд происходит аналогично записи в 12-й разряд. При этом вместо схемы К19 запуск соответствующего каскада $\gamma 910$ происходит через схему К17. В процессе записи информации перемагничиваются только ферритовые сердечники тетрады, в которых записана информация нуль. Сердечники тетрады с записью информации единица не перемагничиваются.

Управление работой каскадов запрета записи происходит через схемы К24, К1, К2, К25 (рис. 30, см. вкладку).

Импульсы тока запрета записи формируются на выходах ВЛ1, ВЛ2, ВЛ4, ВЛ8 каскадов запрета записи и соответственно поступают на первые, вторые, третьи и четвертые матрицы запоминающего устройства. Импульсы запрета записи предотвращают перемагничивание ферритовых сердечников соответствующих разрядов тетрады.

III.2. ВВОД ЦИФРОВОЙ ИНФОРМАЦИИ

Ввод цифровой информации в арифметическое устройство происходит путем последовательного включения соответствующих цифровых клавиш устройства ввода, начиная со старшего разряда числа. В соответствии с заданной степенью точности поворотом диска переключатель положения запятой установлен на цифру 3. До начала ввода информации схема машины введена в рабочий режим и полностью подготовлена для выполнения арифметических операций. Рассмотрим последовательность работы общей функциональной (логической) схемы машины на примере ввода чисел 763, 542.

В исходном состоянии схемы устройства ввода (рис. 19) сигнал 0 от источника питания через контакты разъема 5V3, последовательно соединенные контакты цифровой и функциональной клавиатуры и контакт разъема 7V3 поступает на вход \bar{K} схемы сопряжения (рис. 21, 30). С выхода $\bar{K}0$ схемы сигнал 0 через резистор 4,7 ком поступает на вход инвертора N61 (рис. 30). С выхода ST + K0 инвертора N61 сигнал L поступает на вход и обеспечивает работу схемы К186 и счетчика Z.

Ввод старшего разряда числа обеспечивается включением клавиши цифры 7, которая изменяет положение соответствующего контакта и открывает цепь сигнала 0 от входа \bar{K} схемы сопряжения. На выходе $\bar{K}0$ схемы сопряжения начинает вырабатываться сигнал L, который через резистор 4,7 ком поступает на вход инвертора N61 (рис. 30). Фаза поступившего сигнала инвертируется, с выхода ST + K0 инвертора сигнал 0 поступает на вход и закрывает схему К186. Закрытое состояние схемы приводит к выключению счетчика Z.

Замыкание контактов цифровой клавиши «7» обеспечивает подключение сигнала 0 от источника питания через контакт разъема 5V3 (рис. 19), последовательно соединенные контакты участка функциональной клавиатуры и контакт разъема 7V4 на вход 7K схемы шифратора (рис. 20).

С входа схемы шифратора сигнал 0 через диоды поступает на входы схем сопряжения L10, L13, L11, L14. С выхода Z/0 схемы сопряжения

L10 сигнал 0 через диод поступает на вход триггера ST (триггер Шмитта) и одновременно на управляющий вход дифференцирующей цепи триггера VER. (Опрокидывание триггера ST в рабочее состояние от поступившего сигнала 0 происходит с задержкой 10 мсек.)

Одновременно с выходов Z/10, Z/20, Z/40 схем сопряжения L13, L11, L14 сигналы 0 поступают на управляющие входы и подготавливают для работы дифференцирующие цепи триггеров E1, E2, E4 тетрады E.

После выключения счетчика Z сигналы 0 с выходов Z1, Z2, Z4, Z8, Z16 инверторов N79, N81, N83, N84 и триггера Z16 поступают на входы схемы D13. С выхода схемы сигнал 0 поступает на вход инвертора N36. Фаза поступившего сигнала инвертируется, с выхода \bar{Z} инвертора сигнал L поступает на вход и подготавливает для работы схему К137. Импульсы S1 через схему К137 поступают на вход инвертора N55. На выходе EING (ввод) инвертора N56 формируется серия импульсов одинаковой полярности, аналогичных по форме импульсам S1. (При последовательном соединении двух инверторов фаза поступившего сигнала на вход 1-го инвертора на выходе 2-го инвертора не изменяется.)

Импульсы серии EING поступают на входы соответствующих дифференцирующих цепей и опрокидывают в рабочее состояние триггеры VER, E1, E2, E4. Опрокидывание триггеров E1, E2, E4 в рабочее состояние соответствует записи цифры 7 (0111) в тетраду триггеров E. С выхода VER инвертора N68 сигнал L поступает на вход и открывает схему К86 (второй вход схемы $\bar{F}3 = L$).

С выхода схемы К86 сигнал L через схему D14 поступает на вход инвертора N34. С выхода HV инвертора сигнал 0 поступает на входы и блокирует работу усилителей воспроизведения V507.

В результате опрокидывания триггера VER сигнал 0 с выхода \bar{VER} инвертора N67 поступает на коллекторный вход, опрокидывает и блокирует в рабочем состоянии триггер UV. С выхода VF триггера сигнал L поступает на вход и подготавливает для работы схему К84 формирования импульсов VLS. По истечении времени задержки триггер ST опрокидывается в рабочее состояние. С выхода \bar{ST} триггера сигнал 0 поступает на вход и закрывает схему К137, которая прекращает формирование импульсов серии EING.

Одновременно сигнал 0 с выхода \bar{ST} поступает на вход инвертора N61. Фаза поступившего сигнала инвертируется, с выхода ST + K0 сигнал L поступает на вход и подготавливает для работы схему К186. Опрокидывание триггера ST в исходное состояние происходит в результате освобождения цифровой клавиши и размыкания соответствующего контакта. Импульс S1 через схему К186 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. С выхода Z1 инвертора N79 сигнал L через схему D13 поступает на вход инвертора N36. С выхода \bar{Z} инвертора сигнал 0 через схему D25 поступает на вход инвертора N69. (На остальные входы системы D25 в это время поступают сигналы 0). С выхода M инвертора сигнал L

поступает на вход и обеспечивает формирование импульсов MS схемой K162.

До включения функциональных клавиш на выходах схем Д11, Д15 вырабатываются сигналы 0, которые поступают на входы инверторов N29, N38. На выходах MRS инверторов вырабатываются сигналы L, который управляет работой регистра MR. Положение счетчика Z (00001) соответствует управлению тетрадой 1-го разряда регистра MR. Триггер LES-SCHNEIB находится в исходном состоянии. С выхода LES инвертора N25 сигнал L поступает на вход и подготавливает для работы схемы K12, K16 запуска возбуждающих каскадов считывания информации.

Тактовый импульс S через схему K162 положительным перепадом напряжения опрокидывает одновибратор t в рабочее состояние. На выходе инвертора N2 формируется импульс t длительностью 4 мксек, который через схемы K6, K12, K16, K20 обеспечивает запуск соответствующих возбуждающих каскадов и считывания информации 0000 с тетрады ферритовых сердечников 1-го разряда регистра MR.

Одновременно импульс \bar{t} с выхода инвертора N1 через дифференцирующую цепь опрокидывает триггер S1 в рабочее состояние.

С выхода S1 инвертора N30 сигнал L поступает на входы, открывает схему K79 и подготавливает для работы схему K74. Очередной тактовый импульс S через схему K79 и дифференцирующую цепь опрокидывает триггер S1 в исходное состояние. Положительный перепад напряжения импульса S1 через схему K74 и дифференцирующую цепь опрокидывает триггер LES-SCHREIB в рабочее состояние. С выхода SCHREIB инвертора N26 сигнал L поступает на вход и подготавливает для работы схемы K13, K19 запуска возбуждающих каскадов записи информации. Одновременно с выхода SCHREIB сигнал L поступает на входы и подготавливает для работы схемы K24, K1, K2, K25 запуска каскадов запрета записи.

Триггеры E1, E2, E4 тетрады E находятся в рабочем состоянии. С выходов E1, E2, E4 триггеров сигналы L-го через схемы Д1, Д2, Д3 и поступают на входы инверторов N4, N6, N8. Фаза поступивших сигналов инвертируется, с выходов C1, C2, C4 сигналы 0 поступают на входы и блокируют работу схем K24, K1, K2 запуска каскадов запрета записи 1, 2 и 3-го разрядов тетрады ферритовых сердечников.

Триггер E8 находится в исходном состоянии. С выхода E8 инвертора N21 сигнал 0 через схему Д4 поступает на вход инвертора N10. Фаза поступившего сигнала инвертируется, с выхода C8 сигнал L поступает на вход и подготавливает для работы схему K25 запуска каскада запрета записи 4-го разряда тетрады ферритовых сердечников. Очередной тактовый импульс S через схему K162 опрокидывает одновибратор t в рабочее состояние. На выходе инвертора N2 формируется импульс t, который через схемы K6, K17, K13, K20 обеспечивает запуск каскадов записи. Одновременно импульс t через схему K25 производит запуск каскада запрета записи, на выходе которого формирует-

ся импульс запрета записи 4-го разряда тетрады ферритовых сердечников.

Импульсы тока каскадов записи производят перемагничивание сердечников 1, 2, 3-го разрядов тетрады ферритовых сердечников, что соответствует записи цифры 7 (0111) в 1-й разряд регистра MR.

Одновременно с выхода инвертора N1 импульс \bar{t} через дифференцирующую цепь опрокидывает триггер S1 в рабочее состояние. С выхода S1 инвертора N30 сигнал L поступает на входы, открывает схемы K74, K84 и подготавливает для работы схему K79. Очередной тактовый импульс S через схему K79 и дифференцирующую цепь опрокидывает триггер S1 в исходное состояние. С выхода S1 инвертора сигнал 0 поступает на входы и закрывает схемы K74, K84. Положительный перепад напряжения с выхода схемы K74 через дифференцирующую цепь опрокидывает триггер LES-SCHREIB в исходное состояние. Одновременно с формированием импульса S1 через схему K84 на выходе инвертора N33 формируется импульс VLS, который через схему K187 и дифференцирующую цепь опрокидывает триггер Z1 в исходное состояние.

На выходе Z1 инвертора N79 формируется положительный перепад напряжения, который через схему K188 и дифференцирующую цепь опрокидывает триггер Z2 в рабочее состояние.

Положение счетчика Z (00010) соответствует управлению тетрадой 2-го разряда регистра MR. Режим работы функциональной схемы в процессе считывания-записи 2-го и последующих разрядов не изменяется.

Импульс VLS 15-го разряда через схему K187 обеспечивает последовательное опрокидывание триггеров Z1, Z2, Z4, Z8 в исходное состояние, Z16 — в рабочее состояние. С выхода Z16 триггера сигнал L поступает на вход и открывает схему K196. С выхода схемы сигнал L поступает на вход инвертора N86. С выхода S16 инвертора N87 сигнал L поступает на входы, одновременно подготавливает для работы схему K160 и открывает схему K212.

С выхода схемы K212 сигнал L поступает на вход инвертора N88.

С выхода $\bar{S16}$ инвертора N88 сигнал 0 поступает на вход и закрывает схему K187.

Одновременно с выхода $\bar{S16}$ сигнал 0 поступает на управляющий вход и подготавливает для работы дифференцирующую цепь триггера Z16.

Импульс VLS 16-го разряда через подготовленную дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения выхода Z16 триггера через дифференцирующую цепь (при $\overline{VER} = 0$) опрокидывает триггер F3 в рабочее состояние. С выхода $\bar{F3}$ инвертора N64 сигнал 0 поступает на вход и закрывает схему K86. Одновременно импульс VLS через схему K160 и дифференцирующую цепь (при $\overline{UBER} = 0$) опрокидывает триггер VER в исходное состояние. Положительный перепад напряжения выхода VER инвертора N68 через дифференцирующую цепь опро-

кидывает триггер UV в исходное состояние. После выключения счетчика Z импульс S1 через схему K186 и дифференцирующую цепь (при $X = 0$) опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

Работа счетчика Z обеспечивает индикацию записанной информации в регистре MR до ввода следующей цифры.

Процесс ввода второй и следующих цифр примера протекает в последовательности, аналогичной вводу первой цифры примера с некоторыми изменениями, которые заключаются в следующем:

1) Рабочее состояние триггера F3 во время считывания информации в тетраде каждого разряда обеспечивает закрытое состояние схемы K86 и, как следствие, формирование сигнала L на выходе HV инвертора N34, который поступает на входы и подготавливает для работы усилителя воспроизведения V507.

2) После включения счетчика Z импульс t при исходном состоянии триггера LES-SCHREIB обеспечивает перемагничивание сердечников и считывание цифры 7 (0111) из 1-го разряда регистра MR. На проводах воспроизведения разрядов тетрады наводится э.д.с., которая поступает на входы и возбуждает усилители 1, 2 и 3-го разрядов. На выходах усилителей формируются кратковременные импульсы, которые через дифференцирующие цепи положительным перепадом напряжения опрокидывают триггеры тетрады A1; A2, A4 в рабочее состояние.

3) Следующий импульс t в обычной последовательности обеспечивает перезапись цифры 6 (0110) из тетрады триггеров E в тетраду 1-го разряда регистра MR.

4) Импульс VLS 1-го разряда через соответствующие дифференцирующие цепи опрокидывает триггеры A1, A2, A4 в исходное состояние. Положительные перепады напряжения выходов A1F, A2F, A4F поступают на входы дифференцирующих цепей триггеров E1, E2, E4 с управляющими входами SUB.

На выходах дифференцирующих цепей при $SUB = 0$ формируются импульсы положительной полярности, которые соответственно опрокидывают триггер E1 в рабочее состояние и не изменяют рабочего состояния триггеров E2 и E4. С выходов A1, A2, A4 инверторов N5, N7, N9 сигналы L поступают на управляющие входы и блокируют работу дифференцирующих цепей опрокидывания триггеров E1, E2 и E4 в исходное состояние. Одновременно с опрокидыванием триггеров тетрады A в исходное состояние импульс VLS 1-го разряда поступает на входы дифференцирующих цепей и не опрокидывает триггеры E2 и E4 в исходное состояние.

Следовательно, опрокидывание триггеров тетрады A и E от импульса VLS обеспечивает перезапись информации триггеров тетрады A в триггеры тетрады E. Опрокидывание триггеров тетрады E в исходное состояние от импульса VLS происходит только в том случае, когда на управляющие входы A1 ÷ A8 соответствующих дифференцирующих цепей поступает сигнал 0, т. е. когда триггер A находится в исходном состоянии, а соответствующий ему триггер E — в рабочем состоянии.

5) После переключения счетчика Z для считывания-записи во 2-м разряде первый импульс t обеспечивает считывание 0000. Второй импульс t обеспечивает запись цифры 7 (0111) в тетраду 2-го разряда регистра MR. Триггеры тетрады A находятся в исходном состоянии, следовательно, импульс VLS опрокидывает триггеры тетрады E в исходное состояние.

6) Дальнейшая работа счетчика Z протекает в обычной последовательности.

7) Ввод следующей цифры происходит в последовательности, аналогичной вводу второй цифры примера, т. е. со сдвигом на один разряд влево ранее введенного числа 76. В результате ввода трех цифр в тетрадах регистра MR будет записано число 763 (0111 0110 0011). Триггер F3 остается в рабочем состоянии до включения соответствующей функциональной клавиши.

III.2.1. Включение клавиши «запятая»

В зависимости от положения переключателя запятой на контактах G21, G22, G24, G28 выхода плат переключателя вырабатываются сигналы 0, которые через соответствующие схемы сопряжения поступают на входы дифференцирующих цепей и управляют включением счетчика Z (рис. 22). Включение счетчика Z и выбор $X = (16 - K)$ разряда запоминающего устройства (где K соответствует точности степени вычисления) происходит при включении клавиши «запятая». В соответствии с примером $K = 3$ на выходах G21, G24, G28 получаем сигналы 0, которые через контакты разъемов 4V5, 6V5, 7V5 и монтаж арифметического устройства поступают на входы схем сопряжения L7, L9, L4 (рис. 30). С выходов схем G210, G240, G280 сигналы 0 поступают на управляющие входы и подготавливают для работы дифференцирующие цепи соответствующих триггеров счетчика Z.

Клавиша «запятая» включается после ввода целой части числа. Обычно включение клавиши «запятая» происходит в том случае, когда количество цифр дробной части числа меньше установленной степени точности вычислений. Если количество десятичных цифр дробной части числа соответствует установленной степени точности вычислений, включение клавиши «запятая» не является обязательным.

После включения клавиши «запятая» в последовательности, аналогичной описанию работы цифровой клавиши, происходит переключение соответствующего контакта устройства ввода и подготовка схемы арифметического устройства к выключению счетчика Z.

Переключившийся контакт клавиши «запятая» через контакт разъема IV4 и диоды шифратора подключает сигнал 0 на входы схем сопряжения L10, L14, L12. С выходов схем Z/0, Z/40 и Z/80 сигналы 0 поступают на входы и подготавливают для работы дифференцирующей цепи триггеров VER, E4, E8.

С выхода ST + K0 инвертора N61 сигнал 0 поступает на вход и блокирует работу схемы K186. В результате после окончания про-

счета включение счетчика Z через схему K186 не происходит. На выходе \bar{Z} инвертора N36 вырабатывается сигнал L, который поступает на вход и подготавливает для работы схему K137. Импульсы S1 поступают на вход схемы K137, в результате чего на выходе инвертора N56 формируется серия импульсов EING (ввод). Импульс серии EING через дифференцирующие цепи опрокидывает триггеры VER, E4, E8 в рабочее состояние.

Рабочее состояние триггеров E4, E8 обеспечивает запись в тетраду E числа 12 (1100), которое условно принято считать меткой X12. С выхода \bar{VER} инвертора N67 сигнал 0 поступает на коллекторный вход, опрокидывает и удерживает в рабочем состоянии триггер UV.

Одновременно с выхода \bar{VER} сигнал 0 поступает на управляющий вход дифференцирующей цепи и подготавливает опрокидывание триггера ÜBER (перенос) в рабочее состояние.

С выходов E4 триггера E8 и VER инверторов N21 и N68 сигналы L поступают на входы и открывают схему K59. С выхода схемы K59 сигнал L через схему D5 поступает на вход инвертора N17. На выходе «X» инвертора N18 вырабатывается сигнал L, который поступает на управляющий вход дифференцирующей цепи триггера Z1 и блокирует работу схемы K186. Одновременно с выхода «X» инвертора N17 сигнал 0 поступает на управляющий вход и подготавливает для работы дифференцирующую цепь триггера F1. При включении клавиши «запятая» сигнал 0 с выхода Z/0 схемы сопряжения L10 поступает на вход и через 10 мсек опрокидывает триггер ST в рабочее состояние. С выхода ST + K0 инвертора N61 сигнал L поступает на вход и подготавливает для работы схему K186.

Импульс S1 через схему K186 и дифференцирующую цепь опрокидывает триггер F1 в рабочее состояние. С выхода F1 инвертора N62 сигнал L поступает на вход и открывает схему K138. С выхода схемы K138 сигнал L поступает через схему D26 на вход инвертора N54. На выходе G2 инвертора N54 формируется положительный перепад напряжения, который поступает на входы дифференцирующих цепей, опрокидывает триггеры Z1, Z4, Z8, Z16 в рабочее состояние и включает счетчик Z. Положение счетчика Z соответствует записи числа (11101) и управлению 13-м разрядом регистра MR. Одновременно положительный перепад напряжения выхода G2 через дифференцирующую цепь при $\bar{VER} = 0$ опрокидывает триггер ÜBER в рабочее состояние. На выходе ÜBER инвертора N22 вырабатывается сигнал L, который поступает на управляющий вход дифференцирующей цепи триггера VER и блокирует работу схемы K160.

В обычной последовательности циклы считывания-записи из тетрады E перезаписывают метку X12 в 13-й разряд регистра MR и обеспечивают просчет и выключение счетчика Z импульсом VLS 16-го разряда. Триггер VER остается в рабочем состоянии, т. к. работа схемы K160 от импульса VLS блокируется сигналом L на управляющем входе ÜBER дифференцирующей цепи. После выключения счетчика Z

с выхода \bar{Z} инвертора N36 сигнал L поступает на вход и подготавливает для работы схему K66. Тактовый импульс S через схему K66 и дифференцирующую цепь при $MUL = 0$ опрокидывает триггер ÜBER в исходное состояние.

На управляющие входы R дифференцирующих цепей тетрады триггеров E поступают сигналы 0.

Положительный перепад напряжения с выхода ÜBER инвертора N22 поступает на входы дифференцирующих цепей и опрокидывает триггеры E2, E8 в рабочее состояние. Рабочее состояние триггеров E2, E8 соответствует записи в тетраду E числа 10 (1010), которое условно принято считать меткой X10.

Очередной импульс S1 через схему K186 и дифференцирующую цепь при $X = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

В обычной последовательности циклы считывания-записи из тетрады E перезаписывают метку X10 в 1-й разряд регистра MR и обеспечивают сдвиг влево на один разряд ранее введенной метки X12 и цифр целой части числа. В результате включения клавиши «запятая» в тетрадах регистра MR будут записаны метки и целая часть числа $00X_{12}000000000763X_{10}$ (0000 0000 1100 0000 0000 0000 0000 0000 0000 0000 0000 0111 0110 0011 1010).

Импульс VLS 16-го разряда через дифференцирующую цепь при $\bar{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Одновременно импульс VLS через схему K160 и дифференцирующую цепь при $\bar{ÜBER} = 0$ опрокидывает триггер VER в исходное состояние.

Положительный перепад напряжения выхода VER инвертора N68 через дифференцирующую цепь опрокидывает триггер UV в исходное состояние.

Триггеры F1 и F3 остаются в рабочем состоянии. Очередной импульс S1 через схему K186 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

Циклы просчета счетчика Z происходят до включения цифровой или функциональной клавиши и обеспечивают индикацию цифровой информации, метки X10 и знака числа.

III.2.2. Ввод дробной части числа

Ввод каждой цифры дробной части числа происходит в последовательности, аналогичной описанию ввода цифр целой части числа, со сдвигом на один разряд влево ранее введенных цифр и меток X12 и X10.

После ввода цифры 4 (0100) примера метка X12 (1100) будет записана в тетраду 16-го разряда регистра MR $X_{12} 00000000 763X_{10} 54$ (1100 0000 0000 0000 0000 0000 0000 0000 0000 0000 0111 0110 0011 1010 0101 0100).

В результате ввода цифры 2 (0010), т. е. последней цифры дробной

части числа примера, метка X12 перезаписывается из тетрады 16-го разряда регистра MR в тетраду триггеров А.

Триггеры А4 и А8 опрокидываются в рабочее состояние. С выхода триггера $\overline{A8}$ сигнал 0 поступает на вход и блокирует работу схемы K160. В результате триггер VER от импульса VLS 16-го разряда в исходное состояние не опрокидывается.

С выходов инверторов N9 и N11 сигналы L поступают на входы А4, А8 и открывают схему K56. С выхода схемы K56 сигнал L через схему D5 поступает на вход инвертора N17.

С выхода \overline{X} инвертора N17 сигнал 0 поступает на вход инвертора N18. С выхода X инвертора N18 сигнал L поступает на управляющий вход дифференцирующей цепи и блокирует опрокидывание триггера Z1 в рабочее состояние через схему K186. Импульс VLS 16-го разряда через дифференцирующие цепи опрокидывает триггеры А4 и А8 в исходное состояние и перезаписывает метку X12 в тетраду триггеров Е. С выходов триггеров А4 и А8 сигналы 0 поступают на входы и закрывают схему K56. С выходов Е4 триггера Е8 инвертора N21 сигналы L поступают на входы и открывают схему K59. В результате на выходе \overline{X} инвертора N17 сохраняется сигнал 0, на выходе X инвертора N18 — сигнал L. Одновременно импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и включает счетчик Z. После ввода последней цифры дробной части числа в тетрадах регистра MR будет записано число и метка X10 000000000 763 X₁₀ 542 (0000 0000 0000 0000 0000 0000 0000 0000 0111 0110 0011 1010 0101 0100 0010). После выключения счетчика Z очередной импульс S1 поступает на вход и открывает схему K76.

С выхода схемы K76 сигнал L поступает на вход схемы D10 и переключает запоминающий контур в рабочее состояние. В результате переключения на выходе $\overline{Rü}$ инвертора N23 получаем сигнал 0, на выходе R $\overline{ü}$ инвертора N24 — сигнал L. С выхода R $\overline{ü}$ инвертора сигнал L поступает на вход и открывает схему K77. Одновременно с выхода R $\overline{ü}$ инвертора сигнал L поступает на входы и подготавливает для работы схемы K189, K191, K192, K195. С выхода $\overline{Rü}$ инвертора N23 сигнал 0 поступает на входы и блокирует работу схем K188, K190, K193. С выхода схемы K77 сигнал L поступает на вход схемы D10 и обеспечивает рабочее состояние запоминающего контура до тех пор, пока на вход F1 схемы K77 поступает сигнал L (т. е. до тех пор, пока триггер F1 находится в рабочем состоянии).

Следующий импульс S1 через схему K195 и дифференцирующую цепь опрокидывает триггер Z16 в рабочее состояние и включает обратный просчет счетчика Z. Во время обратного просчета счетчика Z происходит перезапись и сдвиг числа регистра MR вправо на один разряд.

С выхода Z16 триггера сигнал L поступает на вход и открывает схему K196. С выхода S16 инвертора N87 сигнал L поступает на вход и подготавливает для работы схему K81. После считывания информации тетрады (0000) 16-го разряда импульс S1 через схему K74 и дифференцирующую цепь опрокидывает триггер LES-SCHREIB в рабочее со-

стояние. С выхода SCHREIB сигнал L поступает на вход и открывает схему K81, с выхода которой сигнал L через схему D11 поступает на вход инвертора N29. С выхода MRS инвертора сигнал 0 поступает на вход, блокирует работу схемы K6 и предотвращает запись метки X12 в 16-й разряд регистра MR. Импульс VLS 16-го разряда через схему K187 и дифференцирующую цепь обеспечивает опрокидывание триггеров Z1, Z2, Z4, Z8 в рабочее состояние и переключает счетчик Z. Положение счетчика Z соответствует управлению следующим, т. е. 15-м, разрядом. Одновременно импульс VLS через дифференцирующие цепи опрокидывает триггеры Е4, Е8 в исходное состояние. С выходов Е4, Е8 триггера и инвертора N21 сигналы 0 поступают на входы и закрывают схему K56. В результате на выходах \overline{X} , X инверторов N17, N18 сигналы изменяются на исходные. Перезапись и сдвиг информации тетрад остальных разрядов регистра MR до метки X10 происходит в обычной последовательности.

Во время считывания тетрады 4-го разряда метка X10 перезаписывается в триггеры тетрады А. С выходов триггеров А2, А8 сигналы L поступают на входы и открывают схему K57, с выхода которой сигнал L через схему D5 поступает на вход инвертора N17. С выхода X последовательно включенного инвертора N18 сигнал L поступает на вход и подготавливает для работы схему K158. Импульс VLS 4-го разряда через схему K158 и дифференцирующую цепь опрокидывает триггер VER в исходное состояние. Одновременно импульс VLS обеспечивает перезапись метки X10 из тетрады триггеров А в тетраду триггеров Е и переключение счетчика Z для перезаписи без сдвига остальных трех разрядов регистра MR. Тактовые импульсы S во время считывания в 3-м разряде последовательно через схемы K60, K70 опрокидывают триггеры Е2, Е8 в исходное состояние. В результате этого метка X10 в 3-й разряд регистра MR не записывается. После считывания-записи 1-го разряда триггер Z16 остается в рабочем состоянии. С выхода Z16 триггера сигнал L поступает на вход и открывает схему K196. С выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K150. (На управляющий вход VER дифференцирующей цепи триггера F1 поступает сигнал 0). Импульс VLS 16-го разряда обеспечивает опрокидывание триггеров Z1, Z2, Z4, Z8 в рабочее состояние и управление 15-м разрядом регистра MR. С выходов $\overline{Z1}$, $\overline{Z2}$, $\overline{Z4}$, $\overline{Z8}$ сигналы 0 поступают на входы и закрывают схему K196. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K150 и дифференцирующую цепь опрокидывает триггер F1 в исходное состояние. С выхода F1 инвертора N63 сигнал 0 поступает на вход и закрывает схему K77. Запоминающий контур переключается в исходное состояние. На выходах R $\overline{ü}$ и $\overline{Rü}$ инверторов N23, N24 восстанавливаются исходные сигналы, которые обеспечивают дальнейшую работу счетчика Z в прямом направлении.

Импульс VLS 15-го разряда через схему K187 и дифференцирующую цепь обеспечивает последовательное опрокидывание триггеров Z1, Z2,

Z4, Z8 в исходное состояние. Триггер Z16 остается в рабочем состоянии. На выходе $\overline{S16}$ инвертора N88 вырабатывается сигнал 0. Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. После выключения счетчика Z в тетрадах регистра MR будет записано число 0000000000763542 (0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0111 0110 0011 0101 0100 0010).

Очередной импульс S1 через схему K186 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z, работа которого обеспечивает индикацию записанной информации в тетрадах ферритовых сердечников регистра MR.

III.2.3. Ввод числа с количеством цифр десятичных разрядов меньше установленной степени точности вычислений

Ввод цифр целой и дробной части числа происходит в последовательности, аналогичной описанию примера ввода числа 763,542.

После окончания ввода числа с количеством цифр десятичных разрядов меньше установленной степени точности, которую примем равной трем десятичным знакам после запятой (10^{-3}), включается одна из функциональных клавиш выполнения определенной операции. Включение клавиши обеспечивает сдвиг числа и совмещение его разрядов в соответствии с принятой степенью точности предстоящих вычислений. Замкнувшийся контакт нажатой клавиши через один или несколько диодов шифратора функциональной клавиатуры (рис. 19) подключает сигнал 0 на вход схемы сопряжения L25. С выхода FУO схемы сигнал 0 поступает на управляемый вход и подготавливает для работы дифференцирующую цепь триггера VOR (подготовка).

Импульс EING через дифференцирующую цепь опрокидывает триггер VOR в рабочее состояние. Положительный перепад (напряжения выхода \overline{VOR} инвертора N59 через дифференцирующую цепь опрокидывает триггер VER в рабочее состояние.

После переключения контакта нажатой функциональной клавиши в исходное состояние на выходе ST + K0 инвертора N61 вырабатывается сигнал L, который поступает на вход и подготавливает для работы схему K186.

Импульс S1 через схему K186 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Во время первого просчета счетчика Z число, установленное в регистре MR, вместе с метками X12, X10 сдвигается на один разряд влево.

С выхода \overline{VOR} инвертора N59 сигнал 0 поступает на вход и блокирует работу схемы K160 опрокидывания триггера VER в исходное состояние.

Если в результате первого сдвига метка X12 не считывается из тетрады 16-го разряда регистра MR, счетчик Z включается для следующего просчета и сдвига числа (количество операций сдвига определяется положением переключателя запятой).

Сдвиг числа в регистре MR происходит до тех пор, пока метка X12 не будет считана из 16-го разряда регистра MR. После считывания метки X12 в обычной последовательности происходит сдвиг числа в обратном направлении, стирание метки X10, опрокидывание триггеров VER, F1 в исходное состояние и выключение счетчика Z. В результате выключения счетчика Z на выходе \overline{Z} инвертора N36 вырабатывается сигнал L, который поступает на вход и подготавливает для работы схему K151.

Тактовый импульс S через схему K151 и дифференцирующую цепь опрокидывает триггер F3 в исходное состояние. Триггер VOR остается в рабочем состоянии и обеспечивает подготовку операции соответствующей функциональной клавиши.

Примером автоматического совмещения разрядов может быть число 763,5, которое введено до включения функциональной клавиши и записано в тетрадах регистра MR в следующем порядке:

$0X_{12}$ 000000000763 X_{10} 5 (0000 1100 0000 0000 0000 0000 0000 0000 0000 0000 0111 0110 0011 1010 0101).

После включения функциональной клавиши и соответствующего количества сдвигов число в тетрадах регистра MR будет записано в следующем порядке:

0000000000 763500 (0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0111 0110 0011 0101 0000 0000).

В случае, когда количество десятичных разрядов числа соответствует установленной степени точности вычислений после включения функциональной клавиши, автоматический сдвиг не включается. Триггер VER опрокидывается в рабочее состояние от положительного перепада напряжения, поступившего с выхода \overline{VOR} инвертора N59. Очередной тактовый импульс S через схему K151 и дифференцирующие цепи при $\overline{VOR} = 0$ опрокидывает триггеры F3 и VER в исходное состояние. Схема K151 подготовлена для работы исходным состоянием триггера F1 и счетчика Z.

III.2.4. Ввод знака «минус»

Знак «минус» записывается кодом 0001 в 16-й разряд регистра MR при включении клавиши «—#», замкнувшийся контакт нажатой клавиши через диоды шифратора подключает сигнал 0 к входам схем сопряжения L17, L23, L25. С выхода FУO схемы сопряжения L25 сигнал 0 одновременно поступает на вход триггера ST и на управляющий вход дифференцирующей цепи триггера VOR.

С выхода SUBO схемы сопряжения L23 сигнал 0 поступает на управляющий вход и подготавливает для работы дифференцирующую цепь триггера MZ. Импульс EING положительным перепадом напряжения опрокидывает триггеры VOR, F6, VER и MZ в рабочее состояние. Положительный перепад напряжения с выхода \overline{VER} инвертора № 67 по коллекторному входу опрокидывает и блокирует триггер UV в рабочем состоянии. После решения вопроса сдвига числа в соответ-

ствии с описанием работы схемы (разд. III.2.3) триггеры F3, VER, UV опрокидываются в исходное состояние. С выхода F3 инвертора N65 сигнал 0 через схему D24 поступает на вход инвертора N51.

С выхода инвертора EING2 сигнал L поступает на резистор входа схемы K141. После опрокидывания триггера ST в рабочее состояние на выходе ST + K0 инвертора N61 вырабатывается сигнал L, который поступает на вход и подготавливает для работы схему K186. Импульс S1 через схему K186 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Работа счетчика Z происходит одновременно с получением сигнала L на выходе EING2 инвертора N51. После выключения счетчика Z на выходе S16 инвертора N87 формируется положительный перепад напряжения, который через схему K141 и дифференцирующую цепь опрокидывает триггер R в рабочее состояние. С выхода R инвертора N58 сигнал L поступает на вход и подготавливает для работы схему K194. Одновременно с выхода \bar{Z} инвертора N36 сигнал L поступает на вход и открывает схему K63. С выхода схемы сигнал L поступает на вход инвертора N20. С выхода Z + E8 инвертора N20 сигнал 0 поступает на управляющий вход и подготавливает для работы дифференцирующую цепь триггера Z16. Импульс S1 через схемы K194 и K142 одновременно опрокидывает триггеры Z16 в рабочее, а R и VOR — в исходное состояние.

Положительный перепад напряжения с выхода R инвертора N58 через дифференцирующую цепь опрокидывает триггер F6 в исходное состояние.

Рабочее состояние триггера Z16 соответствует управлению 16-м разрядом регистра MR.

С выходов S16, R, VOR инверторов N57, N59, N87 сигналы L поступают на входы и открывают схему K152. С выхода схемы K152 сигнал L через схему D1 поступает на вход инвертора N4. С выхода C1 инвертора сигнал 0 поступает на вход и блокирует работу схемы K24 и каскада BL 1 импульсов запрета записи. Циклы считывания-записи производят запись кода знака «минус» 0001 в тетраду 16-го разряда регистра MR. Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Триггер MZ опрокидывается в исходное состояние от положительного перепада напряжения на входе EING или \overline{VOR} дифференцирующей цепи при включении соответственно цифровой или функциональной клавиши.

III.2.5. Стирание информации регистра MR

Стирание информации регистра MR происходит при включении клавиш L0 и C, а также в результате включения одной из цифровых клавиш после выполнения арифметической операции.

1. Выполнение операции стирания записанной информации в регистре MR при включении клавиши L0 описывается в разделе III.1.

2. Выполнение операции стирания записанной информации в регистре MR при включении клавиши «C» протекает в последователь-

ности, аналогичной описанию ввода первой цифры числа, с некоторыми изменениями, которые заключаются в следующем.

После переключения контакта клавиши C сигнал 0 через диод шифратора цифровой клавиатуры поступает на входы схем сопряжения L15, L10. С выходов Z/0 и CO схем сопряжения сигнал 0 поступает на управляющие входы дифференцирующих цепей триггеров F3, F1 и VER. В обычной последовательности на выходе инвертора N56 формируется серия импульсов EING.

Положительный перепад напряжения импульса EING через дифференцирующие цепи опрокидывает в рабочее состояние триггер VER и в исходное — триггеры F3 и F1. С выходов VER и $\bar{F3}$ инверторов N68, N64 сигналы L поступают на входы и открывают схему K86. С выхода схемы K86 сигнал L через схему D14 поступает на вход инвертора N34. На выходе HV инвертора вырабатывается сигнал 0, который поступает на входы и блокирует работу усилителей воспроизведения. Опрокидывание триггера VER в рабочее состояние обеспечивает включение счетчика Z через схему K186 и выполнение операции сдвига без обратной записи, т. е. стирание информации регистра MR. После стирания информации в 16-м разряде регистра MR импульс VLS 16-го разряда через схему K160 и дифференцирующую цепь при $\bar{UBER} = 0$ опрокидывает триггер VER в исходное состояние.

3. Если стирание записанной информации в регистре MR происходит:

- а) после включения цифровой клавиши до включения клавиши «запятая» триггер F3 находится в рабочем состоянии;
- б) после включения клавиши «запятая» триггеры F1 и F3 находятся в рабочем состоянии;
- в) после выполнения арифметической операции или перезаписи триггеры F1 и F3 находятся в исходном состоянии.

Во всех случаях включение клавиши «C» соответственно обеспечивает опрокидывание триггеров F1, F3 в исходное состояние и VER — в рабочее состояние. Опрокидывание триггеров VER и F3 в последовательности, аналогичной описанию пункта 2 данного параграфа, обеспечивает стирание информации регистра MR.

III.2.6. Индикация цифровой информации меток и знака «минус»

Принципиальное устройство и включение в рабочий режим блока индикации происходит в соответствии с описанием разделов II.8, III.1.1., III.1.3. После срабатывания реле REL1 напряжение питания $-U_A$, $+U_A$ одновременно подключается к усилителям анодов и катодов цифровых ламп. Управление работой усилителей цифровых катодов производится сигналами A1-A8, $\overline{A1-A8}$, C1-C8 через схемы K53, K62, K5, K4, K3, K48, K47, K46, K45, K44, которые выполняют функции дешифратора и обеспечивают перевод цифровой информации регистра MR из двоично-десятичной системы счисления в десятичную (рис. 30).

К выходам ZV0, ZV1, ZV2, ZV3, ZV4, ZV5, ZV6, ZV7, ZV8, ZV9 каждого усилителя подключены катоды одинаковых цифр (рис. 31).

Управление работой усилителей анодов производится сигналами $Z1 \div Z8, \bar{Z}1 \div \bar{Z}8$ через схемы K197 \div K211. К выходам SV1 \div SV15 усилителей подключаются аноды всех цифровых индикаторных ламп.

До начала ввода в результате стирания информации оперативных регистров включением клавиши LÖ в каждой тетраде регистра MR записано 0000. Следовательно, во время работы счетчика Z циклы считывания-записи не вызывают изменения исходного состояния триггеров тетрады А. С выходов C1, C2, C4, C8 инверторов N4, N6, N8, N10

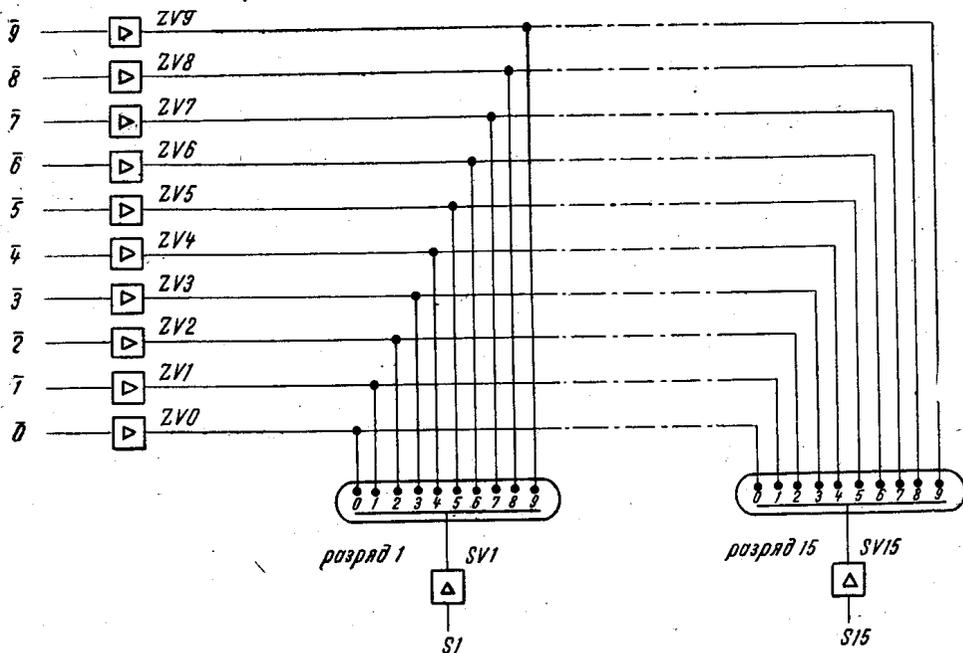


Рис. 31. Принципиальная электрическая схема подключения усилителей к цифровым катодам индикаторных ламп.

сигналы L поступают на входы и подготавливают для работы схему K53. Во время считывания в каждом разряде на входы U и LES поступают сигналы 0 и закрывают схему K90. На выходе AU инвертора N35 вырабатывается сигнал L, который поступает на вход и открывает схему K53; с выхода схемы K53 сигнал L через схему D8 поступает на вход инвертора N16. С выхода 0 инвертора N16 сигнал 0 поступает на вход и запускает усилитель катодов цифры 0. На выходе усилителя вырабатывается напряжение $-U_A$, которое подключается к катодам цифры 0 всех ламп индикации.

Во время работы счетчика Z через схемы K197 + K211 происходит запуск усилителей анодов. На выходах усилителей вырабатывается напряжение $+U_A$, которое подключается к анодам соответствующих ламп индикации одновременно с напряжением $-U_A$ катодов и вызывает свечение цифры 0. Последовательный просчет счетчика Z обеспечивает

свечение цифры 0 во всех разрядах блока индикации. Относительно короткий промежуток времени одного просчета счетчика Z и сравнительно частое подключение питающих напряжений не вызывает заметных изменений в свечении катодов цифровых ламп.

После ввода первой цифры примера через схему K186 включается просчет счетчика Z и в обычной последовательности выполняются циклы перезаписи информации регистра MR \rightarrow MR.

Опрокидывание триггера Z1 в рабочее состояние обеспечивает управление 1-м разрядом регистра MR.

С выхода Z1 инвертора N79 сигнал L поступает на вход и открывает схему K197. С выхода схемы K197 сигнал L поступает на вход и производит запуск усилителя анода. В результате напряжение $+U_A$ подключается к аноду цифровой лампы 1-го разряда. Триггеры UV и LES-SCHREIB находятся в исходном состоянии. Первый цикл считывания производит перезапись цифры 7 (0111) из тетрады ферритовых сердечников регистра MR в тетраду триггеров А. Триггеры A1, A2, A4 опрокидываются в рабочее состояние с инверторов N5, N7, N9, сигналы L поступают на входы и открывают схему K46. С выхода схемы K46 сигнал L поступает на вход инвертора N95. С выхода инвертора сигнал 0 поступает на вход и запускает усилитель катода цифры 7. В результате напряжение $-U_A$ подключается к катодам цифры 7 всех индикаторных ламп.

Одновременное подключение рабочего напряжения $+U_A$ и $-U_A$ к катоду и аноду индикаторной лампы 1-го разряда обеспечивает свечение цифры 7 только в 1-м разряде блока индикации.

Импульс S1 через схему K74 и дифференцирующую цепь опрокидывает в рабочее состояние триггер LES-SCHREIB.

Первый цикл записи производит обратную запись цифры 7 в тетраду 1-го разряда регистра MR. Следующий импульс S1 через схему K74 и дифференцирующую цепь опрокидывает триггер LES-SCHREIB в исходное состояние. Положительный перепад напряжения с выхода SCHREIB инвертора N26 через дифференцирующую цепь опрокидывает триггер UV в рабочее состояние. С выхода V инвертора N28 сигнал L поступает на вход и открывает схему K85. С выхода схемы K85 сигнал L поступает через схему D14 на вход инвертора N34. На выходе HV инвертора вырабатывается сигнал 0, который поступает на входы и блокирует работу усилителей воспроизведения.

Второй цикл считывания производит стирание информации тетрады ферритовых сердечников 1-го разряда регистра MR. Импульс S1 через схему K74 и дифференцирующую цепь опрокидывает триггер LES-SCHREIB в рабочее состояние.

Второй цикл записи производит запись цифры 7 (0111) в тетраду ферритовых сердечников 1-го разряда регистра MR.

Следующий импульс S1 через схему K74 и дифференцирующие цепи опрокидывает триггер LES-SCHREIB в исходное состояние. Положительный перепад напряжения выхода SCHREIB инвертора N26 через дифференцирующую цепь опрокидывает триггер UV в исходное состояние.

На выходе инвертора N33 формируется импульс VLS первого разряда, который через схему K187 и дифференцирующие цепи одновременно опрокидывает триггеры A1, A2, A4, Z1 в исходное состояние.

С выхода V инвертора N28 сигнал 0 поступает на вход и закрывает схему K85. Опрокидывание триггера Z1 в исходное состояние производит переключение счетчика Z для управления и индикации 2-м разрядом регистра MR.

Цифровые лампы 2 ÷ 15-го разрядов блока производят индикацию цифры 0. Просчет счетчика Z и индикация записанной цифровой информации в регистре MR происходит до начала ввода второй цифры примера. После ввода второй и последующих цифр примера индикация происходит аналогично.

Индикация метки X12 производится при рабочем состоянии триггеров A4, A8. С выходов A4, A8 инверторов N9, N11 сигналы L поступают на входы и открывают схему K56. С выхода X инвертора N18 сигнал L через схему D8 поступает на вход инвертора N16. С выхода инвертора N16 сигнал 0 поступает на вход и производит запуск усилителя катодов, который обеспечивает индикацию цифры 0.

Индикация метки X10 производится при рабочем состоянии триггеров A2, A8. С выходов A2, A8 инверторов N7, N11 сигналы L поступают на входы и открывают схемы K57, K51. С выхода X инвертора N18 сигнал L через схему D8 поступает на вход инвертора N16. С выхода инвертора N16 сигнал 0 поступает на вход и производит запуск усилителя катодов, который обеспечивает индикацию цифры 0.

Одновременно с выхода схемы K51 сигнал L через схему D6 поступает на вход инвертора N89. С выхода инвертора сигнал 0 поступает на вход и производит запуск усилителя катодов, который обеспечивает индикацию цифры 1. В результате индикация метки X10 производится комбинацией цифр 0 и 1.

Индикация знака «минус» происходит в результате считывания записи в 16-м разряде регистра MR.

Первый импульс считывания производит перезапись кода знака «минус» 0001 в тетраду триггеров A. С выхода A1 инвертора N5 сигнал L поступает на вход и подготавливает для работы схему K157. Импульс VLS 16-го разряда через дифференцирующие цепи опрокидывает триггеры A1 и Z16 в исходное состояние. Положительный перепад напряжения с выхода A1 инвертора N5 через схему K157 и дифференцирующую цепь опрокидывает триггер MZ в рабочее состояние.

С выхода MZ триггера сигнал L поступает на вход усилителя V700. С выхода усилителя сигнал 0 через резистор 82 *ома* обеспечивает свечение миниатюрной лампы накаливания индикации знака «минус» (рис. 26).

Во время следующего просчета счетчика Z в последовательности, аналогичной описанию, через схему K157 триггер MZ опрокидывается в исходное состояние. После каждого просчета счетчика Z триггер MZ опрокидывается в рабочее или исходное состояние.

Сравнительно короткий промежуток времени одного просчета счетчика Z и частое подключение питающих напряжений не вызывает заметных изменений в свечении индикаторной лампы знака «минус».

III.3. АЛГЕБРАИЧЕСКОЕ СЛОЖЕНИЕ

Операция алгебраического сложения выполняется при включении функциональных клавиш «+», «-», «+I», «+II», «+III», «-I», «-II», «-III».

Выполнение операции происходит между регистром MR и соответствующим регистром AC с записью результата операции в регистре AC.

В зависимости от включения функциональной клавиши (сложение или вычитание), от знаков и абсолютных величин слагаемых арифметическое устройство машины выполняет арифметическую операцию сложения или вычитания в соответствии с приведенной таблицей:

Включаемая клавиша	Знаки абсолютных величин регистров	Выполняемая операция АУ	Знак результата операции при	
			AC > MR	AC < MR
«+»	(+ AC) + (+ MR)	Сложение	+	+
«+»	(- AC) + (- MR)	»	-	-
«+»	(+ AC) + (- MR)	Вычитание	+	-
«+»	(- AC) + (+ MR)	»	-	+
«-»	(+ AC) - (+ MR)	»	+	-
«-»	(- AC) - (- MR)	»	-	+
«-»	(+ AC) - (- MR)	Сложение	+	+
«-»	(- AC) - (+ MR)	»	-	-

Управление работой регистров AC при выполнении операции алгебраического сложения происходит в зависимости от включения функциональной клавиши «+», «-», «±I», «±II», «±III».

III.3.1. Управление работой регистра AC0

При включении клавиши «плюс» или «минус» сигнал 0 через переключившийся контакт и диоды шифратора сигналов функциональной клавиатуры поступает на входы схем сопряжения L22, L24. С выходов схем АДД0, (±)0 сигналы 0 поступают на управляющие входы дифференцирующих цепей триггеров B1, F2. Положительный перепад напряжения импульса EING через дифференцирующую цепь опрокидывает триггеры B1, F2 в рабочее состояние. При V = L схема K117 находится в открытом состоянии. С выхода схемы K117 сигнал L поступает через схему D21 на вход инвертора N43. С выхода инвертора сигнал 0 поступает на вход схемы D22. Схема K126 находится в открытом состоянии. С выхода схемы K126 сигнал L поступает через схему D23 на вход инвертора N44. На выходе AC инвертора вырабатывается сигнал 0, который поступает на вход и закрывает схему K127. С выхода схемы K127 сигнал 0 поступает на вход схемы D22. На остальные входы схемы D22 в это время также поступают сигналы 0. На выходе схемы

вырабатывается сигнал 0, который поступает на вход инвертора N45. С выхода АС0 инвертора сигнал L поступает на вход схемы K8 и обеспечивает управление работой регистра АС0.

III.3.2. Управление работой регистра АС1

При включении клавиши «+I» или «-I» сигнал 0 через переключившийся контакт и диоды шифратора сигналов функциональной клавиатуры поступает на входы схем сопряжения L18, L24. На выходах схем (I) 0 и АДД0 вырабатываются сигналы 0; которые поступают на управляющие входы дифференцирующих цепей триггеров В1 и F4.

Положительный перепад напряжения импульса EING поступает на входы дифференцирующих цепей и опрокидывает триггеры В1 и F4 в рабочее состояние.

С выхода $\overline{F4}$ инвертора N72 сигнал 0 поступает на вход и закрывает схему K126. При $V = L$ схема K117 находится в открытом состоянии. Следовательно, с выхода инвертора N43 сигнал 0 поступает на вход схемы D23. На остальные входы схемы D23 в это время также поступают сигналы 0. С выхода схемы D23 сигнал 0 поступает на вход инвертора N44. На выходе АС инвертора вырабатывается сигнал L, который поступает на вход и открывает схему K127. С выхода схемы K127 сигнал L поступает через схему D22 на вход инвертора N45. На выходе АС0 инвертора вырабатывается сигнал 0, который поступает на вход и блокирует работу схемы K8 управления регистром АС0. Одновременно с выхода АС инвертора N44 сигнал L поступает на входы и подготавливает для работы схемы K9, K10, K11. С выходов F4 и $\overline{F5}$ инверторов сигналы L поступают на входы схемы K9 и обеспечивают управление работой регистра АС1.

III.3.3. Управление работой регистра АС2

Управление работой регистра АС2 происходит в последовательности, аналогичной описанию «Управление работой регистра АС1».

При включении клавиши «+II» или «-II» вместо схемы сопряжения L18 работает схема L19. Следовательно, вместо триггера F4 в рабочее состояние опрокидывается триггер F5.

С выходов $\overline{F4}$ и F5 инверторов N72, N75 сигналы L поступают на входы схемы K10 и обеспечивают управление работой регистра АС2.

III.3.4. Управление работой регистра АС3

Управление работой регистра АС3 происходит в последовательности, аналогичной описанию «Управление работой регистра АС1».

При включении клавиши «+III» или «-III» на выходах (I)0 и (II)0 схем сопряжения L18, L19 получаем сигналы 0. В результате триггеры F4 и F5 опрокидываются в рабочее состояние. С выходов F4 и F5 инверторов N73, N75 сигналы L поступают на входы схемы K11 и обеспечивают управление работой регистра АС3.

III.3.5. Анализ знаков слагаемых

В последовательности описания раздела III.2.3 происходит подготовка к выполнению операции алгебраического сложения, т. е. сдвиг и установка числа в соответствии с заданной степенью точности вычисления. После окончания подготовительной части операции в обычной последовательности через схему K186 включается просчет счетчика Z, который обеспечивает перезапись информации регистра MR \rightarrow MR и индикацию слагаемого. Во время просчета счетчика Z с выхода EING 2 инвертора N51 сигнал L поступает на управляющий вход и подготавливает для работы схему K141. После опрокидывания триггера Z16 в рабочее состояние с выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K141. Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K141 и дифференцирующую цепь опрокидывает триггер R в рабочее состояние. С выхода R инвертора N58 сигнал L поступает на входы и подготавливает для работы схемы K117, K194. Одновременно с выхода \overline{R} инвертора N57 сигнал 0 поступает на вход и блокирует работу схемы K186. Очередной импульс S1 через схему K194 и дифференцирующие цепи одновременно опрокидывает триггеры Z16 в рабочее (при $Z + E8 = 0$) и VOR — в исходное состояние. Следовательно, подготовительная часть операции алгебраического сложения протекает одинаково при включении любой из функциональных клавиш.

Окончание подготовительной части операции совпадает с началом анализа знаков слагаемых, который происходит между регистром MR и соответствующим регистром АС. В зависимости от результата анализа знаков арифметическое устройство выполняет операцию сложения или вычитания.

Операция сложения выполняется при условии исходного состояния триггера MZ, т. е. когда на выходах АДД1 и АДД (сложение) инверторов N46, N48 вырабатываются сигналы L.

В том случае, когда в результате анализа знаков слагаемых триггер MZ остается в рабочем состоянии и на выходе SUB (вычитание) инвертора N47, вырабатывается сигнал L, арифметическое устройство выполняет операцию вычитания.

При включении клавиши сложения «плюс» анализ знаков слагаемых выполняется в следующем порядке.

С выходов схем D11, D15 при $U = L$ сигналы 0 поступают на входы инверторов N29, N38. На выходах MRS инверторов N29, N38 вырабатывается сигнал L, который поступает на вход схемы K6 и обеспечивает управление регистром MR.

С выхода схемы K126 сигнал L через схему D23 поступает на вход инвертора N44. С выхода АС инвертора сигнал 0 поступает на вход и блокирует работу схемы K127. Схема K117 при $V = L$ находится в открытом состоянии. С выхода схемы K117 сигнал L поступает через схему D21 на вход инвертора N43. С выхода инвертора сигнал 0

поступает на вход схемы Д22. Одновременно на остальные входы схемы Д22 также поступают сигналы 0. Следовательно, во время рабочего состояния триггера UV на вход инвертора N45 с выхода схемы Д22 поступает сигнал 0. На выходе АС0 инвертора вырабатывается сигнал L, который обеспечивает управление регистром АС0. Рабочее состояние триггера Z16 определяет управление разрядом знака числа.

а) Анализ знаков при включении клавиши сложения

1. $(-MR) + (-AC0)$.

Триггер UV находится в исходном состоянии, на выходе U инвертора N27 вырабатывается сигнал L.

Первый цикл считывания производит перезапись кода знака «минус» 0001 из тетрады ферритовых сердечников 16-го разряда регистра MR в тетраду триггеров А.

Первый цикл записи производит перезапись кода знака «минус» 0001 из тетрады триггеров А в тетраду ферритовых сердечников 16-го разряда регистра MR.

Положительный перепад напряжения выхода SCHREIB инвертора N26 через дифференцирующую цепь опрокидывает триггер UV в рабочее состояние. Положительный перепад напряжения выхода U инвертора N27 через схему K132 и дифференцирующую цепь при F3 = 0 опрокидывает триггер A1 в исходное состояние. Положительный перепад напряжения выхода A1 инвертора N5 через схему K157 и дифференцирующую цепь опрокидывает триггер MZ в рабочее состояние. Одновременно положительный перепад напряжения выхода A1F через дифференцирующую цепь при SUB = 0 опрокидывает триггер E1 в рабочее состояние. Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при VER = 0 опрокидывает триггер E1 в исходное состояние. С выхода E1 триггера сигнал 0 поступает на вход и закрывает схему K34. Схема K98 находится в открытом состоянии. С выхода инвертора N39 сигнал 0 через диод по коллекторному входу блокирует работу триггера A2. В результате положительный перепад напряжения выхода схемы K34 через дифференцирующую цепь не опрокидывает триггер A2 в рабочее состояние. После опрокидывания триггера UV в рабочее состояние с выхода V инвертора N28 сигнал L через схемы K117, Д21 поступает на вход инвертора N43. С выхода инвертора N43 сигнал 0 через схему Д22 поступает на вход инвертора N45. На выходе АС0 инвертора вырабатывается сигнал L, который обеспечивает управление регистром АС0.

Одновременно с выхода АС0 инвертора N45 сигнал L через схему Д11 поступает на вход инвертора N29. С выхода MRS инверторов N29, N38 сигнал 0 поступает на вход схемы K6 и блокирует работу регистра MR.

Второй цикл считывания производит перезапись кода знака «минус» 0001 из тетрады ферритовых сердечников 16-го разряда регистра АС0 в тетраду триггеров А.

Второй цикл записи производит обратную перезапись кода знака «минус» 0001 из тетрады триггеров А в тетраду ферритовых сердечников 16-го разряда регистра АС0.

Положительный перепад напряжения выхода SCHREIB инвертора N26 через дифференцирующую цепь опрокидывает триггер UV в исходное состояние.

Во время второго цикла записи импульс VLS через дифференцирующую цепь опрокидывает триггер A1 в исходное состояние.

Положительный перепад напряжения выхода A1 инвертора N5 через схему K157 и дифференцирующую цепь опрокидывает триггер MZ в исходное состояние.

Одновременно положительный перепад напряжения выхода A1F через дифференцирующую цепь при SUB = 0 опрокидывает триггер E1 в рабочее состояние. Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при VER = 0 опрокидывает триггер E1 в исходное состояние.

Импульс VLS через дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения выхода Z16 триггера через дифференцирующую цепь опрокидывает триггер F3 в рабочее состояние. С выхода F3 инвертора N65 сигнал L поступает на управляющий вход дифференцирующей цепи и блокирует работу схемы K132. С выхода F3 инвертора N64 сигнал 0 поступает на входы и блокирует работу схем K98 и K157. Одновременно с выхода Z16 триггера сигнал 0 поступает на вход и закрывает схему K196. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K183 и дифференцирующую цепь при F1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. С выхода S16 инвертора N88 сигнал L поступает на вход и подготавливает для работы схему K111. Исходное состояние триггера MZ блокирует работу схемы K111.

С выхода схемы K111 сигнал 0 поступает через схему Д19 на вход инвертора N46. На выходах инверторов N46, N48, АДД1, АДД вырабатываются сигналы L.

2. $(+MR) + (+AC0)$.

Во время считывания и записи в 16-м разряде регистров MR и АС0 происходит перезапись кода знака «плюс» 0000, в результате чего триггеры A1 и MZ остаются в исходном состоянии. Следовательно, после окончания анализа знаков слагаемых на выходах АДД1 и АДД инверторов N46 и N48 вырабатываются сигналы L.

3. $(-MR) + (+AC0)$.

Первые циклы считывания и записи полностью соответствуют описанию считывания-записи кода знака «минус» 0001 регистра MR в примере 1. В результате первого цикла считывания-записи триггер MZ находится в рабочем состоянии.

Во время второго цикла считывания-записи в регистре АС0 происходит перезапись кода знака «плюс» 0000, в результате чего триггер A1 остается в исходном состоянии, а триггер MZ — в рабочем.

После опрокидывания триггера Z16 в исходное состояние в последовательности примера 1 происходит переключение счетчика Z. С выхода S16 инвертора N88 сигнал L поступает на вход и открывает

схему K111. На выходе схемы K111 вырабатывается сигнал L, который через схему D19 поступает на вход инвертора N46. С выхода АДД1 инвертора N46 сигнал 0 через схему D20 поступает на вход инвертора N47. На выходе SUB инвертора вырабатывается сигнал L.

4. (+MR) + (-AC0).

Во время первого цикла считывания-записи в регистре MR происходит перезапись кода знака «плюс» 0000, в результате чего триггеры A1 и MZ остаются в исходном состоянии.

Второй цикл считывания-записи полностью соответствует описанию цикла считывания-записи кода знака «минус» 0001 регистра AC0 в примере 1. В результате второго цикла считывания-записи триггер MZ находится в рабочем состоянии. На выходе SUB инвертора N47 вырабатывается сигнал L.

б) Анализ знаков при включении клавиши вычитания

После переключения контакта одной из клавиш вычитания через диоды шифратора функциональной клавиатуры на вход схемы сопряжения L23 поступает сигнал 0. С выхода SUB0 схемы сопряжения сигнал 0 поступает на управляющий вход и подготавливает для работы дифференцирующую цепь триггера MZ. Положительный перепад напряжения импульса EING через дифференцирующую цепь SUB0 = 0 опрокидывает триггер MZ в рабочее состояние, которое предварительно определяет выполнение операции вычитания.

5. (+MR) - (+AC0).

Аналогично описанию примера 2 во время считывания-записи в 16-м разряде регистров MR и AC0 происходит перезапись кода знака «плюс» 0000, в результате чего триггеры A1 и MZ не переключаются. Следовательно, после окончания анализа знаков слагаемых триггер MZ остается в рабочем состоянии. На выходе SUB инвертора N47 вырабатывается сигнал L.

6. (-MR) - (-AC0).

До начала анализа знаков триггер MZ находится в рабочем состоянии. Переключение триггеров A1 и MZ происходит в последовательности, аналогичной описанию анализа знаков примера 1. Во время анализа знаков триггер MZ переключается дважды и остается в рабочем состоянии. На выходе SUB инвертора N47 вырабатывается сигнал L.

7. (-MR) - (+AC0).

Переключение триггеров A1 и MZ происходит в последовательности, аналогичной описанию анализа знаков примера 3. Во время анализа знаков предварительно установленный триггер MZ переключается из рабочего в исходное состояние. В исходном состоянии триггера MZ на выходах АДД1 и АДД инверторов N46, N48 вырабатываются сигналы L.

8. (+MR) - (-AC0).

Переключение триггеров A1 и MZ происходит в последовательности, аналогичной описанию анализа знаков примера 4. Во время анализа знаков предварительно установленный триггер MZ переключается из рабочего в исходное состояние. В исходном состоянии триггера MZ

на выходах АДД1 и АДД инверторов N46, N48 вырабатываются сигналы L.

Следовательно, после анализа знаков в примерах 1, 2, 7, 8 триггер MZ остается в исходном состоянии. На выходах АДД1 и АДД инверторов N46, N48 вырабатываются сигналы L, которые определяют выполнение арифметическим устройством операции сложения.

После анализа знаков в примерах 3, 4, 5, 6 триггер MZ остается в рабочем состоянии. На выходе SUB инвертора N47 вырабатывается сигнал L, который определяет выполнение арифметическим устройством операции вычитания.

III.3.6. Сложение

Последовательность выполнения операции разберем на примере сложения чисел:

$$\begin{array}{r} MR + 71 \\ + AC0 + 65 \\ \hline AC0 + 136 \end{array}$$

После анализа знаков слагаемых триггеры B1, F3, R, Z1 находятся в рабочем, а MZ — в исходном состоянии. На выходах АДД1 и АДД инверторов N46 и N48 вырабатываются сигналы L, которые обеспечивают выполнение арифметическим устройством операции сложения. Положение счетчика Z определяет управление 1-м разрядом. На выходах схем D11 и D15 при U = L вырабатываются сигналы 0, которые поступают на входы инверторов N29 и N38. С выходов MRS инверторов сигнал L поступает на вход и подготавливает для работы схему K6 управления регистром MR.

Триггеры UV и LES-SCHREIB находятся в исходном состоянии. С выходов U и LES инверторов N25 и N27 вырабатываются сигналы L, которые обеспечивают выполнение первого цикла считывания.

Во время первого цикла считывания происходит перезапись цифры 1 (0001) из тетрады ферритовых сердечников 1-го разряда регистра MR в тетраду триггеров A. Триггер A1 опрокидывается в рабочее состояние. На выходе A1F триггера вырабатывается сигнал L, который поступает на вход дифференцирующей цепи триггера E1. Импульс S1 через схему K74 опрокидывает триггер LES-SCHREIB в рабочее состояние. На выходах U и SCHREIB инверторов N26 и N27 вырабатываются сигналы L, которые обеспечивают выполнение первого цикла записи.

Во время первого цикла записи происходит перезапись цифры 1 (0001) из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра MR. Следующий импульс S1 через схему K74 опрокидывает триггер LES-SCHREIB в исходное состояние. Положительный перепад напряжения выхода SCHREIB инвертора N26 через дифференцирующую цепь опрокидывает триггер UV в рабочее состояние. С выхода V инвертора N28 сигнал L поступает на вход и открывает схему K117. С выхода схемы K117 сигнал L поступает через схему D21 на вход инвертора N43. С выхода инвертора N43 сигнал 0

поступает на вход схемы Д22. На остальные входы схемы Д22 поступают сигналы 0. С выхода схемы Д22 сигнал 0 поступает на вход инвертора N45. На выходе АС0 инвертора вырабатывается сигнал L, который подготавливает для работы схему К8 и обеспечивает управление регистром АС0. Одновременно с выхода АС0 инвертора N45 сигнал L через схему Д11 поступает на вход инвертора N29. С выхода MRS инвертора сигнал 0 поступает на вход и блокирует работу схемы К6 управления регистром MR.

На выходах V и LES инверторов N25 и N28 вырабатываются сигналы L, которые обеспечивают выполнение второго цикла считывания.

Во время второго цикла считывания происходит перезапись цифры 5 (0101) из тетрады 1-го разряда ферритовых сердечников регистра АС0 в тетраду триггеров А. Триггер А1 опрокидывается в исходное, а А4 — в рабочее состояние. Положительный перепад напряжения с выхода А1F триггера А1 через дифференцирующую цепь при SUB = 0 опрокидывает триггер Е1 в рабочее состояние.

С выхода Е1 триггера сигнал L поступает на вход и открывает схему К34. Очередной тактовый импульс S через схему К50 и дифференцирующую цепь при VER = 0 опрокидывает триггер Е1 в исходное состояние. С выхода Е1 триггера сигнал 0 поступает на вход и закрывает схему К34. Положительный перепад напряжения с выхода схемы К34 через дифференцирующую цепь опрокидывает триггер А2 в рабочее состояние.

Рабочее состояние триггеров А2 и А4 соответствует записи цифры 6 (0110), т. е. сумме слагаемых первых разрядов регистров MR и АС0 в тетраде триггеров А.

Следующий импульс S1 через схему К74 опрокидывает триггер LES-SCHREIB в рабочее состояние. На выходах V и SCHREIB инверторов N26 и N28 вырабатываются сигналы L, которые обеспечивают выполнение второго цикла записи.

Во время второго цикла записи происходит перезапись цифры 6 (0110) из тетрады триггеров А в тетраду ферритовых сердечников 1-го разряда регистра АС0.

Импульс VLS 1-го разряда через дифференцирующие цепи опрокидывает триггеры А2 и А4 в исходное состояние. Положительные перепады напряжения выходов А2F и А4F через дифференцирующие цепи при SUB = 0 опрокидывают триггеры Е2 и Е4 в рабочее состояние. Одновременно импульс VLS через схему К187 переключает счетчик Z для управления следующим, т. е. 2-м, разрядом. Импульс S1 через схему К74 и дифференцирующую цепь опрокидывает триггер LES-SCHREIB в исходное состояние. Положительный перепад напряжения с выхода SCHREIB инвертора N26 опрокидывает триггер UV в исходное состояние. На выходах U и LES инверторов N25 и N27 вырабатываются сигналы L, которые обеспечивают выполнение первого цикла считывания. Очередной тактовый импульс S через схему К60 и дифференцирующие цепи при $\overline{E2} = 0$ и $\overline{E4} = 0$ опрокидывает триггеры Е2 и Е4 в исходное состояние.

Циклы считывания-записи во 2-м разряде выполняются в последовательности, аналогичной описанию 1-го разряда.

Во время первого цикла считывания происходит перезапись цифры 7 (0111) из тетрады 2-го разряда ферритовых сердечников регистра MR в тетраду триггеров А. Триггеры А1, А2, А4 опрокидываются в рабочее состояние. С выходов А1F, А2F, А4F сигналы L поступают на входы дифференцирующих цепей триггеров Е1, Е2, Е4.

Во время первого цикла записи происходит перезапись цифры 7 (0111) из тетрады триггеров А в тетраду ферритовых сердечников 2-го разряда регистра MR.

Во время второго цикла считывания происходит перезапись цифры 6 (0110) из тетрады ферритовых сердечников 2-го разряда регистра АС0 в тетраду триггеров А. В результате считывания триггеры А2, А4 опрокидываются в исходное состояние.

Положительные перепады напряжения с выходов А2F и А4F триггеров через дифференцирующие цепи при SUB = 0 опрокидывают триггеры Е2 и Е4 в рабочее состояние. С выходов триггеров Е2 и Е4 сигналы L поступают на входы и открывают схемы К38 и К42.

Очередной тактовый импульс S через схему К60 и дифференцирующие цепи при $\overline{E2} = 0$ и $\overline{E4} = 0$ опрокидывает триггеры Е2 и Е4 в исходное состояние. С выходов Е2 и Е4 триггеров сигналы 0 поступают на входы и закрывают схемы К38 и К42. Положительные перепады напряжения с выходов схем через дифференцирующие цепи опрокидывают триггеры А4 и А8 в рабочее состояние. С выходов А4 и А8 инверторов N9 и N11 сигналы L поступают на входы и открывают схему К56. С выхода схемы К56 сигнал L поступает через схему Д5 на вход инвертора N17. С выхода X инвертора сигнал 0 поступает на вход и закрывает схему К71. На выходе схемы формируется положительный перепад напряжения, который через дифференцирующую цепь при U = 0 опрокидывает триггер Е8 в рабочее состояние. С выхода Е8 инвертора N21 сигнал L поступает на вход и открывает схему К64. Очередной тактовый импульс S через схему К70 и дифференцирующую цепь при S1 = 0 опрокидывает триггер Е8 в исходное состояние. С выхода Е8 инвертора N21 сигнал 0 поступает на вход и закрывает схему К64. Положительный перепад напряжения с выхода схемы К64 через дифференцирующую цепь при U = 0 опрокидывает триггер \overline{UBER} в рабочее состояние.

Положительный перепад напряжения с выхода \overline{UBER} триггера через дифференцирующие цепи при R = 0 опрокидывает триггеры Е1, Е2 в рабочее состояние. С выходов Е1 и Е2 сигналы L поступают на входы и подготавливают для работы схемы К34 и К38. Очередной тактовый импульс S через схему К60 и дифференцирующую цепь при $\overline{E2} = 0$ опрокидывает триггер Е2 в исходное состояние. С выхода Е2 триггера сигнал 0 поступает на вход и закрывает схему К38. Положительный перепад напряжения выхода схемы через дифференцирующую цепь опрокидывает триггер А4 в исходное состояние. Положительный перепад напряжения выхода А4F триггера через дифференцирующую цепь

при $SUB = 0$ опрокидывает триггер E4 в рабочее состояние. С выхода E4 триггера сигнал L поступает на вход и открывает схему K42. Очередной тактовый импульс S положительным перепадом напряжения через схемы K50, K60 и дифференцирующие цепи при $\bar{E}4 = 0$ и $VER = 0$ опрокидывает триггеры E1 и E4 в исходное состояние. С выходов E1 и E4 сигналы 0 поступают на входы и закрывают схемы K34 и K42. Положительные перепады напряжения выходов схем через дифференцирующие цепи опрокидывают триггеры A2 — в рабочее, A8 — в исходное состояние. Положительный перепад напряжения выхода A8F через дифференцирующую цепь при $SUB = 0$ опрокидывает триггер E8 в рабочее состояние. Следующий тактовый импульс S через схему K70 и дифференцирующую цепь при $S1 = 0$ опрокидывает триггер E8 в исходное состояние.

Второе переключение триггера E8 не изменяет рабочего состояния триггера ÜBER.

Во время переноса единиц переполнения двоичных разрядов тетрады A через триггеры тетрады E схема K49 находится в закрытом состоянии. С выхода схемы сигнал 0 поступает на вход инвертора N14. С выхода E инвертора сигнал L поступает на вход и открывает схему K166. С выхода схемы K166 сигнал L поступает через схему D25 на вход инвертора N69. С выхода M инвертора сигнал 0 поступает на вход и блокирует работу схем K74 и K162.

Закрытое состояние схемы K162 предотвращает запуск одновибратора формирования импульсов t , \bar{t} и создает задержку выполнения второго цикла записи.

В результате выполнения второго цикла считывания и переноса единиц переполнения двоичных разрядов триггеры A1, A2 и ÜBER остаются в рабочем состоянии, рабочее состояние триггеров соответствует записи цифры 3 (0011) в тетраде триггеров A и единицы переноса в тетраду старшего разряда, т. е. сумме слагаемых разряда.

После опрокидывания триггеров тетрады E в исходное состояние снимается блокировка схем K74 и K162 и в обычной последовательности выполняется второй цикл записи.

Во время выполнения второго цикла записи происходит перезапись цифры 3 (0011) из тетрады триггеров A в тетраду ферритовых сердечников 2-го разряда регистра ACO.

Опрокидывание триггеров тетрад A и E в исходное состояние, переключение счетчика Z и управление 3-м разрядом происходит в последовательности, аналогичной описанию опрокидывания триггеров тетрад A и E в исходное состояние и переключению счетчика Z в 1-м разряде.

В тетрадах ферритовых сердечников 3—15-го разрядов регистров MR и ACO записана информация цифры 0 (0000). Следовательно, первые циклы считывания-записи не изменяют исходного состояния триггеров тетрады A.

Во время второго цикла считывания на выходах LES, V, ÜBER инверторов N25, N28, N22 вырабатываются сигналы L, которые по-

ступают на входы и открывают схемы K68 и K28. После окончания цикла считывания триггер LES-SCHREIB-опрокидывается в рабочее состояние.

С выхода LES инвертора N25 сигнал 0 поступает на вход и закрывает схему K68. На выходе схемы формируется положительный перепад напряжения, который через дифференцирующую цепь при $U = 0$ обеспечивает опрокидывание триггера ÜBER в исходное состояние. Одновременно с выхода LES инвертора N25 сигнал 0 поступает на вход и закрывает схему K28. Положительный перепад напряжения выхода схемы K28 через дифференцирующую цепь опрокидывает триггер A1 в рабочее состояние.

Второй цикл записи из тетрады триггеров A перезаписывает цифру 1 (0001) в тетраду ферритовых сердечников 3-го разряда регистра ACO. В соответствии с примером циклы считывания-записи с 4-го по 15-й разряд включительно в последовательности, аналогичной описанию, выполняют поразрядное сложение $0 (0000) + 0 (0000)$.

Импульс VLS 15-го разряда через схему K187 обеспечивает опрокидывание триггеров Z1, Z2, Z4, Z8 в исходное состояние. Триггер Z16 опрокидывается в рабочее состояние и обеспечивает управление 16-м разрядом. С выходов $\bar{Z}1$, $\bar{Z}2$, $\bar{Z}4$, $\bar{Z}8$ инверторов N78, N80, N82, N85 и Z16 триггера сигналы L поступают на входы и открывают схему K196. С выхода схемы K196 сигнал L через инверторы N86, N87 поступает на вход S16 и открывает схему K212. С выхода схемы сигнал L поступает на вход инвертора N88. С выхода S16 инвертора сигнал 0 поступает на вход дифференцирующей цепи триггера Z16. Одновременно с выхода Z8 инвертора N84 сигнал 0 поступает на вход и закрывает схему K140. На выходе схемы формируется положительный перепад напряжения, который через дифференцирующие цепи одновременно опрокидывает триггер B1 в исходное, а F1 — в рабочее состояние. С выхода F1 инвертора N63 сигнал L поступает на управляющий вход и блокирует работу дифференцирующей цепи триггера Z1 при положительных перепадах напряжения на выходе схемы K183. С выхода $\bar{B}1$ инвертора N49 сигнал L поступает на вход и открывает схему K94. С выхода схемы K94 сигнал L поступает через схему D15 на вход инвертора N38. На выходе MRS инвертора вырабатывается сигнал 0, который блокирует работу схемы K6 и регистра MR. Следовательно, первые циклы считывания-записи 16-го разряда перезаписи кода знака числа регистра MR не производят. Вторые циклы считывания-записи 16-го разряда в обычной последовательности считывают и обратно записывают код знака числа в регистр ACO как знак результата операции.

Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Следующий импульс S1 через схемы K142, K194 и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггер R в исходное, а Z16 — в рабочее состояние.

С выхода R инвертора N58 сигнал 0 поступает на вход и закрывает схему K94. В результате на выходах MRS инверторов N29 и N38 вы-

рабатывается сигнал L, который обеспечивает управление регистром MR.

Положительный перепад напряжения с выхода R инвертора N58 через дифференцирующую цепь опрокидывает триггер F1 в исходное состояние. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние. Импульс S1 через схему K186 и дифференцирующую цепь опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z, работа которого обеспечивает индикацию второго слагаемого и знака числа 00000000 00000071, записанного в тетрадах ферритовых сердечников регистра MR 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0111 0001. В результате выполнения операции получена сумма слагаемых 136 и знак числа, которые записаны в соответствующих тетрадах ферритовых сердечников регистра AC0 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0001 0011 0110.

Триггер F2 остается в рабочем состоянии для перезаписи полученной суммы из AC0 в MR.

III.3.7. Превышение емкости регистра AC_n при сложении

В случае, когда количество десятичных разрядов суммы превышает емкость регистра AC_n , при выполнении операции сложения в 15-м разряде триггер ÜBER опрокидывается в рабочее состояние. С выхода ÜBER инвертора N22 сигнал L поступает на вход и подготавливает для работы схему K163. При переключении счетчика Z для управления 16-м разрядом триггер Z16 опрокидывается в рабочее состояние. С выхода Z16 триггера сигнал L поступает на вход и открывает схему K196. С выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K163. На выходе схемы вырабатывается сигнал L, который через схему D25 поступает на вход инвертора N69.

С выхода M инвертора сигнал 0 поступает на входы и блокирует работу схем K74 и K162.

Закрытое состояние схемы K162 предотвращает запуск одновибратора, который блокирует выполнение циклов считывания-записи и работу счетчика Z. В результате блокировки схемы управления усилителями анодов и катодов цифровых ламп закрываются и выключают свечение цифровых индикаторных ламп. Восстановление рабочего режима схемы арифметического устройства происходит после включения клавиши LÖ.

III.3.8. Вычитание $MR > AC0$

Последовательность выполнения операции разберем на примере вычитания чисел

$$\begin{array}{r} AC0 = -27 \\ + MR = +71 \\ \hline AC0 = +44 \end{array}$$

После анализа знаков триггеры B1, F2, F3, R, Z1, MZ находятся в рабочем состоянии.

На выходе SUB инвертора N47 вырабатывается сигнал L, который обеспечивает выполнение арифметическим устройством операции вычитания. Положение счетчика Z обеспечивает управление 1-м разрядом. С выходов схем D11 и D15 сигнал 0 поступает на входы инверторов N29 и N38. С выхода MRS инверторов сигнал L поступает на вход и подготавливает для работы схему K6. Управление регистром MR происходит при $U = L$, управление регистром AC0 обеспечивает схема K117 при $V = L$.

Первый цикл считывания производит перезапись цифры 1 (0001) из тетрады ферритовых сердечников 1-го разряда регистра MR в тетраду триггеров A. Триггер A1 опрокидывается в рабочее состояние. С выхода A1F триггера сигнал L через схемы K29 и D1 поступает на вход инвертора N4. Положительный перепад напряжения с выхода S1 инвертора через дифференцирующую цепь при $ADD = 0$ опрокидывает триггер E1 в рабочее состояние. Очередной тактовый импульс S через схему K50 при $VER = 0$ опрокидывает триггер E1 в исходное состояние. Схема K34 закрыта сигналом 0 выхода V.

Первый цикл записи производит перезапись цифры 1 (0001) из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра MR.

Второй цикл считывания производит перезапись цифры 7 (0111) из тетрады ферритовых сердечников 1-го разряда регистра AC0 в тетраду триггеров A. Триггер A1 опрокидывается в исходное, A2 и A4 — в рабочее состояние. Положительные перепады напряжения выходов C2 и C4 инверторов N6 и N8 через дифференцирующие цепи при $ADD = 0$ опрокидывают триггеры E2 и E4 в рабочее состояние. С выходов E2 и E4 триггеров сигналы L поступают на входы и открывают схемы K38 и K42. Очередной тактовый импульс S через схему K60 и дифференцирующие цепи при $E2 = 0$ и $E4 = 0$ опрокидывают триггеры E2 и E4 в исходное состояние. С выходов E2 и E4 триггеров сигналы 0 поступают на входы и закрывают схемы K38 и K42. Положительные перепады напряжения выходов схем через дифференцирующие цепи опрокидывают триггеры A4—в исходное и A8 — в рабочее состояние. Положительный перепад напряжения с выхода C8 инвертора N10 через дифференцирующую цепь при $ADD = 0$ опрокидывает триггер E8 в рабочее состояние. С выхода E8 триггера сигнал L поступает на входы и открывает схему K64.

Тактовый импульс S через схему K70 и дифференцирующую цепь при $S1 = 0$ опрокидывает триггер E8 в исходное состояние. С выхода E8 инвертора N21 сигнал 0 поступает на вход и закрывает схему K64. Положительный перепад напряжения с выхода схемы через дифференцирующую цепь при $U = 0$ опрокидывает триггер ÜBER в рабочее состояние. Положительный перепад напряжения выхода ÜBER инвертора N22 через дифференцирующую цепь при $R = 0$ опрокидывает триггеры E1 и E2 в рабочее состояние. С выходов E1 и E2 инвер-

торов N13 и N15 сигналы L поступают на вход и открывают схемы K34 и K38. Очередной тактовый импульс S через схему K60 опрокидывает триггер E2 в исходное состояние. С выхода E2 триггера сигнал 0 поступает на вход и закрывает схему K38. Положительный перепад напряжения с выхода схемы через дифференцирующую цепь опрокидывает триггер A4 в рабочее состояние. Положительный перепад напряжения выхода C4 инвертора N8 через дифференцирующую цепь при $ADD = 0$ опрокидывает триггер E4 в рабочее состояние. Следующий тактовый импульс S через схемы K50 и K60 опрокидывает триггеры E1 и E4 в исходное состояние. С выходов E1 и E4 инвертора N13 и триггера сигналы 0 поступают на входы и закрывают схемы K34 и K42. С выходов схем положительный перепад напряжения через дифференцирующие цепи опрокидывает триггеры A2 и A8 в исходное состояние.

Задержка выполнения второго цикла записи происходит аналогично описанию задержки при сложении.

Второй цикл записи производит перезапись цифры 4 (0100) из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра AC0.

Импульс VLS 1-го разряда опрокидывает триггер A4 в исходное состояние. Одновременно импульсом VLS через схему K187 переключает счетчик Z для управления следующим, т. е. 2-м разрядом.

Первый цикл считывания производит перезапись цифры 7 (0111) из тетрады ферритовых сердечников 2-го разряда регистра MR в тетраду триггеров A.

Триггеры A1, A2, A4 опрокидываются в рабочее состояние. Положительные перепады напряжения с выходов C1, C2, C4 инверторов N4, N6, N8 через дифференцирующие цепи при $ADD = 0$ опрокидывают триггеры E1, E2, E4 в рабочее состояние. Очередной тактовый импульс S через схему K60 и дифференцирующие цепи при $E2$ и $E4 = 0$ опрокидывает триггеры E2 и E4 в исходное состояние. Следующий тактовый импульс S через схему K50 и дифференцирующую цепь при $VER = 0$ опрокидывает триггер E1 в исходное состояние.

Первый цикл записи производит перезапись цифры 7 (0111) из тетрады триггеров A в тетраду ферритовых сердечников 2-го разряда регистра MR.

Второй цикл считывания производит перезапись цифры 2 (0010) из тетрады ферритовых сердечников 2-го разряда регистра AC0 в тетраду триггеров A. Триггер A2 опрокидывается в исходное состояние. Положительный перепад напряжения выхода LES инвертора N25 через схемы K28 и K68 опрокидывает триггеры ÜBER и A1 в исходное состояние.

Второй цикл записи производит перезапись цифры 4 (0100) из тетрады триггеров A в тетраду ферритовых сердечников 2-го разряда регистра AC0.

В соответствии с примером циклы считывания-записи с 3 по 15-й разряд включительно выполняют поразрядное вычитание 0 (0000) — 0 (0000).

Импульс VLS 15-го разряда в обычной последовательности переключает счетчик Z для управления следующим, 16-м, разрядом. После опрокидывания триггера Z16 в рабочее состояние с выхода S16 инвертора N88 сигнал 0 поступает на вход и закрывает схему K111. На выходах АДД1 и АДД вырабатываются сигналы L, на выходе SUB — сигнал 0.

В результате опрокидывания триггера Z8 в исходное состояние на выходе Z8 инвертора N84 формируется положительный перепад напряжения, который через схему K140 и дифференцирующую цепь при $ÜBER = 0$ опрокидывает триггеры F1 — в рабочее, а B1 — в исходное состояние. С выхода F1 инвертора N63 сигнал L поступает на вход и подготавливает для работы схему K65. На выходе B1 инвертора N49 вырабатывается сигнал L, который через схему K94 аналогично описанию операции сложения блокирует работу регистра MR. В результате первые циклы считывания-записи 16-го разряда перезаписи кода знака числа регистра MR не производят.

В конце первого цикла считывания положительный перепад напряжения с выхода LES инвертора N25 через схему K65 и дифференцирующую цепь при $MZ = 0$ опрокидывает триггеры ÜBER в рабочее состояние. Положительный перепад напряжения выхода ÜBER триггера через дифференцирующие цепи или $R = 0$ опрокидывает триггеры E1 и E2 в рабочее состояние. Тактовые импульсы S через схемы K50 и K60 и дифференцирующие цепи при $VER = 0$ опрокидывают триггеры E1 и E2 в исходное состояние.

Второй цикл считывания производит перезапись кода знака «минус» (0001) из тетрады ферритовых сердечников 16-го разряда регистра AC0 в триггеры тетрады A. Триггер A1 опрокидывается в рабочее состояние. В конце цикла считывания положительный перепад напряжения выхода LES инвертора N25 через схемы K28, K65, K68 и дифференцирующие цепи опрокидывает триггеры A1, ÜBER и MZ в исходное состояние. Положительный перепад напряжения выхода A1F через дифференцирующую цепь при $SUB = 0$ опрокидывает триггер E1 в рабочее состояние.

Схема K98 находится в открытом состоянии, и с выхода инвертора N39 сигнал 0 поступает на коллекторный вход и блокирует работу триггера A2. Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при $VER = 0$ опрокидывает триггер E1 в исходное состояние. С выхода E1 инвертора N13 сигнал 0 поступает на вход и закрывает схему K34. Положительный перепад напряжения с выхода схемы K34 не изменяет исходного состояния триггера A2.

В результате инвертирования знака результата операции второй цикл считывания-записи производит перезапись кода знака «плюс» (0000) из тетрады триггеров A в тетраду ферритовых сердечников 16-го разряда регистра AC0. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Очередной импульс S1 через схемы K142, K194

и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггер R — в исходное и Z16 — в рабочее состояние. Положительный перепад напряжения выхода R инвертора N58 через дифференцирующие цепи опрокидывает триггеры F1 и F3 в исходное состояние. После опрокидывания триггера Z16 в рабочее состояние происходит включение счетчика Z, работа которого обеспечивает индикацию вычитаемого и знака числа 000000000000071, записанного в тетрадах ферритовых сердечников регистра MR 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0111 0001. В результате выполнения операции вычитания получена разность 44 и знак числа, которые записаны в соответствующих тетрадах ферритовых сердечников регистра AC0: 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0100 0100.

III.3.9. Вычитание $MR < AC0$

Выполнение операции разберем на примере вычитания

$$\begin{array}{r} AC0 - 157 \\ - MR - 23 \\ \hline AC - 134 \end{array}$$

Последовательность выполнения операции аналогична описанию примера вычитания $MR > AC0$.

Операция вычитания в тетрадах триггеров A происходит в следующем порядке. Во время первого цикла считывания-записи 1-го разряда регистра MR происходит прямая перезапись цифры 3 (0011) в триггеры тетрады A и обратная перезапись цифры 3 (0011) в тетраду триггеров ферритовых сердечников регистра MR. Во время второго цикла считывания-записи 1-го разряда регистра AC0 происходит прямая перезапись цифры 7 (0111) в триггеры тетрады A и выполнение операции вычитания с обратной перезаписью арифметического дополнения разряда в тетраду ферритовых сердечников регистра AC0.

Тетрада триггеров A

1. Первый цикл считывания-записи.	0011
2. Второй цикл считывания-записи	<u>0111</u>
3. Корректирование	1100
4. Арифметическое дополнение 1-го разряда	<u>0110</u>
	0110
5. Состояние триггера ÜBER — рабочее	
Вычитание во 2-м и следующих разрядах выполняется в последовательности, аналогичной описанию 1-го разряда.	
1. Первый цикл считывания-записи.	0010
	<u>0101</u>
2. Второй цикл считывания-записи	1101

3. Вычитание единицы переноса тетрады младшего разряда	<u>1</u>
	1100
4. Корректирование	<u>0110</u>
	0110
5. Арифметическое дополнение 2-го разряда	
6. Состояние триггера ÜBER — рабочее	
Вычитание в 3-м разряде:	
1. Первый цикл считывания-записи	0000
	<u>0001</u>
2. Второй цикл считывания-записи	1111
	<u>0001</u>
3. Вычитание единицы переноса	1110
	<u>0110</u>
4. Корректирование	1000
5. Арифметическое дополнение 3-го разряда	
6. Состояние триггера ÜBER — рабочее	
Вычитание в 4—15-м разрядах:	
1. Первый цикл считывания-записи	0000
	<u>0000</u>
2. Второй цикл считывания-записи	0000
	<u>0001</u>
3. Вычитание единицы переноса	1111
	<u>0110</u>
	1001

4. Корректирование
5. Арифметическое дополнение 4-го разряда
6. Состояние триггера ÜBER — рабочее.

После вычитания в 15-м разряде в регистре AC0 будет записано арифметическое дополнение и код знака —99999999999866 (0001 1001 1001 1001 1001 1001 1001 1001 1001 1001 1001 1001 1001 1001 1001 1001 (S16 S1)). Триггер ÜBER находится в рабочем состоянии,

счетчик Z переключается для управления 16-м разрядом.

Положительный перепад напряжения выхода Z8 инвертора N84 через схему K140 и дифференцирующую цепь опрокидывает триггер V1 в исходное состояние. С выхода ÜBER инвертора N22 сигнал L поступает на управляющий вход дифференцирующей цепи и блокирует опрокидывание триггера F1 в рабочее состояние. С выхода F1 инвертора N63 сигнал 0 поступает на вход и блокирует работу схемы K65 и опрокидывание триггера MZ в исходное состояние.

Во время циклов считывания-записи 16-го разряда в обычной последовательности инвертируется знак числа и в 16-й разряд регистра AC0 записывается код знака «плюс» (0000). Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер

Z16 в исходное состояние. После опрокидывания триггера Z16 в исходное состояние на выходе S16 инвертора N87 формируется положительный перепад напряжения, который через схему K183 и дифференцирующую цепь при $F1 = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Одновременно положительный перепад напряжения с выхода схемы K183 через дифференцирующую цепь при $\bar{F3} = 0$ опрокидывает триггер F1 в рабочее состояние.

Триггер B1 находится в исходном состоянии, с выхода $\bar{B1}$ инвертора N49 сигнал L поступает на вход и открывает схему K94. С выхода открытой схемы сигнал L поступает на вход инвертора N38. С выхода MRS инвертора сигнал 0 поступает на вход U, блокирует работу схемы K6 управления регистром MR. Триггер MZ находится в рабочем состоянии, на выходе SUB инвертора N47 вырабатывается сигнал L, который обеспечивает выполнение операции вычитания.

Во время просчета счетчика Z из 0000000000000000 происходит вычитание дополнения 999999999999866 и инвертирование кода знака числа регистра AC0. В результате выполнения операции в регистре AC0 будет записано прямое число — 00000000000134 (0001 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0001 0011 0100).

После инвертирования знака числа регистра AC0 выключение счетчика Z, опрокидывание соответствующих триггеров в исходное состояние и индикация вычитаемого происходит в последовательности, аналогичной описанию примера вычитания $MR > AC$.

III.3.10. Перезапись информации AC0 → MR и включение индикации

Включение клавиш результата «=» после выполнения операции алгебраического сложения обеспечивает выполнение операции перезаписи со стиранием информации из регистра AC0 в регистр MR.

Замкнувшийся контакт клавиши через диоды шифратора функциональной клавиатуры подключает сигнал 0 на входы схем сопряжения L21, L25. С выходов FU0 и (=) 0 схем сигналы 0 поступают на управляющие входы дифференцирующих цепей триггеров B4 и VOR.

Импульс EING через дифференцирующие цепи при сигналах FU0 = 0 и (=) 0 = 0 опрокидывает триггеры B4 и VOR в рабочее состояние.

В последовательности описания раздела III.2.3 происходит подготовка к выполнению операции перезаписи. После окончания подготовительной части операции импульс S1 через схему K186 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z при EING2=L. Во время просчета счетчика Z выполняется операция перезаписи AC0 → MR при рабочем состоянии триггера F2.

Опрокидывание триггера F2 в рабочее состояние происходит при включении операции алгебраического сложения от клавиши «плюс» или «минус».

Управление работой регистров MR и AC0 происходит в следующем порядке. При $U = L$ и $LES = L$ схема K118 открыта, на выходе AC0 инвертора N45 вырабатывается сигнал L, который и обеспечивает управление работой регистра AC0. При $U=L$ и $SCHREIB=L$ схемы K118, K128 находятся в открытом состоянии. На выходе AC0 инвертора N45 вырабатывается сигнал 0, который блокирует работу регистра AC0. На выходе MRS инверторов N29 и N38 сигнал 0 вырабатывается только при $AC0 = L$. Остальное время на выходе MRS вырабатывается сигнал L, который обеспечивает управление работой регистра MR. При $V = L$ схема K85 находится в открытом состоянии. С выхода HV инвертора N34 сигнал 0 поступает на вход и блокирует работу усилителей воспроизведения.

Первый цикл считывания производит перезапись из тетрады ферритовых сердечников 1-го разряда регистра AC0 в тетраду триггеров A.

Первый цикл записи производит перезапись из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра MR. В результате перезаписи происходит искажение цифровой информации разряда регистра MR.

Второй цикл считывания производит без перезаписи в тетраду триггеров A считывание из тетрады ферритовых сердечников 1-го разряда и обеспечивает стирание информации регистра MR.

Второй цикл записи производит перезапись информации из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра MR. Перезапись остальных 14 разрядов и знака числа происходит аналогично.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\bar{S16} = 0$ опрокидывает триггер Z16 в исходное состояние. С выхода S16 инвертора N87 положительный перепад напряжения через схему K141 опрокидывает триггер R в рабочее состояние. Положительный перепад напряжения с выхода \bar{R} инвертора N57 через дифференцирующую цепь при $\bar{B4} = 0$ опрокидывает триггер F2 в исходное состояние. Очередной тактовый импульс S через схему K134 при $\bar{R} = 0$ опрокидывает триггер B4 в исходное состояние. Следующий импульс S1 через схему K142 при $Z + E8 = 0$ опрокидывает триггер R в исходное состояние. Одновременно импульс S1 через схему K194 и дифференцирующие цепи опрокидывает триггеры Z16 в рабочее и \bar{VOR} — в исходное состояние.

После перезаписи AC0 → MR в обычной последовательности происходит индикация информации, записанной в регистре MR.

Включение клавиш результата «=» при исходном состоянии триггера F2 обеспечивает перезапись MR → MR в последовательности, аналогичной описанию перезаписи AC0 → MR.

В этом случае схема K130 находится в открытом состоянии. С выхода AC0 инвертора N45 сигнал 0 поступает на вход, закрывает схему K8 и блокирует работу регистра AC0. Следовательно, циклы считывания записи производят перезапись информации тетрад регистра MR.

III.3.11. Перезапись информации $AC_n \rightarrow MR$ и включение индикации

Включение клавиши промежуточного итога « ∇I », « ∇II », « ∇III » после выполнения операции алгебраического сложения обеспечивает выполнение операции перезаписи без стирания алгебраической суммы одного из регистров AC в регистр MR .

1. Замкнувшийся контакт клавиши « ∇I » через диоды шифратора функциональной клавиатуры подключает сигнал 0 на входы схем сопряжения $L25$ и $L18$.

2. Контакт клавиши « ∇II » подключает сигнал 0 на входы схем сопряжения $L25$ и $L19$.

3. Аналогично контакт клавиши « ∇III » подключает сигнал 0 на входы схем сопряжения $L25$, $L28$, $L19$.

На соответствующих выходах $FU 0$, $(I) 0$, $(II) 0$ схем сопряжения вырабатываются сигналы 0, которые поступают на управляющие входы дифференцирующих цепей триггеров VOR , $F4$, $F5$.

При включении клавиши « ∇I » импульс $EING$ положительным перепадом напряжения через дифференцирующие цепи при $FU 0$, $(I) 0 = 0$ опрокидывает триггеры VOR и $F4$ в рабочее состояние и обеспечивает управление работой регистра $AC1$. Аналогично включение клавиши « ∇II » обеспечивает опрокидывание триггеров VOR и $F5$ в рабочее состояние и управление регистром $AC2$.

Включение клавиши « ∇III » обеспечивает опрокидывание триггеров VOR , $F4$, $F5$ в рабочее состояние и управление регистром $AC3$.

В описании раздела III.2.3 происходит подготовка к выполнению операции перезаписи. После окончания подготовительной части операции импульс $S1$ через схему $K186$ опрокидывает триггер $Z1$ в рабочее состояние и включает счетчик Z при $EING 2 = L$.

Во время просчета счетчика выполняется операция перезаписи без стирания $AC_n \rightarrow MR$, схема $K126$ находится в закрытом состоянии. Схема $K118$ при $U = L$ находится в открытом состоянии. С выхода схемы $K118$ сигнал L через схему $D21$ поступает на вход инвертора $N43$. С выхода инвертора сигнал 0 через схему $D23$ поступает на вход инвертора $N44$. С выхода AC инвертора сигнал L поступает на входы схем $K9$, $K10$, $K11$ и обеспечивает работу одного из регистров AC .

На выходе MRS инверторов $N38$, $N29$ при $V = L$ вырабатывается сигнал L , который обеспечивает работу регистра MR .

Первый цикл считывания производит перезапись из тетрады ферритовых сердечников 1-го разряда регистра AC_n в тетраду триггеров A .

Первый цикл записи производит перезапись из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра AC_n .

Второй цикл считывания производит без перезаписи в тетраду триггеров A считывание из тетрады ферритовых сердечников 1-го разряда регистра MR . (Схема $K85$ открыта, на выходе HV вырабатывается сигнал 0, который блокирует работу усилителя воспроизведения.) Второй цикл считывания производит перезапись из тетрады триггеров A в тетраду ферритовых сердечников 1-го разряда регистра MR .

Перезапись остальных 14 разрядов и знака числа происходит аналогично.

Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер $Z16$ в исходное состояние. Положительный перепад напряжения выхода $S16$ инвертора через схему $K141$ опрокидывает триггер R в рабочее состояние. Очередной импульс $S1$ через схему $K142$ при $Z + E8 = 0$ опрокидывает триггер R в исходное состояние. Положительный перепад напряжения выхода R инвертора $N58$ через дифференцирующую цепь опрокидывает триггер $F4$ ($F5$) в исходное состояние. Одновременно импульс $S1$ через схему $K194$ и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггер $Z16$ в рабочее и VOR — в исходное состояние.

После перезаписи $AC_n \rightarrow MR$ в обычной последовательности происходит индикация информации, записанной в регистре MR . При включении соответствующих клавиш окончательного итога «*I», «*II», «*III» выполняется операция перезаписи со стиранием алгебраической суммы одного из регистров AC_n в регистр MR . Последовательность выполнения операции соответствует описанию перезаписи без стирания. При выполнении операции триггер $F6$ находится в рабочем состоянии. С выхода $F6$ инвертора $N77$ сигнал L поступает на вход и подготавливает для работы схему $K125$. Во время выполнения первого цикла записи схема $K125$ находится в открытом состоянии. С выхода схемы $K125$ сигнал L через схему $D23$ поступает на вход инвертора $N44$. На выходе AC инвертора вырабатывается сигнал 0, который через схемы $K9$, $K10$, $K11$ блокирует работу соответствующего регистра AC .

Следовательно, во время каждого первого цикла записи из тетрады триггеров A в тетрады ферритовых сердечников регистра AC_n обратной записи не происходит.

III.4. УМНОЖЕНИЕ

III.4.1. Ввод сомножителей

Выполнение операции разберем на примере умножения $(-135,00) \times (+25,00) = -3375,00$.

Переключатель запятой установлен в положение «2» ($K = 2$). Ввод и индикация первого сомножителя $-135,00$ происходит в последовательности, аналогичной описанию разделов III.2; III.2.1; III.2.4.

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
АС0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0

После ввода первого сомножителя при включении клавиши умножения «X» замыкается соответствующий контакт и через диоды шифратора функциональной клавиатуры подключает сигнал 0 к входам схем сопряжения L20, L25. С выходов схем (X)0, FU0 сигнал 0 поступает на управляющие входы дифференцирующих цепей триггеров B2, VOR. Импульс EING через дифференцирующие цепи опрокидывает триггеры VOR и B2 в рабочее состояние.

После опрокидывания триггера VOR в рабочее состояние в последовательности, аналогичной описанию раздела III.2.3, происходит подготовка к выполнению операции умножения, т. е. сдвиг и установка первого сомножителя в регистре MR в соответствии с заданной степенью точности и просчет счетчика Z при EING2 = L.

Во время просчета счетчика Z выполняется операция перезаписи MR → МД/MR со стиранием в регистре МД ранее записанной информации. Во время перезаписи управление регистром MR происходит при U = L. Управление регистром МД обеспечивает схема K101 при V = L.

Во время первых циклов считывания-записи происходит перезапись цифры 0 (0000) в 1-м разряде регистра MR.

Во время второго цикла считывания перезаписи из тетрады ферритовых сердечников 1-го разряда регистра МД в тетраду триггеров А не происходит. Схема K85 при V = L находится в открытом состоянии. С выхода схемы K85 сигнал L поступает через схему D14 на вход инвертора N34. На выходе NV инвертора вырабатывается сигнал 0, который блокирует работу усилителей воспроизведения (стирание информации).

Во время второго цикла записи из тетрады триггеров А происходит перезапись цифры 0 (0000) в тетраду 1-го разряда ферритовых сердечников регистра МД.

Считывание-запись во 2-м разряде регистров MR и МД происходит аналогично считыванию-записи в 1-м разряде.

Во время первого цикла считывания из 3-го разряда регистра MR происходит перезапись цифры 5 (0101) в тетраду триггеров А.

Во время первого цикла записи из тетрады триггеров А в 3-й разряд регистра MR перезаписывается цифра 5 (0101).

Во время второго цикла считывания из тетрады ферритовых сердечников 3-го разряда регистра МД происходит считывание без перезаписи в тетраду триггеров А, т. е. стирание информации 3-го разряда регистра МД.

За время второго цикла записи из тетрады триггеров А происходит перезапись цифры 5 (0101) в тетраду ферритовых сердечников 3-го разряда регистра МД.

Перезапись остальных цифровых разрядов и знака числа происходит аналогично.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения выхода S16 инверто-

ра N87 через схему K141 опрокидывает триггер R в рабочее состояние. Очередной импульс S1 через схемы K142 и K194 и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггеры VOR и R—в исходное и Z16 — в рабочее состояние.

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
AC0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	0	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0

С выхода $\overline{S16}$ инвертора N88 сигнал 0 поступает на управляющий вход дифференцирующей цепи триггера Z16. Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Триггер B2 остается в рабочем состоянии.

После выключения счетчика Z импульс S1 через схему K186 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для индикации первого сомножителя. Ввод второго сомножителя происходит в последовательности, аналогичной описанию ввода первого сомножителя. После ввода второго сомножителя включается клавиша результата «=». Контакт клавиши «=» замыкается и через диоды шифратора функциональной клавиатуры подключает сигнал 0 к входам схем сопряжения L21 и L25. С выходов схем (=)0 и FU0 сигнал 0 поступает на управляющие входы дифференцирующих цепей триггеров VOR и B4.

Положительный перепад напряжения импульса EING через дифференцирующие цепи опрокидывает в рабочее состояние триггеры B4 и VOR. После опрокидывания триггера VOR в рабочее состояние в последовательности, аналогичной описанию раздела III.2.3, происходит подготовка к выполнению операции умножения, т. е. сдвиг, установка второго сомножителя в регистре MR в соответствии с заданной степенью точности и просчет счетчика Z при EING2 = L. Во время просчета счетчика Z исходное состояние триггера F2 обеспечивает перезапись информации MR → MR аналогично описанию раздела III.3.10. (Рабочее состояние триггера F2 обеспечивает выполнение операции перезаписи AC0 → MR со стиранием информации регистра AC0.)

В конце операции перезаписи MR → MR импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние. Положительный перепад напряжения выхода S16 инвертора N87 через схему K141 опрокидывает триггер R в рабочее состояние. Очередной импульс S1 через схему K194 и дифференцирующую цепь при $Z + E8 = 0$ опрокидывает триггеры Z16—в рабочее и VOR—в исходное состояние.

С выхода \overline{VOR} инвертора N59 сигнал L поступает на вход и откры-

вает схему K136. В результате открытого состояния схемы на выходе \overline{MUL} инвертора N52 вырабатывается сигнал 0, на выходе MUL инвертора N53 — сигнал L.

В соответствии с примером после ввода второго сомножителя расположение записанной информации в регистрах соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
AC0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	0	0	0	0	0	0	0	0	0	0	0	0	2	5	0	0

III.4.2. Анализ знаков сомножителей

После подготовительной части операции умножения выполняется анализ знаков сомножителей. В результате анализа знаков по состоянию триггера MZ определяется знак произведения. Исходное состояние триггера соответствует знаку произведения «плюс», рабочее — знаку произведения «минус».

Рабочее состояние триггера Z16 обеспечивает управление разрядом знаков сомножителей.

Схема K102 при $U = L$ находится в открытом состоянии. На выходе MDS инвертора N42 вырабатывается сигнал L, который поступает на вход схемы K7 и обеспечивает управление работой регистра МД. На выходе MRS инверторов N28, N39 при V и $LES = L$ вырабатывается сигнал L, который поступает на вход схемы K6 и обеспечивает управление регистром MR. Схема K123 при V и $SCHREIB = L$ находится в открытом состоянии. Следовательно, на выходе AC0 инвертора N45 вырабатывается сигнал L, который поступает на вход схемы K8 и обеспечивает управление регистром AC0.

При выполнении анализа знаков сомножителей возможны следующие четыре варианта.

1) $(-МД) \times (-MR)$.

Первый цикл считывания производит перезапись кода знака «минус» (0001) из тетрады ферритовых сердечников регистра МД в тетраду триггеров А.

Первый цикл записи производит обратную перезапись кода знака «минус» (0001) из тетрады триггеров А в тетраду ферритовых сердечников регистра МД ($MDS = L$).

Положительный перепад напряжения выхода U инвертора N27 через схему K132 и дифференцирующую цепь при $F3 = 0$ опрокидывает триггер A1 в исходное состояние.

Положительный перепад напряжения выхода A1 инвертора N5 через схему K157 опрокидывает триггер MZ в рабочее состояние.

Одновременно положительный перепад напряжения выхода A1F через дифференцирующую цепь при $SUB = 0$ опрокидывает триггер E1 в рабочее состояние. Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при $VER = 0$ опрокидывает триггер E1 в исходное состояние. (Опрокидывание триггера A2 через схему K34 блокируется открытым состоянием схемы K98.)

Второй цикл считывания производит перезапись кода знака «минус» из тетрады ферритовых сердечников регистра MR в тетраду триггеров А ($MRS = L$). Триггер A1 опрокидывается в рабочее состояние, на выходе C1 инвертора N4 вырабатывается сигнал 0. Схема K43 при $V = L$ находится в открытом состоянии, на выходах C4 и C8 инверторов N8 и N10 получаем сигналы 0.

Второй цикл записи производит запись метки X1 (в данном случае 1101) в 16-й разряд регистра AC0 ($AC0 = L$). Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Одновременно импульс VLS через схему K172 и дифференцирующие цепи опрокидывает триггеры A1 в исходное и F4 — в рабочее состояние. Положительный перепад напряжения с выхода A1 инвертора N5 через схему K157 опрокидывает триггер MZ в исходное состояние. Одновременно положительный перепад напряжения с выхода A1F через дифференцирующую цепь при $SUB = 0$ опрокидывает триггер E1 в рабочее состояние. Очередной тактовый импульс S через схему K50 опрокидывает триггер E1 в исходное состояние.

Таким образом, исходное состояние триггера MZ определяет положительный знак произведения.

С выхода $\overline{F4}$ инвертора N72 сигнал 0 поступает на вход и блокирует работу схемы K43. Положительный перепад напряжения с выхода Z16 триггера через дифференцирующую цепь при $\overline{R} = 0$ опрокидывает триггер F3 в рабочее состояние. Одновременно с выхода S16 сигнал 0 поступает на вход и закрывает схему K196. Положительный перепад напряжения с выхода S16 через схему K147 опрокидывает триггер F1 в рабочее состояние. С выхода $\overline{F3}$ сигнал 0 поступает на входы и блокирует работу схем K157 и K98. С выхода F3 сигнал L поступает на управляющий вход дифференцирующей цепи и блокирует работу схемы K132.

После анализа знаков сомножителей и записи метки X1 расположение записанной информации в регистрах соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
AC0	X ₁	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	0	0	0	0	0	0	0	0	0	0	0	0	2	5	0	0

2) $(+MD) \times (+MR)$.

Циклы считывания-записи не изменяют исходного состояния триггеров A1 и MZ. Во время второго цикла записи в 16-й разряд записывается метка X1 (1100). Исходное состояние триггера MZ определяет положительный знак произведения.

3) $(+MD) \times (-MR)$.

Первые циклы считывания-записи не изменяют исходного состояния триггеров A1 и MZ.

Вторые циклы считывания-записи выполняются в последовательности, аналогичной описанию примера $(-MD) \times (-MR)$, при этом триггер MZ опрокидывается в рабочее состояние. В 16-й разряд регистра ACO записывается метка X1 (1101). Рабочее состояние триггера MZ определяет отрицательный знак произведения.

4) $(-MD) \times (+MR)$.

Первые циклы считывания-записи выполняются в последовательности, аналогичной описанию примера $(-MD) \times (-MR)$.

Во время второго цикла считывания триггер A1 не изменяет исходного состояния. Триггер MZ остается в рабочем состоянии.

Во время второго цикла записи в 16-й разряд записывается метка X1 (1100).

Рабочее состояние триггера MZ определяет отрицательный знак произведения. После выполнения операции анализа знаков сомножителей триггеры B2 и R остаются в рабочем состоянии.

III.4.3. Опрос и сдвиг информации регистров ACO и MR

Цикл опроса определяет дальнейший режим работы арифметического устройства в зависимости от информации, записанной в 16-м разряде регистра MR, в том случае, когда в 16-м разряде регистра MR находится:

а) 0000 — происходит вычитание $0000 - 0001 = 1001$, после чего включается сдвиг информации регистров ACO и MR;

б) 0001 ÷ 1001 — происходит вычитание 0001, после чего выполняется операция сложения $MD + ACO \rightarrow ACO$;

в) метка X1 — непосредственно операция умножения выключается.

После анализа знаков примера очередной импульс S1 через схему K194 и дифференцирующую цепь при $Z + E8 = 0$ опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z. С выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K116, в результате чего на выходах АДД1 и АДД инверторов N46 и N48 вырабатываются сигналы 0. На выходе SUB инвертора N47 вырабатывается сигнал L. Положительный перепад напряжения с выхода АДД1 инвертора N46 через дифференцирующую цепь при $MUL = 0$ опрокидывает триггер ÜBER в рабочее состояние. Положительный перепад напряжения с выхода ÜBER через дифференцирующие цепи при $\bar{R} = 0$ опрокидывает триггеры E1 и E2 в рабочее состояние, так-

товые импульсы S последовательно через схемы K60 и K50 опрокидывают триггеры E1 и E2 в исходное состояние. На выходе MRS инверторов N38 и N29 при $U = L$, $LES = L$ вырабатываются сигналы L, которые через схему K6 обеспечивают управление работой регистра MR.

Первые циклы считывания-записи 16-го разряда не изменяют исходного состояния тетрад триггеров A и ферритовых сердечников регистра MR. Схема K82 при $U = L$ и SCHREIB = L находится в открытом состоянии. На выходе MR инверторов N29 и N38 вырабатывается сигнал 0, который через схему K6 блокирует работу регистра MR.

Второй цикл считывания 16-го разряда регистра MR не изменяет исходного состояния триггеров тетрады A. Положительный перепад напряжения выхода LES инвертора N25 через схемы K28 и K68 опрокидывает триггеры A1 в рабочее и ÜBER — в исходное состояние. Положительный перепад напряжения с выхода C1 инвертора N4 через дифференцирующую цепь при АДД = 0 опрокидывает триггер E1 в рабочее состояние. Следующий тактовый импульс S через схему K50 при VER = 0 опрокидывает триггер E1 в исходное состояние.

Положительный перепад напряжения с выхода E1 триггера через схему K34 опрокидывает триггер A2 в рабочее состояние. Положительный перепад напряжения с выхода C2 инвертора N6 через дифференцирующую цепь при АДД = 0 опрокидывает триггер E2 в рабочее состояние:

Следующий тактовый импульс S через схему K60 и дифференцирующую цепь при $\bar{E2} = 0$ опрокидывает триггер E2 в исходное состояние. Положительный перепад напряжения с выхода E2 триггера через схему K38 опрокидывает триггер A4 в рабочее состояние. Положительный перепад напряжения с выхода C4 инвертора N8 через дифференцирующую цепь при АДД = 0 опрокидывает триггер E4 в рабочее состояние. Следующий тактовый импульс S через схему K60 и дифференцирующую цепь при $\bar{E4} = 0$ опрокидывает триггер E4 в исходное состояние.

Положительный перепад напряжения с выхода E4 триггера через схему K42 опрокидывает триггер A8 в рабочее состояние. Положительный перепад напряжения с выхода C8 инвертора N10 через дифференцирующую цепь при АДД = 0 опрокидывает триггер E8 в рабочее состояние. Следующий тактовый импульс S через схему K70 и дифференцирующую цепь при S1 = 0 опрокидывает триггер E8 в исходное состояние. Положительный перепад напряжения с выхода E8 инвертора N21 через схему K64 и дифференцирующую цепь при $U = 0$ опрокидывает триггер ÜBER в рабочее состояние. Положительный перепад напряжения с выхода ÜBER триггера через дифференцирующие цепи при $\bar{R} = 0$ опрокидывает триггеры E1 и E2 в рабочее состояние.

Следующий тактовый импульс S через схему K60 и дифференцирующую цепь при $\bar{E2} = 0$ опрокидывает триггер E2 в исходное состояние. Положительный перепад напряжения с выхода E2 триггера через схему K38 опрокидывает триггер A4 в исходное состояние.

Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при $\overline{VER} = 0$ опрокидывает триггер E1 в исходное состояние.

Положительный перепад напряжения с выхода E1 триггера через схему K34 опрокидывает триггер A2 в исходное состояние. В результате переноса единиц переполнения двоичных разрядов выполнено вычитание 0—1 (0000 — 0001). В триггерах тетрады A записана цифра 9 (1001).

Второй цикл записи производит перезапись цифры 9 (1001) из тетрады триггеров A в тетраду ферритовых сердечников 16-го разряда регистра MR.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K148 и дифференцирующую цепь при АДД = 0 опрокидывает триггер F1 в исходное состояние.

После опроса расположение информации, записанной в регистрах МД, АСО, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	X ₁	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	9	0	0	0	0	0	0	0	0	0	0	0	2	5	0	0

Очередной импульс S1 через схему K155 и дифференцирующие цепи при $\overline{UBER} = 0$ опрокидывает триггеры Z1 и VER в рабочее состояние и включает счетчик Z. Опрокидывание триггера VER в рабочее состояние обеспечивает выполнение сдвига информации регистров АСО и MR. На выходе \overline{VER} инвертора N67 вырабатывается сигнал 0, который поступает на коллекторный вход, опрокидывает и блокирует в рабочем состоянии триггер UV. Схемы K124 и K123 при V, LES и SCHREIB = L поочередно находятся в открытом состоянии. В результате при V = L с выхода схемы D21 сигнал L поступает на вход инвертора N43. С выхода инвертора сигнал 0 поступает на вход схемы D22. С выхода схемы сигнал 0 поступает на вход инвертора N45. На выходе АСО инвертора получаем сигнал L, который через схему K8 обеспечивает управление работой регистра АСО. Сдвиг информации регистра АСО выполняется в последовательности, аналогичной описанию сдвига при вводе.

Во время просчета счетчика Z с 1 по 15-й разряд происходит сдвиг цифры 0 (0000).

Цикл считывания 16-го разряда регистра АСО производит перезапись метки X1 (1100) в тетраду триггеров A.

Цикл записи производит перезапись цифры 0 (0000) из тетрады

триггеров E в тетраду ферритовых сердечников 16-го разряда регистра АСО.

Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггеры A4 и A8 тетрады A в исходное состояние. Положительные перепады напряжения выходов A4 и A8 инверторов N9 и N11 через дифференцирующие цепи при SUB = 0 опрокидывают триггеры E4 и E8 в рабочее состояние. Одновременно импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние.

Положительный перепад напряжения с выхода VLS инвертора N87 через схему K182 и дифференцирующую цепь при F6 = 0 опрокидывает триггер Z1 в рабочее состояние. Одновременно положительный перепад напряжения с выхода S16 через схему K147 и дифференцирующую цепь при F1 = 0 опрокидывает триггер F1 в рабочее состояние. С выхода F1 инвертора N62 сигнал 0 поступает на входы и закрывает схемы K123 и K124.

В результате на выходе АСО инвертора N45 вырабатывается сигнал 0, на выходе MRS инверторов N29 и N38 — сигнал L, который через схему K6 обеспечивает управление работой регистра MR.

Цикл считывания производит перезапись цифры 0 (0000) из тетрады ферритовых сердечников 1-го разряда в тетраду триггеров A.

Цикл записи производит перезапись метки X1 (1100) из тетрады триггеров E в тетраду ферритовых сердечников 1-го разряда регистра MR.

Импульс VLS 1-го разряда через схему K187 переключает счетчик Z, который обеспечивает управление 2-м разрядом.

Сдвиг информации 2—15-го разрядов регистра MR выполняется в последовательности, аналогичной описанию сдвига при вводе.

Цикл считывания 16-го разряда производит перезапись цифры 9 (1001) из тетрады ферритовых сердечников в тетраду триггеров A.

Цикл записи в соответствии с примером производит перезапись цифры 0 (0000) из тетрады триггеров E в тетраду ферритовых сердечников 16-го разряда регистра MR. Импульс VLS 16-го разряда через дифференцирующие цепи опрокидывает триггеры A1 и A8 в исходное состояние и обеспечивает перезапись цифры 9 (1001) из тетрады триггеров A в тетраду триггеров E. Одновременно импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K148 и дифференцирующую цепь при F1 = 0 опрокидывает триггер VER в исходное состояние. Положительный перепад напряжения с выхода VER инвертора N68 через дифференцирующие цепи опрокидывает триггеры UV и UBER в исходное состояние. Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при VER = 0 опрокидывает триггер E1 в исходное состояние. Следующий тактовый импульс S через схему K70 и дифференцирующую цепь при S1 = 0 опрокидывает триггер E8 в исходное состояние.

После сдвига расположение информации, записанной в регистрах МД, АСО и MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	0	0	0	0	0	0	0	0	0	0	0	2	5	0	0	X ₁

Очередной импульс S1 через схему K194 при $Z + E8 = 0$ опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z для опроса 16-го разряда регистра MR.

Опрос, вычитание 0—1 и сдвиг информации регистров АСО и MR выполняется в последовательности, аналогичной описанию раздела III.4.3. В соответствии с примером последней таблицы после 11 циклов опроса и сдвига цифра 2 (0011) записывается в 16-й разряд регистра MR.

В результате выполнения 11 циклов опроса и сдвига расположение информации, записанной в регистрах МД, АСО и MR, соответствует следующей таблице:

	16	15	14	13	12	10	11	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	2	5	0	0	X ₁	0	0	0	0	0	0	0	0	0	0	0

III.4.4. Опрос и сложение информации регистров МД + АСО → АСО

После сдвига и записи цифры 2 (0010) в 16-й разряд регистра MR в обычной последовательности включается опрос регистра MR.

Первый цикл считывания производит перезапись цифры 2 (0010) из тетрады ферритовых сердечников 16-го разряда регистра MR в тетраду триггеров А.

Во время первого цикла записи схема K82 находится в открытом состоянии. С выхода MRS инверторов N29 и N38 сигнал 0 поступает на вход схемы K6 и блокирует работу регистра MR. В результате перезаписи цифры 2 (0010) в 16-й разряд регистра MR не происходит.

Второй цикл считывания производит перезапись цифры 0 (0000) из 16-го разряда регистра MR в тетраду триггеров А. Положительный

перепад напряжения с выхода LES инвертора N25 через схему K68 и дифференцирующую цепь при $U = 0$ опрокидывает триггер ÜBER в исходное состояние. Одновременно положительный перепад напряжения сигнала LES через схему K28 опрокидывает триггер A1 в рабочее состояние. Положительный перепад напряжения с выхода C1 инвертора N4 через дифференцирующую цепь при АДД = 0 опрокидывает триггер E1 в рабочее состояние. Очередной тактовый импульс S через схему K50 и дифференцирующую цепь при VER = 0 опрокидывает триггер E1 в исходное состояние. Положительный перепад напряжения с выхода E1 инвертора N13 через схему K34 опрокидывает триггер A2 в исходное состояние. В результате переноса единиц переполнения двоичных разрядов произошло вычитание единицы 0010—0001.

Второй цикл записи из тетрады триггеров А перезаписывает цифру 1 (0001) в тетраду ферритовых сердечников 16-го разряда регистра MR.

Импульс VLS 16-го разряда через дифференцирующие цепи при $\overline{S16} = 0$ опрокидывает триггеры A1 и Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения с выхода S16 инвертора N87 через схему K148 и дифференцирующую цепь при АДД = 0 опрокидывает триггер F1 в исходное состояние. Очередной импульс S1 через схему K155 опрокидывает в рабочее состояние триггер Z1 и включает счетчик Z.

Во время работы счетчика Z выполняется операция сложения МД + АСО → АСО. Схема K103 при $U = L$ находится в открытом состоянии. На выходе MDS инвертора N42 вырабатывается сигнал L, который поступает на вход схемы K7 и обеспечивает управление работой регистра МД.

Схемы K123 и K124 при V и LES, SCHREIB = L поочередно находятся в открытом состоянии. Следовательно, при V = L с выхода АСО сигнал L поступает на вход схемы K8 и обеспечивает управление работой регистра АСО. Выполнение операции сложения МД + АСО → АСО происходит в последовательности, аналогичной описанию операции сложения MR + АСО → АСО. В 16-м разряде операция сложения не происходит. Схема K103 при U и $\overline{S16} = 0$ находится в закрытом состоянии, с выхода MDS инвертора N42 сигнал 0 поступает на вход схемы K7 и блокирует работу регистра МД, в результате знак множителя в регистре МД сохраняется.

При V = L происходит перезапись информации 16-го разряда регистра АСО.

Импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения с выхода S16 инвертора N87 через схему K147 опрокидывает триггер F1 в рабочее состояние.

После первого сложения МД + АСО → АСО расположение информации, записанной в регистрах МД, АСО, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
MR	1	5	0	0	X ₁	0	0	0	0	0	0	0	0	0	0	0

Очередной импульс S1 через схему K194 и дифференцирующую цепь при $Z + E8 = 0$ опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z для опроса 16-го разряда регистра MR.

Во время опроса происходит вычитание единицы из тетрады 16-го разряда регистра MR (0001 — 0001 = 0000). После вычитания включается выполнение операции сложения $МД + АСО \rightarrow АСО$.

В результате второго сложения $МД + АСО \rightarrow АСО$ расположение информации, записанной в регистрах МД, АСО, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	0	0	0	0	2	7	0	0	0
MR	0	5	0	0	X ₁	0	0	0	0	0	0	0	0	0	0	0

Во время следующего опроса происходит вычитание единицы из тетрады 16-го разряда регистра MR (0000 — 0001 = 1001). После вычитания 0—1 включается сдвиг информации регистров АСО и MR.

В результате сдвига расположение информации, записанной в регистрах МД, АСО, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	0	0	0	0	2	7	0	0	0
MR	5	0	0	X ₁	0	0	0	0	0	0	0	0	0	0	0	0

Выполнение операций опроса и сложения $МД + АСО \rightarrow АСО$, опроса и сдвига информации регистров АСО и MR происходит до записи метки X1 (1100) в 16-й разряд регистра MR.

В соответствии с примером после пяти операций опроса и сложения расположение информации, записанной в регистрах МД, АСО, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	0	0	0	3	3	7	5	0	0
MR	0	0	0	X ₁	0	0	0	0	0	0	0	0	0	0	0	0

В результате выполнения 3-х операций опроса и сдвига информации регистров АСО, MR метка X1 (1100) будет записана в 16-й разряд регистра MR. Расположение информации, записанной в регистрах МД, АСО, MR, будет соответствовать следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	0	0	0	0	0	0	0	3	3	7	5	0	0	0	0	0
MR	X ₁	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

III.4.5. Отбрасывание разрядов и округление

После записи метки X1 (1100) в 16-й разряд регистра MR в обычной последовательности включается опрос. Первый цикл считывания производит перезапись метки X1 (1100) из тетрады ферритовых сердечников 16-го разряда регистра MR в тетраду триггеров А. Триггеры А4 и А8 опрокидываются в рабочее состояние. С выходов А4 и А8 инверторов N9 и N11 сигналы L поступают на входы и открывают схему K56. На выходе X инвертора N18 вырабатывается сигнал L, который поступает на вход и открывает схему K73. Положительный перепад напряжения с выхода LES инвертора N25 через схему K73 и дифференцирующие цепи при АДД = 0 опрокидывает триггеры F4 в исходное и F5 — в рабочее состояние. С выхода F5 инвертора N75 сигнал L поступает на вход и открывает схему K52. Положительный перепад напряжения с выхода G1 инвертора N12 через дифференцирующую цепь опрокидывает триггер А8 в исходное состояние.

Переключатель запятой находится в положении 2 ($K = 2$).

На выходах G220 и G110 переключателя вырабатываются сигналы 0, которые поступают на соответствующие управляющие входы дифференцирующих цепей триггеров Z1 и Z2. Положительный перепад напряжения с выхода G1 инвертора N12 через дифференцирующие цепи при G220, G110 = 0 опрокидывает триггеры Z1 и Z2 в рабочее состояние. Рабочее состояние триггеров Z1 и Z2 создает управление 3-м разрядом. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K148 и дифференцирующую цепь при АДД = 0 опрокидывает триггер F1 в исходное состояние. Одновременно с выхода S16 сигнал 0 поступает на вход и закрывает схему K116.

В результате на выходах АДД1 и АДД инверторов N46 и N48 происходит изменение сигналов с 0 на L.

Во время первого цикла записи схемы K82 и K95 находятся в открытом состоянии. С выхода MRS инверторов N29 и N38 сигнал 0 поступает на вход схемы K6 и блокирует работу регистра MR. Одновременно на выходах AC, AC0 и MDS инверторов N42, N44, N45 вырабатываются сигналы 0, которые поступают на входы схем K7 — K10 и блокируют работу регистров AC0, AC1, AC2, AC3, MD. Следовательно, перезаписи остатка метки X1 (0100) не происходит.

Схема K124 при V и LES = L находится в открытом состоянии. С выхода AC0 инвертора N45 сигнал L поступает на вход схемы K8 и обеспечивает управление регистром AC0.

В соответствии с примером во время второго цикла считывания происходит перезапись цифры 0 (0000) из тетрады ферритовых сердечников 3-го разряда регистра AC0 в тетраду триггеров A. На выходе LES инвертора N25 формируется положительный перепад напряжения, который через схемы K28 и K68 опрокидывает триггеры ÜBER в исходное и A1 — в рабочее состояние.

Рабочее состояние триггеров A1 и A4 соответствует записи в тетраде триггеров округляющей цифры 5 (0101). Триггер UV находится в рабочем состоянии, с выхода V инвертора N28 сигнал L поступает на вход и открывает схему K43. На выходах C1, C4, C8 вырабатываются сигналы 0, которые поступают на входы схем K24, K2, K25 и блокируют работу каскадов запрета записи. Следовательно, во время второго цикла записи в тетраду ферритовых сердечников 3-го разряда регистра AC0 записывается метка X2 (1101).

Импульс VLS 3-го разряда через схему K187 переключает счетчик Z для управления 4-м разрядом. Одновременно импульс VLS через схему K172 и дифференцирующую цепь опрокидывает триггер F4 в рабочее состояние. Во время первых циклов считывания-записи 4-го разряда при U = L на выходах AC0, AC, MDS, MRS инверторов N29, N38, N42, N44, N45 вырабатываются сигналы 0, которые поступают на входы схем K6, K7, K8, K9, K10, K11 и блокируют работу регистров AC0, MD, MR, AC1, AC2, AC3. (Управление работой регистра MR блокируется через схему K95.)

После первых циклов считывания-записи схема K124 при V = L, LES = L и схема K123 при V = L, SCHREIB = L находятся в открытом состоянии. На выходе AC0 инвертора N45 вырабатывается сигнал L, который обеспечивает управление регистром AC0.

Второй цикл считывания из тетрады ферритовых сердечников 4-го разряда производит перезапись цифры 0 (0000) в тетраду триггеров A.

Второй цикл записи из тетрады триггеров A производит перезапись цифры 0 (0000) в тетраду ферритовых сердечников 4-го разряда регистра AC0.

Импульс VLS 4-го разряда через схему K187 переключает счетчик Z для управления 5-м разрядом.

Перезапись остальных разрядов регистра AC0 происходит в аналогичной последовательности.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16}=0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K147 опрокидывает триггер F1 в рабочее состояние.

После записи метки X2 расположение информации, записанной в регистрах MD, AC0, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
MD	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
AC0	0	0	0	0	0	0	0	3	3	7	5	0	0	X ₁	0	0
MR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

III.4.6. Общий случай округления

До начала формирования метки X2 в соответствующем разряде регистра AC0 записана одна из цифр от 0001 до 1001. Во время второго цикла считывания из тетрады ферритовых сердечников данная цифра перезаписывается в тетраду триггеров A, где происходит сложение с остатком метки X1 (0100).

Положительный перепад напряжения выхода LES инвертора N25 через схему K68 опрокидывает триггер ÜBER в исходное состояние. Одновременно положительный перепад напряжения LES через схему K28 изменяет положение триггера A1. Опрокидывание триггера увеличивает на единицу цифру, записанную в тетраде триггеров A.

В случаях записи в тетраду триггеров A во время второго цикла считывания цифры больше 4 (0100) в обычной последовательности происходит перенос единиц переполнения двоичных разрядов. В результате переноса положительный перепад напряжения с выхода E8 инвертора N21 через схему K64 и дифференцирующую цепь при U = 0 опрокидывает триггер ÜBER в рабочее состояние. Во время второго цикла записи происходит формирование и запись метки X2 в тетраду ферритовых сердечников данного разряда регистра AC0. Метка X2 в зависимости от результата сложения считанной цифры с округляющей цифрой 5 (0101) может принимать значения от 1100 до 1111.

Импульс VLS данного разряда обеспечивает опрокидывание триггера F4 в рабочее состояние и переключение счетчика Z для управления следующим разрядом.

В следующем разряде первые циклы считывания-записи выполняются без управления регистрами, т. е. на выходах AC0, AC, MDS, MRS соответствующих инверторов вырабатываются сигналы 0, которые блокируют работу регистров.

Второй цикл считывания производит перезапись информации тетрады ферритовых сердечников в тетраду триггеров A. Положительный перепад напряжения с выхода LES инвертора N25 опрокидывает триггер

гер ÜBER в исходное состояние. Одновременно положительный перепад напряжения с выхода LES через схему K28 изменяет положение триггера A1 и обеспечивает сложение цифры, считанной из разряда регистра AC0 с единицей округления.

Второй цикл записи из тетрады триггеров A производит перезапись результата сложения в тетраду ферритовых сердечников данного разряда регистра AC0.

Когда в результате округления получается единица переноса из 16-го разряда регистра AC0, импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Одновременно импульс VLS через схему K182 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Триггер ÜBER остается в рабочем состоянии.

Положительный перепад напряжения с выхода S16 инвертора N87 через схему K147 и дифференцирующую цепь при $F1 = 0$ опрокидывает триггер F1 в рабочее состояние.

С выхода $\overline{F1}$ инвертора N62 сигнал 0 поступает на вход и закрывает схему K95. В результате на выходе MRS инверторов N29 и N38 вырабатывается сигнал L, который обеспечивает управление регистром MR.

Первый цикл считывания перезаписывает цифру 1-го разряда регистра MR в тетраду триггеров A.

Во время первого цикла записи схема K82 находится в открытом состоянии. На выходе MRS инверторов вырабатывается сигнал 0, который поступает на вход схемы K6 и блокирует работу регистра MR.

В конце второго цикла считывания 1-го разряда регистра MR положительный перепад напряжения выхода LES инвертора N25 через схему K68 и дифференцирующую цепь при $U = 0$ опрокидывает триггер ÜBER в исходное состояние.

Одновременно положительный перепад напряжения с выхода LES через схему K28 изменяет состояние триггера A1. В результате этого в тетраде триггеров A происходит сложение считанной цифры и единицы переноса.

Во время второго цикла записи из тетрады триггеров A результат сложения перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра MR.

Просчет счетчика Z и перезапись тетрад ферритовых сердечников регистра MR происходит до 16-го разряда включительно. После выключения счетчика Z триггер F1 остается в рабочем состоянии.

III.4.7. Опрос и сдвиг произведения из регистра AC0 в регистр MR

После округления и записи метки X2 включается опрос и выполняется сдвиг информации регистров AC0 и MR до записи метки X2 в 16-й разряд регистра AC0. В результате выполнения 12 операций опроса и сдвига расположение информации в регистрах MD, AC0, MR соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
MD	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
AC0	0	X ₂	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	0	0	0	0	0	0	0	0	0	0	0	3	3	7	5	0

В обычной последовательности включается 13-й опрос и выполняется сдвиг информации регистров AC0 и MR.

Цикл считывания производит перезапись последней цифры произведения согласно примеру 0 (0000) из тетрады ферритовых сердечников 16-го разряда регистра AC0 в тетраду триггеров A.

В тетраде триггеров E записана метка X2 (1101), ранее считанная из 15-го разряда регистра AC0. Триггеры E4 и E8 находятся в рабочем состоянии. С выходов E4 и E8 сигналы L поступают на входы и открывают схему K59.

С выхода X инвертора N18 сигнал L поступает на вход и открывает схему K175.

Цикл записи из тетрады триггеров E перезаписывает метку X2 (1101) в тетраду ферритовых сердечников 16-го разряда регистра AC0.

Импульс VLS 16-го разряда через дифференцирующие цепи опрокидывает триггеры тетрады A в исходное состояние и производит перезапись последней цифры произведения 0 (0000) в триггеры тетрады E.

Одновременно импульс VLS через схемы K182 и K175 и дифференцирующие цепи при $\overline{S16} = 0$, $F6 = 0$, $\overline{MUL} = 0$ опрокидывает триггер Z16 в исходное, а Z1 и F6 — в рабочее состояние.

Положительный перепад напряжения с выхода S16 инвертора N87 через схему K147 и дифференцирующую цепь при $F1 = 0$ опрокидывает триггер F1 в рабочее состояние и обеспечивает управление регистром MR. Положение счетчика Z обеспечивает управление 1-м разрядом.

Цикл считывания производит перезапись предпоследней цифры произведения из тетрады ферритовых сердечников 1-го разряда регистра MR в триггеры тетрады A.

Цикл записи из тетрады триггеров E перезаписывает последнюю цифру произведения 0 (0000) в тетраду ферритовых сердечников 1-го разряда регистра MR. Последовательная перезапись информации в регистре MR обеспечивает сдвиг и запись произведения в соответствии с заданной степенью точности.

Триггер MZ находится в рабочем состоянии и определяет отрицательный знак произведения. Импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние. Положительный перепад напряжения с выхода S16 инвертора через схемы K147, K148 и дифференцирующие цепи при $\overline{F1} = 0$, $\overline{F6} = 0$ опрокидывает триггеры F1 и VER в исходное состояние. Положительный перепад напряжения с выхода VER инвертора N68 через дифференци-

рующую цепь опрокидывает триггер ÜBER (перенос) в исходное состояние.

После выключения сдвига произведения расположение информации, записанной в регистрах МД, АСО, MR, соответствует следующей таблице:

	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
МД	1	0	0	0	0	0	0	0	0	0	0	1	3	5	0	0
АСО	X ₂	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MR	0	0	0	0	0	0	0	0	0	0	3	3	7	5	0	0

III.4.8. Стирание информации регистра АСО

Очередной импульс S1 через схемы K155, K194 и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггеры Z1 и Z16 в рабочее состояние и включает счетчик Z. Работа регистра MR блокируется открытым состоянием схемы K95 при F3 = L.

Во время просчета счетчика Z на выходе АСО инвертора N45 вырабатывается сигнал L, который обеспечивает управление работой регистра АСО через схему K124 только при V = L и LES = L, т. е. на время второго цикла считывания. При V = L и SCHREIB = L схема K123 закрыта сигналом 0 на входе F6. В результате на выходе АСО инвертора N45 вырабатывается сигнал 0, который поступает на вход схемы K8 и блокирует работу регистра АСО. Следовательно, во время цикла считывания каждого разряда происходит только перезапись тетрад ферритовых сердечников в тетраду триггеров А. Отсутствие записи из тетрад триггеров А в тетрады ферритовых сердечников обеспечивает стирание информации регистра АСО.

Цикл считывания обеспечивает перезапись метки X2 (1101) из тетрады ферритовых сердечников 16-го разряда в тетраду триггеров А. Триггеры А4 и А8 опрокидываются в рабочее состояние. С выходов А1, А4 и А8 инверторов N9 и N11 сигналы L поступают на входы и открывают схему K56. На выходе X инвертора N17 формируется положительный перепад напряжения, который через схему K71 опрокидывает триггер E8 в рабочее состояние. С выхода E8 инвертора N21 сигнал 0 поступает на вход и закрывает схему K49. С выхода E инвертора N14 сигнал L поступает на вход и открывает схему K166. С выхода M инвертора N69 сигнал 0 поступает на вход схемы K162 и блокирует формирование импульсов t и t̄ для цикла записи.

Очередной тактовый импульс S через схему K71 и дифференцирующую цепь опрокидывает триггер S1 в исходное состояние. Импульс S1 через схему K74 и дифференцирующую цепь опрокидывает триггер

LES — SCHREIB в рабочее состояние. Следующий тактовый импульс S через схему K70 и дифференцирующую цепь при S1 = 0 опрокидывает триггер E8 в исходное состояние. Положительный перепад напряжения с выхода E8 инвертора N21 через схему K64 и дифференцирующую цепь при U = 0 опрокидывает триггер ÜBER в рабочее состояние. Положительный перепад напряжения с выхода ÜBER триггера через дифференцирующие цепи при R̄ = 0 опрокидывает триггеры E1 и E2 в рабочее состояние. Очередной тактовый импульс S через схему K60 и дифференцирующую цепь при E2 = 0 опрокидывает триггер E2 в исходное состояние. Положительный перепад напряжения выхода E2 триггера через схему K38 опрокидывает триггер А4 в исходное состояние. Положительный перепад напряжения с выхода А4F через дифференцирующую цепь при SUB = 0 опрокидывает триггер E4 в рабочее состояние. Очередной тактовый импульс S через схемы K50 и K60 опрокидывает триггеры E1 и E4 в исходное состояние. Положительный перепад напряжения с выхода E1 инвертора N13 через схему K34 опрокидывает триггер А2 в рабочее состояние. Положительный перепад напряжения с выхода E4F триггера через схему K42 опрокидывает триггер А8 в исходное состояние. Положительный перепад напряжения с выхода А8 инвертора N11 через дифференцирующую цепь при SUB = 0 опрокидывает триггер E8 в рабочее состояние. Следующий тактовый импульс S через схему K70 опрокидывает триггер E8 в исходное состояние. С выхода E8 триггера сигнал L поступает на вход и открывает схему K49. С выхода E инвертора N14 сигнал 0 поступает на вход и закрывает схему K166. На выходе M инвертора N69 вырабатывается сигнал L, который обеспечивает выполнение цикла записи. Во время выполнения цикла записи регистр АСО не управляется. Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггеры А1, А2 в исходное состояние и обеспечивает перезапись цифры 3 (0011) в тетраду триггеров E. Следующие тактовые импульсы S через схемы K50 и K60 опрокидывают триггеры E1 и E2 в исходное состояние. Одновременно импульс VLS через схему K182 и дифференцирующие цепи при S16 = 0 и F6 = 0 опрокидывает триггеры В2 и Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K147 опрокидывает триггер F1 в рабочее состояние. С выхода В2 триггера сигнал 0 поступает на вход и закрывает схему K136. В результате на выходе MUL инвертора N53 вырабатывается сигнал 0, на выходе MUL инвертора N52 — сигнал L. Очередной тактовый импульс S через схемы K66, K134 и дифференцирующие цепи при MUL = 0 и R̄ = 0 опрокидывает триггеры В4 и ÜBER в исходное состояние. Очередной импульс S1 через схемы K142, K194 и дифференцирующие цепи при Z + E8 = 0 опрокидывает триггеры R в исходное и Z16 — в рабочее состояние. Положительный перепад напряжения с выхода R инвертора N58 через дифференцирующие цепи опрокидывает триггеры F1, F3, F4, F5, F6 в исходное состояние. С выхода R̄ инвертора N57 сиг-

нал L поступает на вход и открывает схему K152. С выхода С1 инвертора N4 сигнал 0 поступает на вход и блокирует работу схемы K24 запуска каскада запрета записи.

Рабочее состояние триггера Z16 определяет управление 16-м разрядом. На выходе MRS инверторов N29 и N38 вырабатывается сигнал L, который обеспечивает управление работой регистра MR.

Во время первого цикла считывания из тетрады ферритовых сердечников 16-го разряда регистра MR цифра 0 (0000) перезаписывается в тетраду триггеров А.

Во время первого цикла записи схема K152 находится в открытом состоянии, на выходе С1 инвертора N4 вырабатывается сигнал 0, который обеспечивает запись кода знака «минус» 1 (0001) в тетраду ферритовых сердечников 16-го разряда регистра MR.

Во время второго цикла считывания код знака «минус» 1 (0001) из тетрады ферритовых сердечников 16-го разряда регистра MR в тетраду триггеров А не перезаписывается. Схема K85 при $V = L$ находится в открытом состоянии. С выхода HV инвертора N34 сигнал 0 поступает на входы и блокирует работу усилителей воспроизведения.

Во время второго цикла записи в результате открытого состояния схемы K152 в тетраду ферритовых сердечников 16-го разряда регистра MR записывается код знака «минус» (0001). Одновременно импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Очередной импульс S1 через схему K186 и дифференцирующую цепь при $X = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для индикации произведения.

III.4.9. Переполнение емкости регистра при умножении

В том случае, когда произведение превышает допустимую емкость регистра, т. е. имеет больше 15 разрядов, во время выполнения операции сдвига $AC0 \rightarrow MR$ происходит пополнение емкости.

Импульс VLS 15-го разряда перезаписывает ранее считанную цифру 15-го разряда регистра MR из тетрады триггеров А в тетраду триггеров Е.

На выходах $\overline{E1}$, $\overline{E2}$, $\overline{E4}$, $\overline{E8}$ одного из триггеров тетрады Е вырабатывается сигнал 0, который поступает на вход и закрывает схему K49. С выхода Е инвертора N14 сигнал L поступает на вход и подготавливает для работы схему K164. Одновременно импульс VLS через схему K187 переключает счетчик Z для управления работой 16-го разряда регистра MR.

На выходе S16 инвертора N87 вырабатывается сигнал L, который поступает на вход и открывает схему K164. С выхода схемы K164 сигнал L поступает через схему D25 на вход инвертора N69.

С выхода M инвертора N68 сигнал 0 поступает на входы и блокирует работу схем K74 и K162.

После включения блокировки триггер Z16 остается в рабочем состоянии и обеспечивает управление 16-м разрядом.

Следовательно, схемы K197—K211 управления усилителями анодов находятся в закрытом состоянии. На выходах схем вырабатываются сигналы 0, которые блокируют работу усилителей анодов и цифровых ламп.

С включением клавиши LÖ аналогично описанию раздела III.1 происходит стирание информации оперативных регистров и включение индикации.

III.4.10. Возведение числа в степень

Операция возведения числа в степень выполняется в последовательности, аналогичной операции умножения.

В результате ввода первого сомножителя и включения клавиши умножения в регистрах MD и MR будет записано число, возводимое в степень, т. е. первый сомножитель.

В отличие от операции умножения вместо ввода второго сомножителя следует включать клавишу возведения в степень «Xⁿ».

Замкнувшийся контакт клавиши «Xⁿ» через диоды шифратора функциональной клавиатуры подключает сигнал 0 к входам схем сопряжения L20, L21, L25.

С выходов FU0, (X)0 (=) 0 схем сопряжения сигналы 0 поступают на управляющие входы дифференцирующих цепей триггеров B2, B4, V0R.

Положительный перепад напряжения импульса EING через дифференцирующие цепи при (=)0, FU0, (X)0 = 0 опрокидывает триггеры B2, B4 и V0R в рабочее состояние.

После опрокидывания триггера V0R в рабочее состояние в последовательности, аналогичной описанию раздела III.2.3, происходит подготовка к выполнению операции возведения числа в степень, т. е. сдвиг и установка второго сомножителя в регистре MR в соответствии с заданной степенью точности и просчет счетчика Z при $EING 2 = L$.

Во время просчета счетчика Z триггер F2 находится в исходном состоянии и обеспечивает в соответствии с описанием раздела III.3.10 выполнение операции перезаписи регистра $MR \rightarrow MR$. В результате просчета счетчика Z в последовательности, аналогичной описанию операции умножения, на выходе MUL инвертора N53 вырабатывается сигнал L, который определяет выполнение операции обычного умножения.

После выполнения операции умножения в регистре MR будет записано число, возведенное во вторую степень. В регистре MD сохраняется число, возводимое в степень. Каждое следующее включение клавиши «Xⁿ» обеспечивает выполнение операции умножения на постоянный сомножитель, т. е. увеличивает на единицу показатель степени возводимого числа.

III.5. ДЕЛЕНИЕ

III.5.1. Ввод делимого

Выполнение операции разберем на примере деления

$$12,07 : 12,00 = 1,01.$$

Переключатель запятой устанавливается в положение 2 ($K = 2$). Ввод и индикация делимого 12,07 происходит в последовательности, аналогичной описанию раздела III.2.

После ввода делимого включается клавиша деления и замыкается соответствующий контакт, который через диоды шифратора функциональной клавиатуры подключает сигнал 0 к входам схем сопряжения L16 и L25. С выходов схем (\cdot)0, FU0 сигнал 0 поступает на управляющие входы дифференцирующих цепей триггеров V3 и V0R.

Положительный перепад напряжения импульса EING через дифференцирующие цепи опрокидывает триггеры V0R и V3 в рабочее состояние.

В результате опрокидывания триггера V0R в рабочее состояние в последовательности, аналогичной описанию раздела III.2.3, происходит подготовка к выполнению операции деления.

Во время просчета счетчика Z при EING2 = L выполняется операция перезаписи MR → МД/MR со стиранием в регистре МД ранее записанной информации.

При выполнении операции перезаписи управление работой регистров происходит:

MR при $U = L$,

МД при $V = L$ через схему K101.

Во время первого цикла считывания из тетрады ферритовых сердечников 1-го разряда регистра MR цифра 7 (0111) перезаписывается в тетраду триггеров А.

Во время первого цикла записи цифра 7 (0111) из тетрады триггеров А перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра MR.

Во время второго цикла считывания перезаписи информации тетрады ферритовых сердечников 1-го разряда регистра МД в тетраду триггеров А не перезаписывается. Схема K85 при $V = L$ открыта, с выхода HV инвертора N34 сигнал 0 поступает на входы и блокирует работу усилителей воспроизведения. Следовательно, при $V = L$ и $LES = L$ происходит стирание информации регистра МД.

Во время второго цикла записи цифра 7 (0111) из тетрады триггеров А перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра МД.

Перезапись информации остальных цифровых разрядов и кода знака числа происходит аналогично.

Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвер-

тора N87 через схему K141 опрокидывает триггер R в рабочее состояние. Очередной импульс S1 через схемы K142, K194 и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггеры R, V0R в исходное и Z16—в рабочее состояние. Триггер V3 остается в рабочем состоянии.

Одновременно с опрокидыванием триггера Z16 в рабочее состояние включается счетчик Z и обеспечивает индикацию делимого. В результате выполнения операции ввода и перезаписи в тетрадах ферритовых сердечников регистров МД и MR расположение цифровой информации соответствует следующей таблице:

MR — 0000000000001207

МД — 0000000000001207.

III.5.2. Ввод делителя

После ввода делителя включается клавиша результата «=» и замыкается соответствующий контакт, который через диоды функциональной клавиатуры подключает сигнал 0 к входам схем сопряжения L21 и L25. С выходов (=) 0 и FU0 сигналы 0 поступают на управляющие входы дифференцирующих цепей триггеров V0R и B4.

Импульс EING через дифференцирующие цепи опрокидывает триггеры B4 и V0R в рабочее состояние. После опрокидывания триггера V0R в рабочее состояние в последовательности, аналогичной описанию раздела III.2.3, происходит подготовка к выполнению операции деления, т. е. сдвиг и запись делителя в регистр MR в соответствии с заданной степенью точности и просчет счетчика Z при EING2 = L. Исходное состояние триггера F2 во время просчета счетчика Z обеспечивает перезапись информации MR → MR. (В том случае, когда триггер F2 находится в рабочем состоянии, т. е. делитель получен в результате операций сложения или вычитания, выполняется операция перезаписи AC0 → MR со стиранием информации регистра AC0.) В соответствии с примером в регистре MR сохраняется делитель. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K141 опрокидывает триггер R в рабочее состояние. Очередной импульс S1 через схему K194 и дифференцирующие цепи опрокидывает триггер V0R в исходное и при $Z + E8 = 0$ триггер Z16—в рабочее состояние. С выхода V0R инвертора N59 сигнал L поступает на вход и открывает схему K135. С выхода схемы K135 сигнал L поступает на вход усилителя V567. С выхода DIV усилителя сигнал L через схему D26 поступает на вход инвертора N54. Положительный перепад напряжения выхода G2 инвертора через дифференцирующие цепи при G220, G240, G280 = 0 опрокидывает триггеры Z2, Z4, Z8, Z16 в рабочее состояние и включает счетчик Z для управления 14-м разрядом. (На управляющие входы G210, G220, G140, G240, G110, G180, G280

дифференцирующих цепей сигналы 0 поступают в зависимости от положения переключателя запятой.) Одновременно с выхода DIV усилителя сигнал L поступает на вход и открывает схему K112. В результате на выходах C1 и C4 инверторов N4 и N8 вырабатываются сигналы 0, которые поступают на входы схем K2, K24 и блокируют работу каскадов запрета записи.

Положение счетчика Z создает управление 14-м разрядом. Схема K121 при DIV и SCHREIB = L находится в открытом состоянии и обеспечивает управление работой регистра AC0. На выходах MRS и MDS инверторов N29, N38, N42 вырабатываются сигналы 0, которые поступают на входы схем K6, K7 и блокируют работу регистров MD, MR. Следовательно, во время первого и второго циклов записи в тетраду ферритовых сердечников 14-го разряда регистра AC0 будет записана округляющая цифра 5 (0101). Старшие разряды регистра AC0 будут использованы для записи десятичных разрядов частного.

Импульс VLS 14-го разряда через схему K187 переключает счетчик Z для управления 15-м разрядом.

Одновременно импульс VLS через схему K171 и дифференцирующую цепь при F3 = 0 опрокидывает триггер F4 в рабочее состояние. С выхода F4 инвертора N72 сигнал 0 поступает на вход и блокирует работу схемы K121. Циклы считывания-записи 15-го разряда полезной работы не выполняют. (Отсутствует управление регистрами). На выходах AC0, MDS, MRS инверторов вырабатываются сигналы 0, которые блокируют работу соответствующих регистров.

Импульс VLS 15-го разряда переключает счетчик Z для управления 16 разрядом.

Анализ знаков делимого и делителя соответствует и происходит в последовательности, аналогичной анализу знаков сомножителей. Переключение счетчика Z обеспечивает в 16-м разряде выполнение операций анализа знаков делимого и делителя.

Первый цикл считывания перезаписывает код знака из 16-го разряда регистра MD в тетраду триггеров A. Управление работой регистра MD в 16-м разряде при LES и U = L обеспечивает открытое состояние схемы K105.

Во время первого цикла записи регистры MD, MR и AC0 не управляются.

Второй цикл считывания перезаписывает код знака из 16-го разряда регистра MR в тетраду триггеров A. Управление работой регистра MR при LES и V = L обеспечивает закрытое состояние схем «И», с выходов которых сигналы 0 через схемы «ИЛИ» D11, D15 поступают на входы инверторов N29 и N38.

Во время второго цикла записи регистры MD, MR и AC0 не управляются. Управление работой регистра MR блокируется открытым состоянием схемы K93.

Положительный перепад напряжения импульса VLS 16-го разряда через дифференцирующую цепь при S16 = 0 опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения с выхода Z16 через дифференцирующую цепь при R = 0 опрокидывает триггер F3 в рабочее состояние. С выхода F3 инвертора N64 сигнал 0 поступает на вход и блокирует работу схем K112, K98 и K157. С выхода F3 инвертора N65 сигнал L поступает на управляющий вход дифференцирующей цепи и блокирует работу схемы K132. С выхода F3 инвертора N65 сигнал L поступает на вход и открывает схему K114. На выходе SUB инвертора N47 вырабатывается сигнал L, который во время следующего просчета счетчика Z обеспечит выполнение операции вычитания (0—MD → MD).

После ввода делителя в тетрадах ферритовых сердечников регистрах MD и MR расположение цифровой информации соответствует следующей таблице:

MR 0000000000001200

MD 0000000000001207.

III.5.3. Сравнение абсолютных величин делимого и делителя (0—MD → MD), (MR + MD → MD)

Сравнение абсолютных величин делимого и делителя выполняется путем сложения делителя с арифметическим дополнением делимого.

Очередной импульс S1 через схему K185 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для управления 1-м разрядом.

Во время выполнения операции вычитания 0 — MD → MD схема K97 находится в открытом состоянии. С выхода схемы K97 сигнал L через схему D15 поступает на вход инвертора N38.

С выхода MRS инверторов N29 и N38 сигнал 0 поступает на вход схемы K6 и блокирует работу регистра MR.

Во время выполнения вторых циклов считывания-записи схема K108 находится в открытом состоянии. С выхода MDS инвертора N42 сигнал L поступает на вход схемы K7 и обеспечивает управление работой регистра MD.

Операция вычитания 0—MD → MD происходит с 1-го по 16-й разряд включительно.

Импульс VLS 16-го разряда через дифференцирующую цепь при S16 = 0 опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. В результате выполнения операции вычитания в соответствии с примером в регистре MD будет записано арифметическое дополнение делимого 99999999998793. Положительный перепад напряжения выхода S16 инвертора N87 через схему K144 и дифференцирующие цепи при VER = 0 и F2 = 0 опрокидывает триггеры F1 и F6 в рабочее состояние. Опрокидывание триггера F6 в рабочее состояние происходит на случай равенства информации регистров MD и MR.

С выхода F1 инвертора N62 сигнал 0 поступает на вход и закрывает схему K114. На выходах АДД1 и АДД инверторов вырабатываются сигналы L, которые за время следующего просчета счетчика Z обеспечивают выполнение операции сложения делителя с арифметическим дополнением делимого (MR + MD → MD). Одновременно сигналы 0 с выходов F1 и F6 инверторов N62 и N76 поступают на входы и закры-

вают схему К97. На выходе MRS инверторов N29 и N38 вырабатывается сигнал L, который при $U = L$ обеспечивает управление работой регистра MR.

Управление регистром МД происходит при $V = L$ через схему К104. Работа регистра MR при $V = L$ блокируется сигналом L на входе MDS схемы Д11. Очередной импульс S1 через схему К185 и дифференцирующую цепь при $A1 = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для выполнения операции сложения $MR + МД \rightarrow МД$.

Во время первого цикла считывания из тетрады ферритовых сердечников 1-го разряда регистра MR цифра 0 (0000) перезаписывается в тетраду триггеров А.

Во время первого цикла записи цифра 0 (0000) из тетрады триггеров А перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра MR.

Во время второго цикла считывания из тетрады ферритовых сердечников 1-го разряда регистра МД цифра 3 (0011) перезаписывается в тетраду триггеров А.

Во время второго цикла записи цифра 3(0011) из тетрады триггеров А перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра МД.

С выходов С1 и С2 инверторов N4 и N6 сигналы 0 поступают на входы и блокируют работу схемы К53. С выхода $\bar{0}$ инвертора N16 сигнал L поступает на вход и подготавливает для работы схему К180.

Импульс VLS 1-го разряда через схему К180 и дифференцирующую цепь при $S16 = 0$ опрокидывает триггер F6 в исходное состояние. Исходное состояние триггера F6 является критерием неравенства слагаемых. Сложение цифр остальных разрядов выполняется аналогично.

Во время вторых циклов считывания-записи цифра 9 (1001) перезаписывается в 16-м разряде регистра МД. С выходов С1 и С8 инверторов N4 и N10 сигналы 0 поступают на входы и блокируют работу схемы К53. С выхода $\bar{0}$ инвертора N16 сигнал L поступает на вход и подготавливает для работы схему К174. Импульс VLS 16-го разряда через дифференцирующую цепь при $\bar{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения выхода S16 инвертора N87 через схемы К169 и К174 и дифференцирующие цепи при $F2 = 0$ и $\bar{UBER} = 0$ опрокидывает триггеры F2 и F6 в рабочее состояние.

С выхода F2 инвертора N71 сигнал L поступает на вход и открывает схему К115. На выходе SUB инвертора N47 вырабатывается сигнал L, который подготавливает выполнение операции вычитания. В результате сложения чисел $000000000001200 + 999999999998793 = 999999999999993$ переполнения регистра МД не происходит. Арифметическое дополнение, записанное в регистре МД, соответствует значению $МД > MR$ и рабочему состоянию триггера F6, которое обеспечивает выполнение операций вычитания $MR - МД \rightarrow МД$ и сдвига информации регистров MR, AC0.

III.5.4. Вычитание $MR - МД \rightarrow МД$ (рекомплементация) и сдвиг информации регистров AC0 и MR

Очередной импульс S1 через схему К185 при $A1 = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для управления 1-м разрядом.

Управление работой регистра MR происходит при $U = L$.

Управление работой регистра МД происходит при $V = L$ через схему К108.

Во время просчета счетчика Z выполняется операция вычитания $MR - МД \rightarrow МД$ в последовательности, аналогичной описанию операции $(-AC) - (-MR) \rightarrow AC$.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\bar{Z16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

В результате выполнения операции вычитания $000000000001200 - 999999999999993 = 000000000001207$ в регистре МД записывается прямое число (делимое).

Положительный перепад напряжения выхода S16 инвертора N87 через схему К149 и дифференцирующую цепь при $ADD = 0$ опрокидывает триггер F1 в исходное состояние. Очередной импульс S1 через схемы К153, К185 и дифференцирующие цепи при $A1$ и $Z + E8 = 0$ опрокидывает триггер F2 в исходное, VER и Z1—в рабочее состояние.

Во время просчета счетчика Z происходит управление работой регистра MR и сдвиг делителя на один разряд влево. В результате сдвига информации регистром MR происходит умножение делителя на 10. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние. Положительный перепад напряжения с выхода S16 инвертора N87 через схему К144 при $F2 = 0$ опрокидывает триггер F1 в рабочее состояние. С выхода F1 инвертора N63 сигнал L поступает на вход и открывает схему К75. С выхода схемы К75 сигнал L поступает на вход схемы Д10 и переключает запоминающий контур в рабочее состояние. С выхода RÜ инвертора N24 сигнал L поступает на вход и подготавливает для работы схему К195. Очередной импульс S1 через схемы К195 и К194 опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z. Схема К122 находится в открытом состоянии, на выходе AC0 инвертора N45 вырабатывается сигнал L, который обеспечивает управление работой регистра AC0. Во время просчета счетчика Z при $RÜ = L$ выполняется операция сдвига округляющей цифры 5 (0101) на один разряд вправо в последовательности, аналогичной описанию обратного просчета счетчика Z. При переключении счетчика Z из 16-го в 15-й разряд с выхода S16 инвертора N87 положительный перепад напряжения через схему К169 и дифференцирующую цепь при $F2 = 0$ опрокидывает триггер F2 в рабочее состояние.

После сдвига 1-го разряда происходит переключение счетчика Z для управления 16-м разрядом, т. е. триггер Z1 опрокидывается в исходное, Z16 остается в рабочем состоянии. Импульс VLS 16-го разряда

через схему K187 опрокидывает триггеры Z1, Z2, Z4, Z8 в рабочее состояние и переключает счетчик Z для управления 15-м разрядом.

Положительный перепад напряжения выхода S16 инвертора N87 через схему K149 и дифференцирующую цепь при $\overline{VER} = 0$ опрокидывает триггер F1 в исходное состояние. С выхода F1 инвертора N63 сигнал 0 поступает на вход схемы K77 и переключает запоминающий контур в исходное состояние. После переключения контура в исходное состояние на выходе RU инвертора N24 вырабатывается сигнал 0, на выходе \overline{RU} инвертора N23 — сигнал L. Положительный перепад напряжения импульса VLS 15-го разряда через дифференцирующую цепь опрокидывает триггеры Z1, Z2, Z4, Z8 в исходное состояние и переключает счетчик Z для управления 16-м разрядом. С выхода S16 инвертора N88 сигнал 0 поступает на управляющий вход дифференцирующей цепи триггера Z16. Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггер в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K159 и дифференцирующую цепь при $\overline{RU} = 0$ опрокидывает триггер VER в исходное состояние. С выхода VER инвертора N68 сигнал 0 поступает на вход и закрывает схемы K177, K178. Положительный перепад напряжения выходов схем через дифференцирующие цепи опрокидывает триггеры F2, F4 и F6 в исходное состояние.

III.5.5. Сравнение величин после сдвига информации регистров MR, ACO (0—МД→МД), (MR+МД→МД)

После выключения счетчика Z триггер VER опрокидывается в исходное состояние. С выхода \overline{VER} инвертора N67 сигнал L поступает на вход и открывает схему K114. На выходе SUB инвертора N47 вырабатывается сигнал L, который определяет выполнение операций вычитания. Очередной импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Во время просчета счетчика Z выполняется операция вычитания 0 — МД → МД

$$\begin{array}{r} 0000000000000000 \\ - 000000000001207 \text{ МД} \\ \hline 999999999998793 \text{ МД} \end{array}$$

которая происходит в последовательности, аналогичной описанию раздела III.5.3.

После выполнения операции вычитания происходит выполнение операции сложения MR + МД → МД

$$\begin{array}{r} 999999999998793 \text{ MR} \\ + 000000000012000 \text{ МД} \\ \hline 000000000010793 \text{ МД} \end{array}$$

В результате выполнения операции сложения в регистр МД записывается прямое число, триггер F6 остается в исходном состоянии, которое соответствует неравенству $MR > МД$, т. е. число, записанное в регистре MR, больше записанного в регистре МД.

III.5.6. Вычитание (MR—МД→МД) и обратный сдвиг информация регистра MR (делителя)

Выполнение операции вычитания MR — МД → МД происходит в последовательности, аналогичной описанию операции вычитания разделов III.3.8. и III.3.9. При этом вместо регистра ACO через схему K108 происходит управление регистром МД:

$$\begin{array}{r} 000000000012000 \text{ MR} \\ - 000000000010793 \text{ МД} \\ \hline 00000000001207 \text{ МД} \end{array}$$

В результате выполнения операции вычитания делимое в регистре МД будет записано прямым числом 00000000001207. Импульс VLS 16-го разряда через дифференцирующую цепь при S16 = 0 опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K149 и дифференцирующую цепь при A1 = 0 опрокидывает триггер F1 в исходное состояние.

Очередной импульс S1 положительным перепадом напряжения через схему K153 и дифференцирующие цепи при Z + E8 = 0 опрокидывает триггер F2 в исходное и VER — в рабочее состояние. Одновременно импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

Схема K97 находится в открытом состоянии, на выходе MRS инверторов N29 и N38 вырабатывается сигнал 0. Схемы K117 ÷ K124 находятся в закрытом состоянии, на выходах AC и ACO инверторов N44 и N45 вырабатываются сигналы 0. Схемы K101 ÷ K108 находятся в закрытом состоянии, на выходе MDS инвертора N42 вырабатывается сигнал 0. С выходов AC, ACO, MDS, MRS инверторов сигналы 0 поступают на входы схем K6 ÷ K11 и блокируют работу регистров AC, ACO, МД, MR. В результате блокировки регистров счетчик Z выполняет холостой просчет при VER = L.

После опрокидывания триггера Z16 в исходное состояние с выхода S16 инвертора N87 положительный перепад напряжения через схему K144 и дифференцирующую цепь при F2 = 0 опрокидывает триггер F1 в рабочее состояние. С выхода F1 инвертора сигнал L поступает на вход и открывает схему K75. С выхода RU инвертора N24 сигнал L поступает на вход и подготавливает схему K195 для включения обратного просчета счетчика Z. Схема K131 находится в открытом состоянии, на выходе ACO инвертора N45 вырабатывается сигнал 0, который поступает на вход схемы K8 и блокирует работу регистра ACO. На вы-

ходе MRS инверторов N28 и N39 вырабатывается сигнал L, который обеспечивает управление работой регистра MR.

Очередной импульс S1 через схемы K194 и K195 опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z. При переключении счетчика Z из 16-го в 15-й разряд на выходе S16 инвертора N87 вырабатывается положительный перепад напряжения, который через схему K169 и дифференцирующую цепь при $F2 = 0$ опрокидывает триггер F2 в рабочее состояние. Во время обратного просчета счетчика Z выполняется операция сдвига делителя вправо на один разряд. После считывания-записи в 1-м разряде триггеры Z1, Z2, Z4, Z8 находятся в исходном, Z16 — в рабочем состоянии. Импульс VLS 16-го разряда через схему K187 опрокидывает в рабочее состояние триггеры Z1, Z2, Z4, Z8 и переключает счетчик Z для управления 15-м разрядом. На выходе S16 инвертора N87 формируется положительный перепад напряжения, который через схему K149 и дифференцирующую цепь при $VER = 0$ опрокидывает триггер F1 в исходное состояние.

С выхода F1 инвертора N63 сигнал 0 поступает на вход и закрывает схему K77. С выхода RÜ инвертора N24 сигнал 0 поступает на входы и блокирует работу схем обратного просчета счетчика Z. Импульс VLS 15-го разряда через схему K187 опрокидывает триггеры Z1, Z2, Z4, Z8 в исходное состояние. Триггер Z16 остается в рабочем состоянии и обеспечивает управление 16-м разрядом. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схемы K159 и дифференцирующую цепь при $RÜ = 0$ опрокидывает триггер VER в исходное состояние. Положительный перепад напряжения с выхода VER инвертора N68 через схемы K173, K177 и дифференцирующие цепи опрокидывает триггеры F2 в исходное и F5 — в рабочее состояние. Рабочее состояние триггера F5 указывает на окончание операций определения количества разрядов частного.

III.5.7. Подготовительные операции формирования частного (0 — МД → МД), (MR + МД → МД)

Подготовительные операции формирования частного выполняются в последовательности, аналогичной описанию раздела III.5.5 (0 — МД → МД)

$$\begin{array}{r} 0000000000000000 \\ - 000000000001207 \text{ МД} \\ \hline 999999999998793 \text{ МД} \end{array}$$

После окончания операции и выключения счетчика Z положительный перепад напряжения с выхода S16 инвертора N87 через схему K144 и дифференцирующие цепи при $F2 = 0$ и $VER = 0$ опрокидывает триггеры F1 и F6 в рабочее состояние.

Очередной импульс S1 через схему K185 и дифференцирующую цепь при $A1 = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. После включения счетчика Z выполняется операция сложения прямого числа делителя с арифметическим дополнением делимого $MR + MD \rightarrow MD$

$$\begin{array}{r} 0000000000001200 \text{ MR} \\ + 999999999998793 \text{ MD} \\ \hline 999999999999993 \text{ MD} \end{array}$$

Во время выполнения операции сложения при записи первой цифры в регистр MD с выхода 0 инвертора N16 сигнал L поступает на вход и подготавливает для работы схему K180. Импульс VLS 1-го разряда через схему K180 и дифференцирующую цепь при $S16 = 0$ опрокидывает триггер F6 в исходное состояние. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Одновременно импульс VLS через схему K174 и дифференцирующую цепь при $VER = 0$ опрокидывает триггер F6 в рабочее состояние. Рабочее состояние триггера F6 определяет, что информация регистра $MD > MR$, в результате этого в разряд частного добавляется единица. После выключения счетчика Z с выхода S16 инвертора N87 положительный перепад напряжения через схему K169 и дифференцирующую цепь при $F2 = 0$ опрокидывает триггер F2 в рабочее состояние.

Очередной тактовый импульс S через схему K91 и дифференцирующую цепь при $F2 = 0$ опрокидывает триггер A1 в рабочее состояние. С выхода A1 инвертора N5 сигнал L поступает на управляющий вход дифференцирующей цепи триггера Z1 и блокирует опрокидывание триггера Z1 в рабочее состояние через схему K185.

III.5.8. Формирование частного и сравнение величин (MR + МД → МД)

Импульс S1 через схему K194 и дифференцирующую цепь $Z + E8 = 0$ опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z для управления 16-м разрядом.

Схема K83 находится в открытом состоянии, с выхода MRS инверторов N29 и N38 сигнал 0 поступает на вход схемы K6 и блокирует работу регистра MR. Схема K120 при $V = L$ находится в открытом состоянии. На выходе ACO инвертора N45 вырабатывается сигнал L, который обеспечивает управление работой регистра ACO.

Во время первых циклов считывания-записи управления регистрами не происходит.

Во время второго цикла считывания из тетрады ферритовых сердечников 16-го разряда перезаписывается цифра 0 (0000) в тетраду триггеров A.

Во время второго цикла записи из тетрады триггеров А цифра 1 (0001) перезаписывается в тетраду ферритовых сердечников 16-го разряда регистра АСО.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Одновременно импульс VLS через дифференцирующую цепь опрокидывает триггер A1 в исходное состояние.

С выхода S16 инвертора N87 положительный перепад напряжения через схему K176 и дифференцирующую цепь при $\overline{VER} = 0$ опрокидывает триггер F2 в исходное состояние.

Очередной импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

Во время просчета счетчика Z выполняется операция сложения $MR + MD \rightarrow MD$

$$\begin{array}{r} 000000000001200 \text{ MR} \\ + 999999999999993 \text{ MD} \\ \hline 000000000001193 \text{ MD} \end{array}$$

После записи цифры в 1-й разряд регистра MD импульс VLS через схему K180 и дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер F6 в исходное состояние. В 16-й разряд регистра MD записывается цифра 0, следовательно, триггер F6 не изменяет исходного состояния. Исходное состояние триггера F6 определяет, что информация регистра $MR > MD$; в результате этого в разряд частного единица не поступает. Импульс VLS 16-го разряда положительным перепадом напряжения через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K169 и дифференцирующую цепь при F2 = 0 опрокидывает триггер F2 в рабочее состояние.

III.5.9. Вычитание ($MR - MD \rightarrow MD$) и сдвиг регистров MD, АСО

Очередной импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

Схема K113 находится в открытом состоянии, на выходе SUB инвертора N47 вырабатывается сигнал L, который определяет выполнение операции вычитания $MR - MD > MD$

$$\begin{array}{r} 000000000001200 \text{ MR} \\ - 000000000001193 \text{ MD} \\ \hline 000000000000007 \text{ MD} \end{array}$$

Выполнение операции происходит в последовательности, аналогичной описанию раздела III.5.6.

Импульс VLS 16-го разряда через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние. Положительный перепад напряжения выхода S16 инвертора N87 через схему K149 и дифференцирующую цепь при $\overline{ADD} = 0$ опрокидывает триггер F1 в исходное состояние. Очередной импульс S1 через схему K153 и дифференцирующие цепи при $Z + E8 = 0$ опрокидывает триггеры F2 в исходное и \overline{VER} — в рабочее состояние. Одновременно импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Схема K106 находится в открытом состоянии, на выходе MDS инвертора N42 вырабатывается сигнал L, который поступает на вход схемы K7 и обеспечивает управление регистром MD.

Во время просчета счетчика Z при рабочем состоянии триггера \overline{VER} выполняется операция сдвига остатка делимого на один разряд влево. В результате сдвига остаток делимого, записанный в регистре MD, увеличивается в 10 раз. Импульс VLS через дифференцирующую цепь при $\overline{S16} = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения выхода S16 инвертора N87 через схему K144 и дифференцирующую цепь при F2 = 0 опрокидывает триггер F1 в рабочее состояние. Очередной импульс S1 через схему K194 и дифференцирующую цепь при $Z + E8 = 0$ опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z. Схема K122 находится в открытом состоянии, на выходе АСО инвертора N45 вырабатывается сигнал L, который поступает на вход схемы K8 и обеспечивает управление регистром АСО.

Во время цикла считывания из тетрады ферритовых сердечников 16-го разряда цифра 1 (0001) перезаписывается в тетраду триггеров А.

Во время цикла записи из тетрады триггеров Е цифра 0 (0000) перезаписывается в тетраду ферритовых сердечников 16-го разряда регистра АСО.

Импульс VLS 16-го разряда через дифференцирующую цепь опрокидывает триггер A1 в исходное состояние и перезаписывает цифру 1 (0001) в тетраду триггеров Е.

Одновременно импульс VLS через дифференцирующую цепь опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения с выхода S16 инвертора N87 через схему K169 и дифференцирующие цепи при $\overline{VER} = 0$ и F2 = 0 опрокидывает триггеры F2 и Z1 в рабочее состояние и включает счетчик Z.

Во время считывания цифра 0 (0000) из тетрады ферритовых сердечников 1-го разряда регистра АСО перезаписывается в тетраду триггеров А.

Во время цикла записи цифра 1 (0001) из тетрады триггеров Е перезаписывается в тетраду 1-го разряда регистра АСО. Сдвиг остальных разрядов регистра АСО происходит в обычной последовательности.

Следовательно, в результате выполнения операции сдвига цифра 1 (0001) из 16-го разряда перезаписывается в 1-й разряд регистра АСО и одновременно округляющая цифра 5 (0101) сдвигается на один разряд влево, т. е. перезаписывается в 14-й разряд. Импульс VLS 16-го разряда опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения с выхода S16 инвертора N87 через схемы K149, K159 и дифференцирующие цепи при $\overline{VER} = 0$, $R\bar{U} = 0$ опрокидывает триггеры F1, VER в исходное состояние. Положительный перепад напряжения с выхода VER инвертора N68 через схему K177 опрокидывает триггер F2 в исходное состояние.

III.5.10. Сравнение абсолютных величин (0—МД→МД), (MR+МД→МД) и сдвиг регистров МД, АСО

Очередной импульс S1 через схему K185 и дифференцирующую цепь при $A1 = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Схема K114 находится в открытом состоянии, на выходе SUB инвертора N47 вырабатывается сигнал L, который определяет выполнение операции вычитания 0 — МД → МД.

Во время первого просчета счетчика Z в обычной последовательности выполняется операция вычитания

$$\begin{array}{r} 0000000000000000 \\ - 0000000000000070 \text{ МД} \\ \hline 9999999999999930 \text{ МД} \end{array} \quad 0050000000000001 \text{ АС}$$

Во время второго просчета счетчика Z в обычной последовательности выполняется операция сложения $MR + МД \rightarrow МД$

$$\begin{array}{r} 0000000000001200 \text{ MR} \\ + 9999999999999930 \text{ МД} \\ \hline 0000000000001130 \text{ МД} \end{array}$$

В результате выполнения операции триггер F6 остается в исходном состоянии.

Во время третьего просчета счетчика Z выполняется операция вычитания $MR - МД \rightarrow МД$

$$\begin{array}{r} 0000000000001200 \text{ MR} \\ - 0000000000001130 \text{ МД} \\ \hline 0000000000000070 \text{ МД} \end{array}$$

В результате выполнения операции вычитания остаток делимого выражается прямым числом и соответствует неравенству $МД < MR$. Следовательно, информация регистров МД и АСО должна быть сдвинута на один разряд влево.

Следующие два просчета счетчика Z обеспечивают сдвиг информации регистров МД и АСО. Следовательно, расположение информации соответствует следующей записи в тетрадах ферритовых сердечников регистров:

$$\begin{array}{l} 0000000000001200 \text{ MR} \\ 0000000000000700 \text{ МД} \\ 0500000000000010 \text{ АСО} \end{array}$$

После сдвига информации регистров в последовательности описания раздела III.5.4 происходит опрокидывание соответствующих триггеров в исходное состояние и выключение счетчика Z.

III.5.11. Сравнение величин для округления (0—МД→МД) (MR+МД→МД)

В последовательности, аналогичной описанию раздела III.5.5, происходит включение счетчика Z, выполняется операция сравнения величин регистров МД, MR и сдвиг информации регистров МД и АСО.

Во время сдвига округляющей цифры 5 (0101) в 16-й разряд регистра АСО цикл считывания перезаписывает цифру 0 (0000) из тетрады триггеров ферритовых сердечников 16-го разряда в тетраду триггеров А.

Цикл записи из тетрады триггеров E перезаписывает цифру 5 (0101) в тетраду ферритовых сердечников 16-го разряда. Схема K49 закрыта сигналами 0 входов $\overline{E1}$ и $\overline{E4}$. С выхода E инвертора N14 сигнал L поступает на вход и подготавливает для работы схему K170.

В результате сдвига расположение информации регистров соответствует следующей записи в тетрадах ферритовых сердечников регистров:

$$\begin{array}{l} 0000000000001200 \text{ MR} \\ 0000000000000700 \text{ МД} \\ 5000000000000100 \text{ АСО} \end{array}$$

Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения выхода S16 инвертора N87 через схемы K170, K149, K159 и дифференцирующие цепи при $\overline{F2} = 0$, $\overline{VER} = 0$, $R\bar{U} = 0$ опрокидывает триггеры F4 в рабочее, F1 и VER — в исходное состояние.

Положительный перепад напряжения с выхода VER инвертора N68 через схему K177 опрокидывает триггер F2 в исходное состояние.

Рабочее состояние триггера F4 определяет выполнение операции округления младшего разряда частного.

III.5.12. Сравнение величин (0—МД→МД), (MR+МД→МД) и формирование младшего разряда частного

Очередной импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для выполнения операций сравнения величин. Операция сравнения величин (0 — МД → МД), (МД + MR → МД) и формирование частного происходит в последовательности, аналогичной описанию раздела III.5.8.

Во время первого подсчета счетчика Z выполняется операция вычитания 0 — МД → МД:

$$\begin{array}{r} 0000000000000000 \\ - 0000000000007000 \text{ МД} \\ \hline 999999999993000 \text{ МД} \end{array}$$

Во время второго подсчета счетчика Z выполняется операция сложения MR + МД → МД

$$\begin{array}{r} 0000000000001200 \text{ MR} \\ + 999999999993000 \text{ МД} \\ \hline 999999999994200 \text{ МД} \end{array}$$

В результате сравнения величин делимого и делителя получаем МД > MR.

Во время третьего подсчета счетчика Z в 16-й разряд регистра АС0 поступает единица:

$$6000000000000100 \text{ АС0}$$

Во время четвертого подсчета счетчика выполняется сравнение величин

$$\begin{array}{r} 0000000000001200 \text{ MR} \\ + 999999999994200 \text{ МД} \\ \hline 999999999995400 \text{ МД} \end{array}$$

В результате сравнения величин делимого и делителя за время пятого подсчета счетчика Z в 16-й разряд регистра АС0 поступает единица:

$$7000000000000100 \text{ АС0}$$

Сравнение величин и формирование младшего разряда частного выполняется аналогично описанию раздела III.5.8.

После записи цифры 9 (1001) в 16-й разряд частного включается подсчет счетчика Z и происходит сравнение величин, т. е. выполняется операция MR + МД → МД:

$$\begin{array}{r} 0000000000001200 \text{ MR} \\ + 999999999997800 \text{ МД} \\ \hline 999999999999000 \text{ МД} \quad 9000000000000100 \text{ АС0.} \end{array}$$

Сравнение величин делимого и делителя приводит к результату МД > MR.

Импульс VLS 16-го разряда через схему K174 и дифференцирующую цепь при ÜBER = 0 опрокидывает в рабочее состояние триггер F6.

С выхода F6 инвертора N77 сигнал L поступает на вход и подготавливает для работы схему K91.

Одновременно импульс VLS через дифференцирующую цепь при S16 = 0 опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения с выхода S16 инвертора N87 через схему K169 и дифференцирующую цепь при F2 = 0 опрокидывает триггер F2 в рабочее состояние.

После опрокидывания триггера F2 все остальные триггеры F находятся в рабочем состоянии. Очередной тактовый импульс S через схему K91 и дифференцирующую цепь при F2 = 0 опрокидывает триггер A1 в рабочее состояние.

Очередной импульс S1 через схему K194 и дифференцирующую цепь при Z + E8 = 0 опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z.

Схема K120 при V = L находится в открытом состоянии. На выходе АС0 инвертора N45 вырабатывается сигнал L, который обеспечивает управление регистром АС0.

Во время первых циклов считывания-записи управления регистрами не происходит.

За время второго цикла считывания цифра 9 (1001) из тетрады ферритовых сердечников 16-го разряда регистра АС0 перезаписывается в тетраду триггеров А. После записи цифры 9 (1001) в тетраду триггеров А выполняется сложение 0001 + 1001.

В результате сложения 0001 + 1001 и переноса единиц переполнения двоичных разрядов положительный перепад напряжения с выхода E8 инвертора N21 через схему K64 и дифференцирующую цепь при U = 0 опрокидывает триггер ÜBER в рабочее состояние. После опрокидывания триггера ÜBER в рабочее состояние в тетраде триггеров А будет записана цифра 0 (0000).

Во время второго цикла записи из тетрады триггеров А цифра 0 (0000) перезаписывается в тетраду ферритовых сердечников 16-го разряда регистра АС0.

Импульс VLS через дифференцирующую цепь при S16 = 0 опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Одновременно импульс VLS через схему K181 и дифференцирующую цепь при F2 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z.

Схема K120 при V = L находится в открытом состоянии. На выходе АС0 инвертора N45 вырабатывается сигнал L, который обеспечивает управление регистром АС0. Во время первых циклов считывания записи управления регистрами не происходит.

Во время второго цикла считывания из тетрады ферритовых сердечников 1-го разряда регистра АС0 цифра 0 (0000) перезаписывается в тетраду триггеров А.

Положительный перепад напряжения с выхода LES инвертора N25 через схемы K28, K68 и дифференцирующие цепи опрокидывает триггер ÜBER в исходное и A1—в рабочее состояние.

Во время второго цикла записи единица округления 1 (0000) из тетрады триггеров A перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра АСО.

Перезапись остальных разрядов регистра АСО происходит в обычной последовательности.

Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения с выхода S16 инвертора N87 через схему K176 и дифференцирующую цепь при ÜBER = 0 опрокидывает триггер F2 в исходное состояние.

В результате округления младшего разряда в регистре АСО закончено формирование частного. Расположение информации в регистре АСО соответствует следующей записи: 000000000000101.

Очередной импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для выполнения операции сравнения величин. В результате сравнения величин получаем $MD < MR$:

$$\begin{array}{r} 000000000001200 \text{ MR} \\ + 999909999999000 \text{ MD} \\ \hline 000000000000200 \text{ MD} \end{array}$$

Во время переноса единиц переполнения двоичных разрядов триггер E8 последовательно опрокидывается в рабочее и исходное состояния. Положительный перепад напряжения выхода E8 инвертора N21 через схему K64 и дифференцирующую цепь при U = 0 опрокидывает триггер ÜBER в рабочее состояние.

Импульс VLS 16-го разряда через схему K180 и дифференцирующие цепи при ÜBER и S16 = 0 опрокидывает триггеры F6, Z16 в исходное состояние и выключает счетчик Z.

Положительный перепад напряжения выхода S16 инвертора N87 через схему K169 и дифференцирующую цепь при F2 = 0 опрокидывает триггер F2 в рабочее состояние. После выключения счетчика Z следующий тактовый импульс через схему K66 и дифференцирующую цепь при MUL = 0 опрокидывает триггер ÜBER в исходное состояние.

III.5.13. Перезапись частного из регистра АСО в регистр MR (АСО→MR)

После формирования частного триггеры F1, F2, F3, F4, F5 находятся в рабочем, F6—в исходном состоянии.

Очередной импульс S1 через схему K185 и дифференцирующую цепь при A1 = 0 опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z. Схема K119 при U и LES = L находится в открытом состоянии. На выходе АСО инвертора N45 вырабатывается сигнал L, который

обеспечивает управление регистром АСО. Одновременно с выхода АСО инвертора N45 сигнал L поступает через схему D11 на вход инвертора N29. С выхода MRS инверторов N29 и N38 сигнал 0 поступает на вход схемы K6 и блокирует работу регистра MR. Управление работой регистра MR происходит при U и SCHREIB = L и V = L.

Во время первого цикла считывания из тетрады ферритовых сердечников 1-го разряда регистра АСО цифра 1 (0001) перезаписывается в тетраду триггеров A.

Во время первого цикла записи из тетрады триггеров A цифра 1 (0001) перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра MR независимо от ранее записанной информации.

Во время второго цикла считывания цифра тетрады ферритового сердечника 1-го разряда регистра MR в соответствии с примером 1 (0001) считывается без записи в тетраду триггеров A. Схема K88 находится в открытом состоянии, с выхода инвертора N34 сигнал 0 поступает на входы и блокирует работу усилителей воспроизведения.

Во время второго цикла записи из тетрады триггеров A цифра 1 (0001) перезаписывается в тетраду ферритовых сердечников 1-го разряда регистра MR. Перезапись остальных разрядов частного выполняется аналогично.

Импульс VLS 15-го разряда через схему K187 переключает счетчик Z для управления 16-м разрядом. С выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K87. С выхода HV инвертора N34 сигнал 0 поступает на входы и блокирует работу усилителей воспроизведения.

Во время первого цикла считывания цифра тетрады ферритовых сердечников 16-го разряда регистра АСО в соответствии с примером 0 (0000) считывается без записи в тетраду триггеров A (т. е. информация тетрады стирается).

Во время второго цикла записи из тетрады триггеров A цифра 0 (0000) перезаписывается в 16-й разряд регистра MR.

Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и выключает счетчик Z. Положительный перепад напряжения выхода S16 инвертора N87 через схему K133 и дифференцирующую цепь при F6 = 0 опрокидывает триггер В3 в исходное состояние.

С выхода В3 триггера сигнал 0 поступает на вход и закрывает схему K135. Положительный перепад напряжения выхода DIV усилителя V567 через дифференцирующую цепь опрокидывает триггер F2 в исходное состояние. Очередной тактовый импульс S через схему K134 и дифференцирующую цепь при $\bar{R} = 0$ опрокидывает триггер В4 в исходное состояние. Следующий импульс S1 через схему K142 и дифференцирующую цепь при $Z + E8 = 0$ опрокидывает триггер R в исходное состояние. Одновременно импульс S1 через схему K194 и дифференцирующую цепь при $Z + E8 = 0$ опрокидывает триггер Z16 в рабочее состояние и включает счетчик Z. Положительный перепад напряжения с выхода R инвертора N58 через дифференцирующие цепи опрокидывает триггеры F1, F3, F4, F5 в исходное состояние.

ФУНКЦИОНАЛЬНАЯ СХЕМА ДЛЯ ОБЩЕГО СЛУЧАЯ ДЕЛЕНИЯ И ЧИСЛОВОЙ ПРИМЕР

№ операции	Выполняемая операция	Выбор операции по результату	Состояние и переключение триггеров управления						Примечание	Регистры					
			F1	F2	F3	F4	F5	F6		МД	MR	АС			
1	2	3	4	5	6	7	8	9	10	11	12	13			
	Ввод делимого									000...01207000	000...01207000	0000...0000			
	Ввод делителя									000...01207000	000...01207000	0000...0000			
	Включение клавиши результата «=»									000...01207000	000...01207000	0000...0000			
1	Запись округленной цифрой 5 в разряд 16 — к регистру АСО. Анализ знаков делимого и делителя	SUB=L. Выполняется операция № 2	0/0	0/0	0/L	0/L	0/0	0/0	0/0	Согласно примеру выбирается 14-й разряд. На выходе Div вырабатывается сигнал L. Опрокидывание триггеров; F4 — через K171; F3 — через дифференцирующую цепь, при R=0, SUB=L — через схему K114			000...01207000	000...01207000	0050...0000
2	Подготовка к сравнению абсолютных величин делимого и делителя. 0 — МД → МД	Выполняется операция № 3	0/L	0/0	L/L	L/L	0/0	0/0	0/L	F1, F6 — через схему K144	999...98793000	00...1200	0050...0000		

3	Сравнение абсолютных величин делимого и делителя. MR + МД → МД	MD → MR. Выполняется операция № 4 — 8. MD < MR. Выполняется операция № 28	L/L	0/L	L/L	L/L	0/0	0/0	L/0 (L)	F2 = L — через K169; F6 — в исходное через K180 и в рабочем через K174 при MD > MR. SUB = L — через K115	999...99993000	00...1200	0050...0000
4	Рекомplementация делимого. MR — МД → МД	Выполняется операция № 5	L/0	L/0	L/L	L/L	0/0	L/L	F1, F2 — через K149, K153 VER = L — через K153	000...1207	000...1200	0050...0000	
5	Сдвиг MR на один разряд влево	Выполняется операция № 6	0/L	0/0	L/L	L/L	0/0	L/L	F1 — через K144	000...1207	00...12000	0050...0000	
6	Сдвиг АСО на один разряд вправо	Выполняется операция № 7. При записи 5 в 1-й разряд АСО выполняется операция № 29	L/0	L/0	L/L	L/0	0/0	L/0	F1 — через K149, F4 — через K178, F6 — через K177, VER = 0 — через K159, F2 = 0 — через K177 и SUB = L — через K114	000...1207	00...12000	00050...0000	
7	Подготовка к выполнению операции сравнения абсолютных величин. 0 — МД → МД	Выполняется операция № 8	0/L	0/0	L/L	0/0	0/0	0/L	F1, F6 — через K144	999...8793	00...12000	00050...0000	

№ операции	Выполняемая операция	Выбор операции по результату	Состояние и переключения триггеров управления						Примечание	Регистры		
			F1	F2	F3	F4	F5	F6		МД	MR	АС
1	2	3	4	5	6	7	8	9	10	11	12	13
8	Сравнение абсолютных величин делимого и делителя. MR+MD→MD	MD>MR. Выполняются операции № 4—8. При MD<MR выполняются операции № 9—13	L/L	0/L	L/L	0/0	0/0	L/L (0)	F2 — через схему K169, F6 — в исходное состояние через K180, при MD<MR. SUB=L — через K113	000...10793 MD<MR	00...12000	00050...000
9	Рекомплементация делимого. MR—MD→MD	Выполняется операция № 10	L/0	L/0	L/L	0/0	0/0	0/0	F1 — через K149, K153 F2 — через K153	000...1207	000...12000	00050...000
10	Прямой холостой просчет счетчика Z	Выполняется операция № 11	0/L	0/0	L/L	0/0	0/0	0/0	F1 — через K144	000...1207	00...12000	00050...000
11	Сдвиг MR на один разряд вправо	Выполняется операция № 12	L/0	L/0	L/L	0/0	0/L	0/0	F1 — через K149, F2 — через K169 и K177, F5 — через K173	000...1207	000...1200	00050...000
12	Подготовка к формированию частного. 0—MD→MD	Выполняется операция № 13	0/L	0/0	L/L	0/0	L/L	0/L	F1, F6 — через K144	999...8793	000...1200	00050...000

13	Сравнение абсолютных величин. MR+MD→MD	MD>MR. Выполняется операция № 14 MD<MR. Выполняются операции № 16—18	L/L	0/L	L/L	0/0	L/L	L/0 (L)	F2 — через K169. При MD>MR, F6 остается в рабочем состоянии через K174	999...9993 MD>MR	000...1200	00050...000
14	Запись 0001 в 16-й разряд АСО	Выполняется операция № 15	L/L	L/0	L/L	0/0	L/L	L/L	F2 — через K176	999...9993	000...1200	1005...000
15	Сравнение абсолютных величин. MR+MD→MD	MD<MR. Выполняется операция № 15. MD<MR. Выполняются операции № 16—18	L/L	0/L	L/L	0/0	L/L	L/L (0)	F2 — через K169	000...1193	000...1200	1005...000
16	Рекомплементация делимого. MR—MD→MD	Выполняется операция № 17	L/0	L/0	L/L	0/0	L/L	0/0	F1 — через K149, F2 — через K153	000...0007	000...1200	1005...000
17	Сдвиг MD на один разряд влево	Выполняется операция № 18	0/L	0/0	L/L	0/0	L/L	0/0	F1 — через K144	000...0070	000...1200	1005...000

Выполняемая операция		Выбор операции по результату	Состояние и переключение триггеров управления							Примечание	Регистры		
			F1	F2	F3	F4	F5	F6	MD		MR	AC	
№ операции	2	3	4	5	6	7	8	9	10	11	12	13	
18	Сдвиг АСО на один разряд влево	При записи 5 в 16-й разряд АСО выполняется операция № 2. В случае — операции № 19, 20	L/0	L/0	L/L	0/0	L/L	0/0	F2 — через K169 в рабочем, через K177 — в исходное, F1 — через K149	000...0070	000...1200	0050...001	
19	Подготовка к сравнению абсолютных величин. 0 → MD → MD.	Выполняется операция № 20	0/L	0/0	L/L	0/0	L/L	0/L	F1, F6 — через K144	999...9930	000...1200	0050...001	
20	Сравнение абсолютных величин. MR + MD → MD	При MD < MR выполняются операции № 16 — 20. При MD > MR выполняются операции № 16, 17	L/L	0/L	L/L	0/0	L/L	L/0	F2 — через K169, F6 — в исходное при MD < MR	000...1130 MD < MR	000...1200	0050...001	
16	При MD < MR повторяются операции № 16 — 20. Рекомплементация. MR — MD → MD									000...0070	000...1200	0050...001	

17	Сдвиг MD на один разряд влево									00...00700	000...1200	0050...001
18	Сдвиг АСО на один разряд влево									0...00700	000...1200	0500...010
19	Подготовка к сравнению абсолютных величин. 0 → MD → MD									99...99300	000...1200	0500...010
20	Сравнение абсолютных величин. MR + MD → MD	При MD > MR выполняются операции № 16 — 20. При MD < MR выполняются операции № 16, 17								00...00500 MD < MR	000...1200	0500...010
16	При MD < MR повторяются операции № 16, 17. Рекомплементация. MR — MD → MD									00...00700	000...1200	0500...010
17	Сдвиг MD на один разряд влево		0/L	0/0	L/L	0/0	L/L	0/0	Состояние триггеров аналогично операции № 17	0...007000	000...1200	0500...010

№ операции	Выполняемая операция	Выбор операции по результату	Состояние и переключение триггеров управления								Примечание	Регистры		
			F1	F2	F3	F4	F5	F6	MR	MD		AC		
			4	5	6	7	8	9	11	12		18		
1	2	3	L/0	L/0	L/L	0/L	L/L	0/0	0/0	F2— через K169 в разбросе, через K177— в исходное. F1—через K149, F4—через K170	0...007000	000...1200	5000...100	
21	Сдвиг АСО на один разряд влево		L/0	L/0	L/L	0/L	L/L	0/L	0/L		9...993000	000...1200	5000...100	
22	Подготовка к сравнению абсолютных величин. 0—MD→MD		0/L	0/0	L/L	L/L	L/L	0/L	0/L	F1, F6—через K144	9...993000	000...1200	5000...100	
23	Сравнение абсолютных величин MR+MD→MD	При MD>MR выполняется операция № 14 При MD<MR выполняется операция № 16—18	L/L	0/L	L/L	L/L	L/L	L/L	L/L	F2—через K169, MD>MR	9...994200	000...1200	5000...100	
24	Запись 0001 в 16-й разряд АСО	Выполняется операция № 23	L/L	L/0	L/L	L/L	L/L	L/L	L/L	F2—через K176	9...994200	000...1200	6000...100	
23	Сравнение величин. MR+MD→MD	При MD>MR. Выполняется операция № 24	L/L	0/L	L/L	L/L	L/L	L/L	L/L	F2—через K169	9...995400	000...1200	6000...100	

		При MD<MR выполняются операции № 16—18											
24	Запись 0001 в 16-й разряд АСО	Выполняется операция № 23	L/L	L/0	L/L	L/L	L/L	L/L	L/L	F2—через K176	9...995400	000...1200	7000...100
23	Сравнение величин. MR+MD→MD	При MD>MR. Выполняется операция № 24. При MD<MR. Выполняются операции № 16—18	L/L	0/L	L/L	L/L	L/L	L/L	L/L	F2—через K169	9...996600	000...1200	7000...100
24	Запись 0001 в 16-й разряд АСО	Выполняется операция № 23	L/L	L/0	L/L	L/L	L/L	L/L	L/L	F2—через K176	99...996600	000...1200	8000...100
23	Сравнение величин. MR+MD→MD	При MD>MR. Выполняется операция № 24. При MD<MR. Выполняются операции № 16—18	L/L	0/L	L/L	L/L	L/L	L/L	L/L	F2—через K169	99...997800	000...1200	8000...100
24	Запись 0001 в 16-й разряд АСО	Выполняется операция № 23	L/L	L/0	L/L	L/L	L/L	L/L	L/L	F2—через K176	99...997800	000...1200	9000...100

№ операции	Выполняемая операция	Выбор операции по результату	Состояние и переключение триггеров управления						Примечание	Регистры			
			F1	F2	F3	F4	F5	F6		МД	MR	АС	
1	2	3	4	5	6	7	8	9	10	11	12	13	
23	Сравнение величин $MR + MD \rightarrow MD$	При $MD > MR$. Выполняется операция №24. При $MD < MR$. Выполняются операции № 16—18	L/L	0/L	L/L	L/L	L/L	L/L	L/L	F2—через K176	99...999000	000...1200	9000...100
24	Запись 0001 в 16-й разряд АСО	Выполняется операция № 25	L/L	L/L	L/L	L/L	L/L	L/L			99...999000	000...1200	0000...100
25	Запись 0001 в 16-й разряд АСО	Выполняется операция № 23	L/L	L/0	L/L	L/L	L/L	L/L	F2—через K176		99...999000	000...1200	000...101
23	Сравнение величин. $MR + MD \rightarrow MD$	При $MD > MR$. Выполняется операция № 24 разряд. При $MD < MR$. Выполняется операция № 26	L/L	0/L	L/L	L/L	L/L	L/L	F2—через K169, F6—в исходное состояние через K180. При $MD < MR$		00...000200	000...1200	0000...101
26	Сдвиг частного из АСО в MR	Выполняется операция № 27	L/0	L/0	L/0	L/0	L/0	0/0	В исходное состояние через K142, F1, F3—F6 в исходное состояние через дифференцирующие цепи от положительного перепада R инвертора N58, F2 от $DIV=0$				

В том случае, когда частное имеет знак «минус», триггер MZ находится в рабочем состоянии. С выхода S16 инвертора N87 сигнал L поступает на вход и открывает схему K152. На выходе C1 инвертора N4 вырабатывается сигнал 0, который обеспечивает окончательную запись кода знака «минус» 0001 во время второго цикла записи в 16-й разряд регистра MR. Импульс VLS 16-го разряда через дифференцирующую цепь при $S16 = 0$ опрокидывает триггер Z16 в исходное состояние и включает счетчик Z. Очередной импульс S1 через схему K186 и дифференцирующую цепь при $X = 0$ опрокидывает триггер Z1 в рабочее состояние и включает счетчик Z для индикации частного.

III.5.14. Превышение емкости регистра при делении

Превышение емкости регистра формирования частного происходит в том случае, когда частное превышает допустимый 15-разрядный предел емкости регистра. Количество разрядов частного определяется до начала его формирования путем сравнения величин делимого и делителя. Результат сравнения $MD > MR$ обеспечивает сдвиг информации регистров MR на один разряд влево, АСО — на один разряд вправо. Следовательно, округляющая цифра 5 (0101) сдвигается на один разряд вправо. Разный порядок величин делимого и делителя приводит к последовательному выполнению операций сравнения величин и сдвига информации регистров MR и АСО.

В результате определенного количества сдвигов округляющая цифра 5 (0101) сдвигается в первый разряд регистра АСО. После сдвига в 1-й разряд цифры 5 (0101) в обычной последовательности происходит сравнение величин и включение сдвига информации регистра АСО при $MD > MR$.

Во время сдвига информации в регистре АСО округляющая цифра 5 (0101) перезаписывается в тетраду триггеров А. Импульс VLS 1-го разряда через схему K186 переключает счетчик Z для управления 16-м разрядом и одновременно перезаписывает цифру 5 (0101) из тетрады триггеров А в тетраду триггеров Е. Триггеры Е1 и Е4 опрокидываются в рабочее состояние. С выходов Е1 и Е4 сигналы 0 поступают на входы и закрывают схему K49. С выхода Е инвертора N14 сигнал L поступает на вход и открывает схему K165. С выхода схемы K165 сигнал L поступает через схему D25 на вход инвертора N69. С выхода инвертора N69 сигнал 0 поступает на вход и блокирует работу схемы K162. С выхода MS схемы сигнал 0 поступает на вход дифференцирующей цепи и блокирует работу одновибратора формирования импульсов t и \bar{t} .

Во время выполнения операции № 27 происходит запись знака в 16-й разряд регистра MR; операция № 28 выполняется при условии $MD < MR$ в операции № 3, после сравнения величин выполняется сдвиг MD на один разряд влево и обратный холостой просчет счетчика Z. В случае превышения емкости регистра происходит блокировка (операция № 29).

ГЛАВА IV

ТЕХНИЧЕСКОЕ ОБСЛУЖИВАНИЕ

В основу конструкции вычислительной машины положен принцип сборки отдельных узлов, выполненных в основном на элементах, применяемых в импульсной технике. В сравнении с электромеханическими моделями вычислительных машин отсутствие износа механических деталей и узлов полностью изменяет характер технического обслуживания. Отпадает необходимость регулярного профилактического осмотра, смазки и замены изношенных деталей и механических узлов.

В процессе эксплуатации машину необходимо предохранять от сырости и пыли. Удаление пыли с токоведущих поверхностей плат и узлов производится мягкой волосистой кисточкой, примерно 1—2 раза в течение года в зависимости от условий эксплуатации.

После окончания работы машину следует накрыть специальным чехлом и выключить вилку шнура из сети питающего напряжения.

В том случае, когда в процессе выполнения арифметических операций или вычислений результат не соответствует действительному значению и отклонения возникают по вине машины, необходимо путем анализа работы функциональной схемы определить возникшую неисправность.

Условное обозначение в виде простой дроби на входах и выходах каждого элемента функциональной схемы определяет:

- числитель дроби — номер контакта разъема,
- знаменатель дроби — номер монтажной платы или разъема.

От общей функциональной схемы следует обратиться к функциональным схемам плат (рис. 34—45), которые обеспечивают возможность более детального анализа.

Когда в результате анализа функциональной схемы не удастся достигнуть желаемого результата, для определения возникшей неисправности подключается пульт индикации электронной фактурной машины «Зоемтрон-381» типа 8601.

Расположение плат в блоке арифметического устройства в зависимости от времени выпуска машины может иметь прямую и обратную последовательность, т. е. первой платой с правой стороны блока арифметического устройства может быть плата 1 или 12.

IV.1. ПОДКЛЮЧЕНИЕ ПУЛЬТА ИНДИКАЦИИ

- 1) Снять верхний задний щиток машины.
- 2) Снять соединительную колодку с разъема V7.
- 3) Подключить к машине пульт индикации через контакты разъемов V7, V8.
- 4) Установить на пульт индикации трафарет (рис. 32).

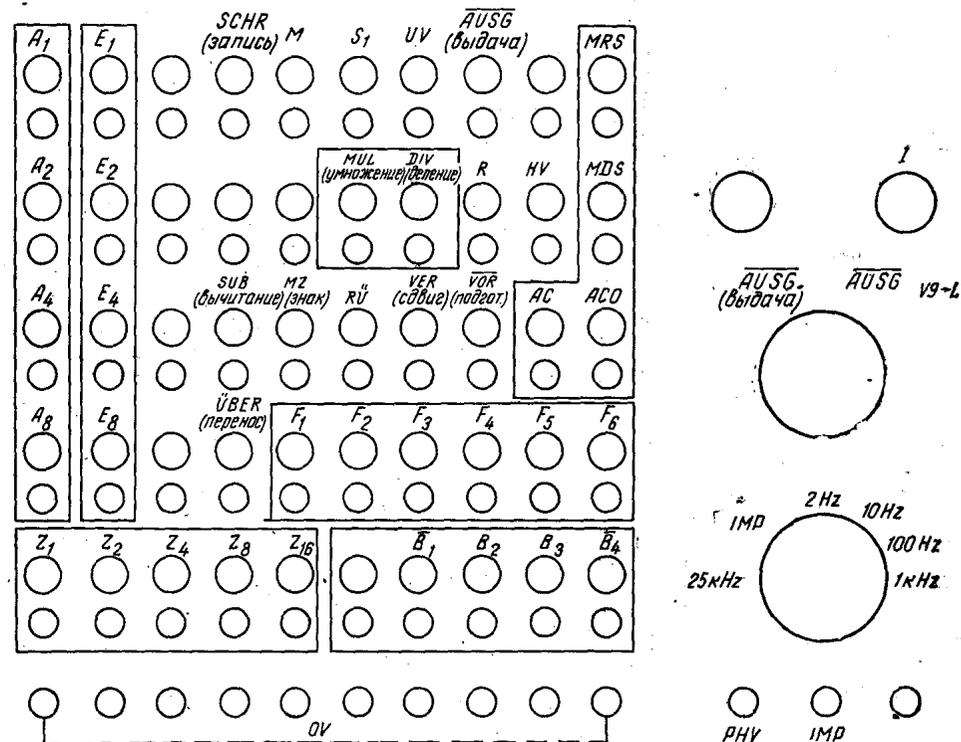


Рис. 32. Трафарет пульта индикации.

- 5) Подключить к сети питающего напряжения машину и пульт индикации.

- 6) Установить переключатель пульта индикации в положение AUSG (0—9) (рис. 32).

- 7) Включить тумблер EIN—AUS пульта индикации в положение EIN (включено).

- 8) Поворотом диска EIN—AUS подключить питающее напряжение к схеме машины.

- 9) Включением клавиши LÖ произвести окончательную подготовку машины и пульта индикации для проверки выполнения арифметических действий.

Проверка последовательности переключения элементов электронной схемы при выполнении арифметических операций производится

путем визуального наблюдения за соответствующими сигнальными лампами пульта индикации.

Свечение сигнальной лампы накаливания соответствует сигналу L на выходе соответствующего элемента электронной схемы.

Аналогичные свободные гнезда служат для подключения осциллографа к пульта индикации.

Включение цифровой и функциональной клавиатуры для проверки переключения элементов схемы и выполнения арифметических операций следует производить в последовательности, аналогичной описанию главы I.

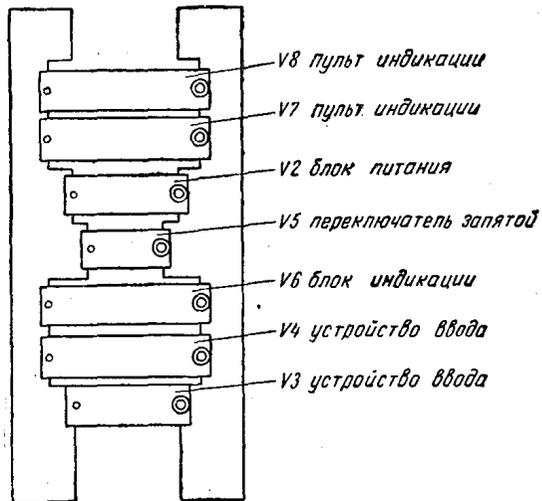


Рис. 33. Схема расположения разъемов на блоке АУ.

Во время работы с пультом индикации необходимо учитывать следующие условия:

цифровую клавишу следует держать во включенном положении до тех пор, пока не включится свечение соответствующих индикаторных ламп тетрады триггеров E;

функциональную клавишу следует держать во включенном положении до тех пор, пока не выключится свечение индикаторных ламп счетчика Z. Выполнение соответствующей операции произойдет после освобождения нажатой клавиши при условии, если предварительно отпаяны диоды входов Z/O и FUO триггера Шмитта.

При наличии указанных диодов на входах триггера Шмитта включение операции происходит через 10 мсек независимо от времени освобождения клавиши.

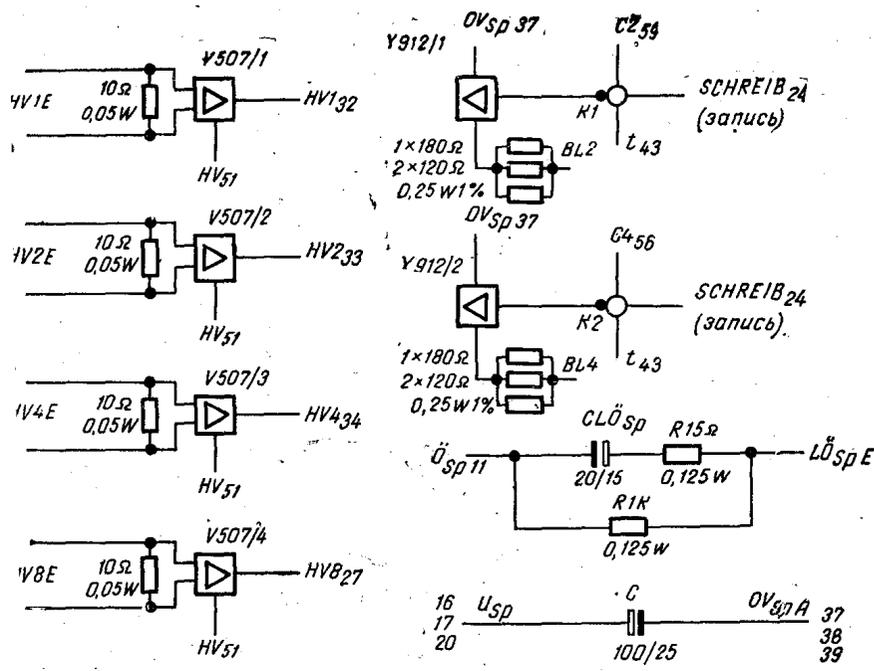
Работа элементов схемы машины в зависимости от положения переключателя происходит от задающего генератора пульта индикации с частотой 2 гц, 10 гц, 100 гц, 1 кГц и 25 кГц.

Положение переключателя IMP обеспечивает при каждом включении кнопки IMP выработку одного тактового импульса S, т. е. создает возможность ручного управления.

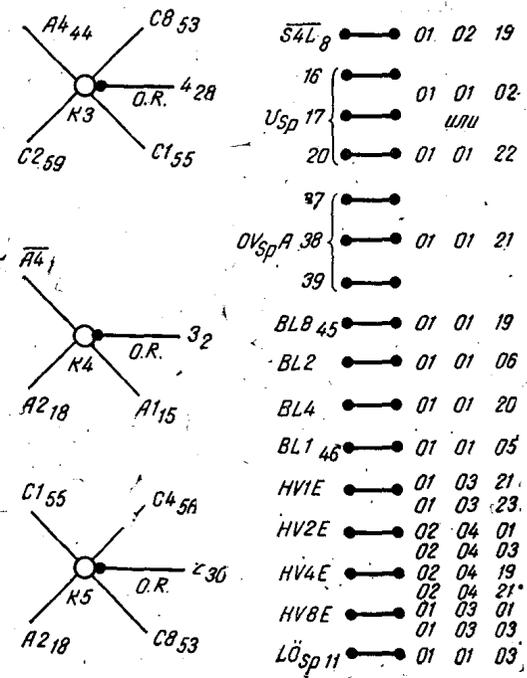
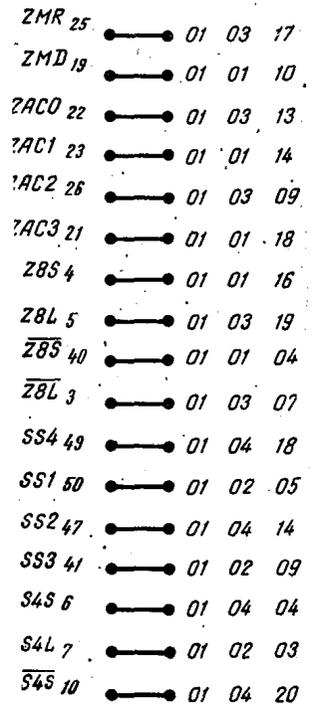
IV.2. АДРЕСНЫЕ ТАБЛИЦЫ МОНТАЖНЫХ СОЕДИНЕНИИ И РАБОЧИХ СИГНАЛОВ

Плата I

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений	
1	A4	3/3	
2	3	5/12	
3	Z8L	3/2	
4	Z8S	4/2	
5	Z8L	5/2	
6	S4S	6/2	
7	S4L	7/2	
8	S4L	8/2	
10	S4S	10/2	
11	L _{0sp}		32V4
15	A1	16/3/4; 20/8; 19/10	2V8
16	-U _{sp}	20/2	9,10V2
17	-U _{sp}	20/2	9,10V2
18	A2	19/3; 4	12V8
19	ZMD	19/2	
20	-U _{sp}	20/2	9,10V2
21	ZAC3	21/2	
22	ZAC0	22/2	
23	ZAC1	23/2	
24	SCHR	24/2; 25/5/6	5V8
25	ZMR	25/2	
26	ZAC2	26/2	
27	HV8	25/3	
28	4	28/12	
30	2	29/12	
32	HV1	32/3	
33	HV2	33/3	
34	HV4	34/3	
37	0 _{spA}	37/2	17V3
38	0 _{spA}	38/2	18V3
39	0 _{spA}	39/2	19V3
40	Z8S	40/2	
41	SS3	41/2	
42	t	42/2	
43	t	43/2	
44	A4	44/3/4; 45/8	22V8
45	BL8	45/2	
46	BL1	46/2	
47	SS2	47/2	
48	A8	48/3; 34/9	
49	SS4	49/2	
50	SS1	50/2	
51	HV	51/5	20V8
53	C8	53/2; 54/3; 53/4	
55	C1	56/2/3/4	
56	C4	58/3; 57/4	
59	C2	59/3/4	
60	0 _a	60/1-12	11,12V2; 5,6V3; 1V8
61	+U _p	61/1-12	13V2; 21V7
62	-U _N	62/1-12	14,15V2; 29V6; 20V7



обключение куба памяти



Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
1	K162	1/9
2	MDS	2/5; 1/6
3	Z8L	3/1
4	Z8S	4/1
5	Z8L	5/1
6	S4S	6/1
7	S4L	7/1
8	S4L	8/1
9	ST	10/5/6/7/8; 13/9
10	S4S	10/1
11	F5	12/4; 15/5/6/7; 14/9
12	Z4	13/5; 12/10; 11/11
13	F4	14/3/6; 15/9
14	F4	18/6; 19/7; 18/9
15	LES	15/4; 16/5/6
16	-U _{sp}	20/1
17	-U _{sp}	20/1
18	Z8	23/5/7; 21/10; 23/11
19	ZMD	19/1
20	-U _{sp}	20/1
21	ZAC3	21/1
22	ZAC0	22/1
23	ZAC1	23/1
24	SCHR	24/1; 25/5/6
25	ZMR	25/1
26	ZAC2	26/1
27	F5	11/3; 12/5/6/9
29	Z8	22/10; 28/11
30	Z4	23/10; 29/11
31	AC	30/5; 31/6
32	ACO	32/5/6
33	MRS	33/5/6
36	SI	36/4; 35/5/7; 34/8/10
37	0e _{sp} A	37/1
38	0e _{sp} A	38/1
39	0e _{sp} A	39/1
40	Z8S	40/1
41	SS3	41/1
42	t	41/5
43	t	43/1
45	BL8	45/1
46	BL1	46/1
47	SS2	47/1
49	SS4	49/1
50	SSI	50/1
53	C8	53/1; 54/3; 53/4
54	Z1	55/5; 48/10/11
56	C1	55/1; 56/3/4

Рис. 34. Функциональная схема платы 1.

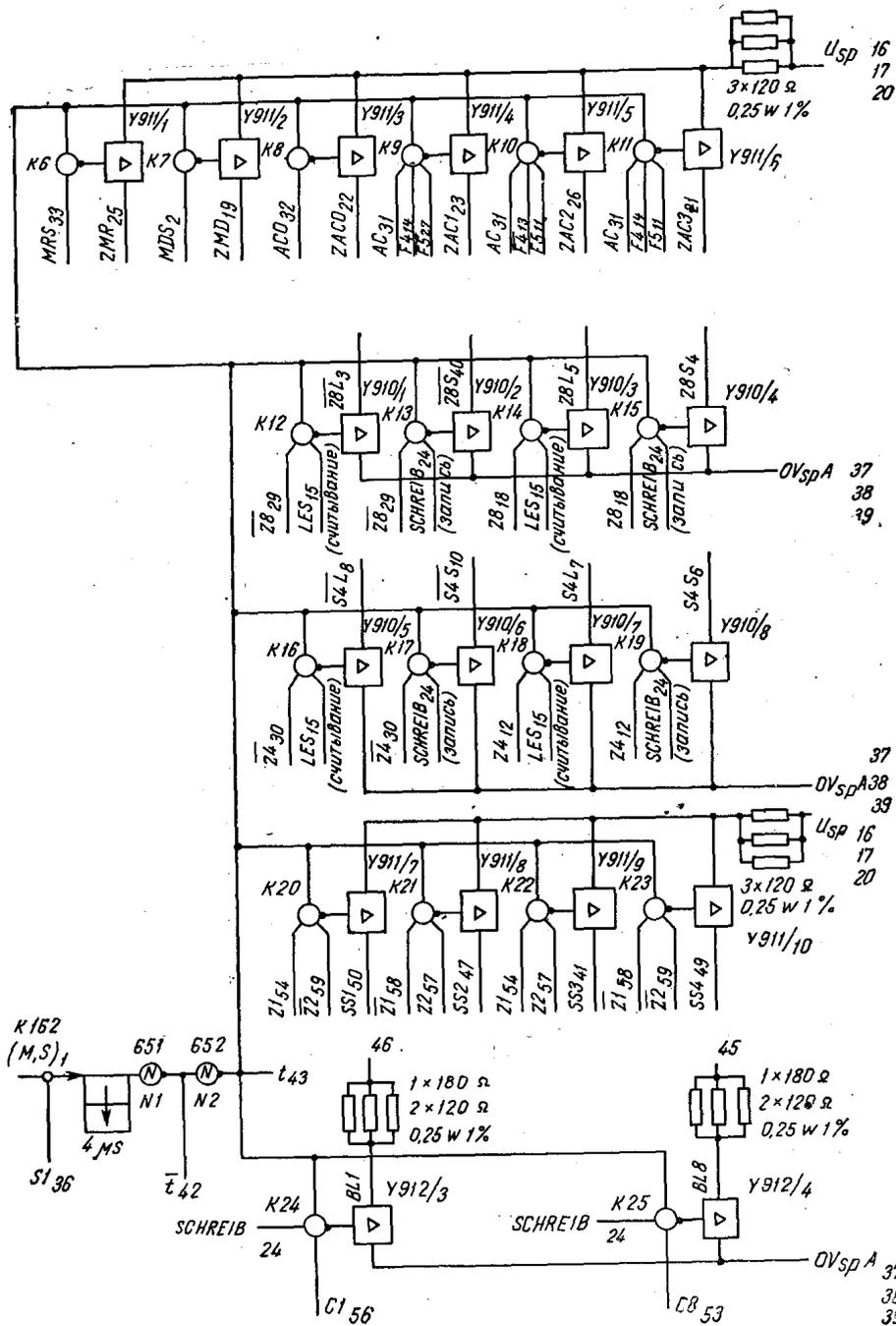


Рис. 35. Функциональная схема платы *2

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
57	Z2	59/5; 54/10; 52/11 10V7
58	Z1	49/10/11
59	Z2	55/10; 51/11
60	0v	60/1-12 11,12V2; 5,6V3; 1V8
61	+U _p	61/1-12 13V2; 21V7
62	-U _N	62/1-12 14,15V2; 29V6; 20V7

Плата 3

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
1	7	1/12
2	8	2/12
3	A4	1/1
4	B3	6/7
5	9	5/4; 6/12
6	VLS	7/4/5; 6/8/9/10
7	F3	8/5/6/7/8/9
8	MUL	10/4; 11/5/6/7/8/9/10
9	F5	27/2; 12/5/6/9
11	F4	13/2; 14/6; 15/9
14	K28	14/4
15	A1	15/1; 16/4; 20/8; 19/10
16	A2	18/1/4
19	K112	20/6
20	E2	23/4
21	SvM	22/6
22	VER	26/4/5/6/7/8/9/10
24	HV8	27/1
25	A8	27/4
26	B4	27/6/7/9/10
27	MZ	29/8
28	E8	30/4
29	5	30/12
30	6	31/12
31	HV1	32/1
32	HV2	33/1
33	HV4	34/1
34	E1	35/4
35	V	36/5; 35/6
37	A1F	39/4
39	VER	41/4; 40/5; 39/6; 40/8; 41/9
40	A8F	42/4; 41/7
41	A2F	43/4; 41/6
42	F2	43/6; 44/9; 43/10
43	A4	44/1/4; 45/8
44	K91	46/5
45		

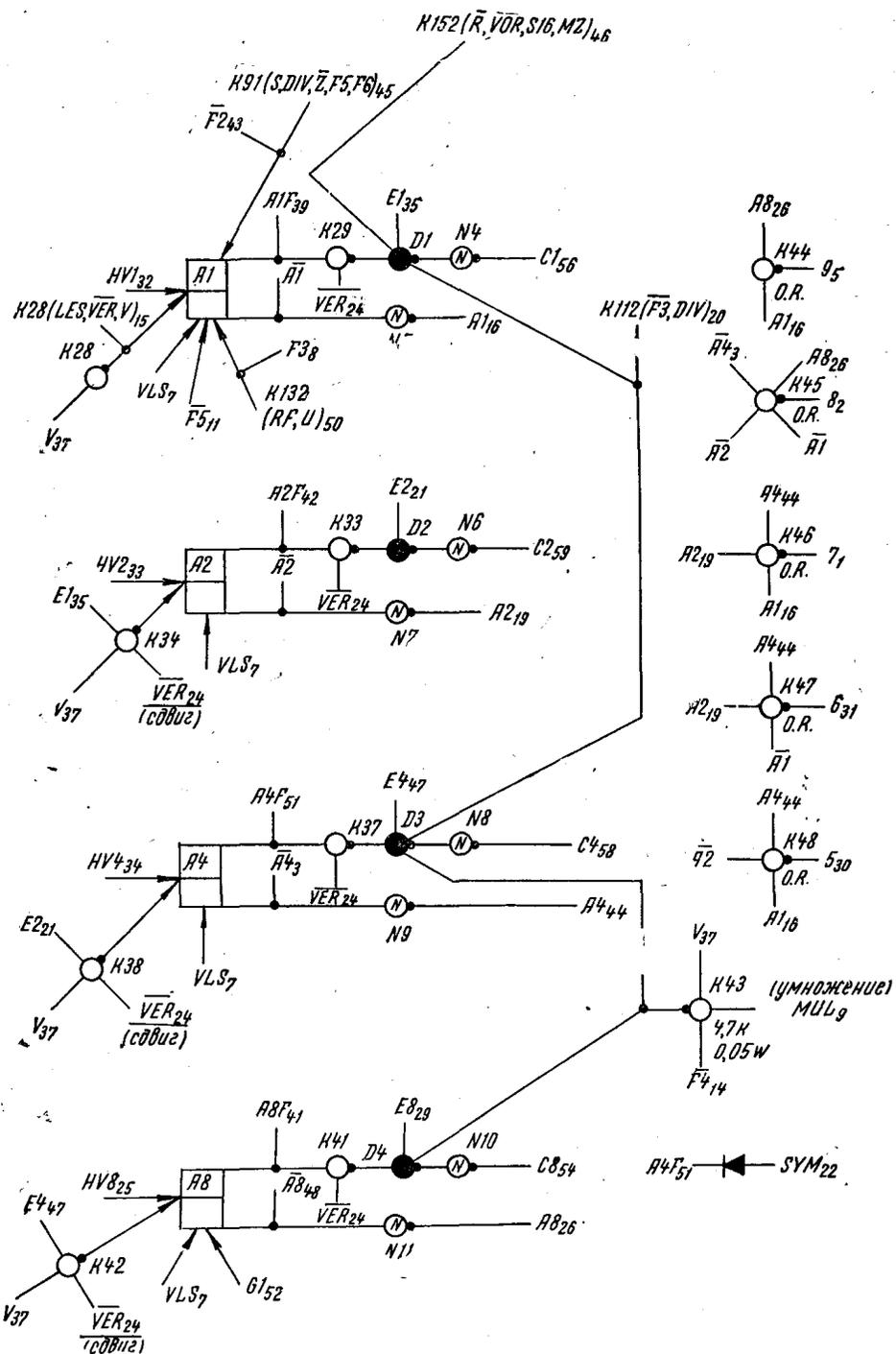


Рис. 36. Функциональная схема платы 3.

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
46	K152	48/8
47	E4	49/4
48	A8	48/1; 34/9
49	B2	49/7
50	K132	51/7
51	A4F	51/4
52	G1	52/4/8/10
53	F6	55/6; 56/7; 54/8; 53/9
54	C8	53/1/2/4
56	C1	55/1; 56/2/4
57	B1	57/6/7
58	C4	56/1; 57/4
59	C2	59/1/4
60	0 _v	60/1-12 11,12V2; 5,6V3; 1V8
61	+U _p	61/1-12 13V2; 21V7
62	-U _N	62/1-12 14,15V2; 29V6; 20V7

Плата 4

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
1	K65	2/7; 1/8
2	AU	1/5; 16/12
3	ADD1	2/8
4	ADD	3/6/8/9/10
5	9	5/3; 6/12
7	VLS	7/3/5; 6/8/9/10
8	R	7/6/7/8/9/10
9	MZ	9/8; 10/9
10	MUL	9/3; 11/5/6/7/8/9/10
11	Z/20	22/12
12	F5	11/2; 15/5/6/7; 14/9
13	U	14/5; 13/6/7/8
14	K28	15/3
15	LES	15/2; 16/5/6
16	A1	15/1; 16/3; 20/8; 19/10
17	X	17/5; 16/8/9; 13/10
18	A2	18/1; 19/3
19	K66	20/5
20	S	19/5/6; 20/7; 19/8; 20/9
21	EING	21/7; 22/8; 19/9; 42/8; 43/9
22	Z	22/5/7; 21/8; 22/9; 20/10
23	E2	21/3
25	MUL	25/7/9/10
26	VER	24/3; 26/5/6/7/8/9/10
27	A8	26/3

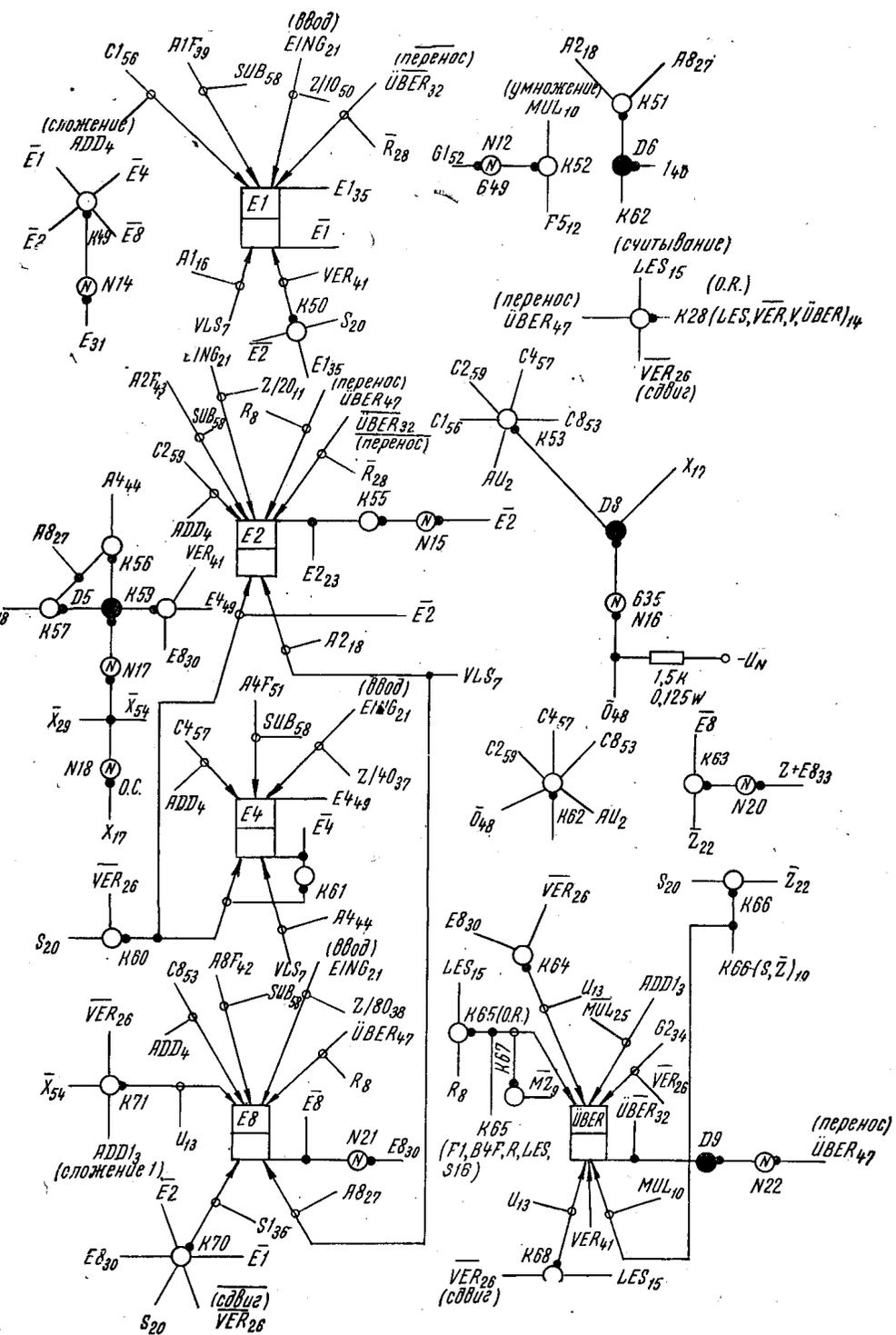


Рис. 37. Функциональная схема платы 4.

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
28	\bar{R}	27/5; 28/7; 27/8; 28/9/10
29	\bar{X}	29/5; 30/6/7/8; 54/4
30	E8	29/3
31	\overline{EUBER}	31/9
32	\overline{UBER}	32/8 9
33	Z+E8	33/7/8/9; 32/10
34	G2	34/7; 33/10
35	E1	35/3
36	S1	36/2; 35/5/7; 34/8/10
37	Z/40	35/12
38	Z/80	34/12
39	AIF	39/3
40	I	41/12
41	VER	40/3/5; 39/6; 40/8; 41/9
42	A8F	41/3/7
43	A2F	42/3; 41/6
44	A4	44/1/3; 45/8
47	\overline{UBER}	46/8; 47/9; 46/10
48	0	49/9; 40/12
49	E4	47/3
50	Z/10	42/12
51	A4F	51/3
52	G1	52/3/8/10
53	C8	53/1/2; 54/3
54	\bar{X}	29/4/5; 30/6/7/8
55		
56	C1	55/1; 56/2/3
57	C4	56/1; 58/3
58	SUB	59/6
59	C2	59/1/3
60	0 _в	11,12V2; 5,6V3; 1V8
61	+U _p	13V2; 21V7
62	-U _N	14,15V2; 29V6; 20V7

Плата 5

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
1	AU	2/4; 16/12
2	MDS	2/2; 1/6
3	\bar{S}	2/8
4	F1	4/6/7; 5/8; 4/9; 5/10
5	SCHRF	5/9
6	MV2	27V7
7	VLS	7/3/4; 6/8/9/10
8	F3	8/3/6/7/8/9
9	M	9/9

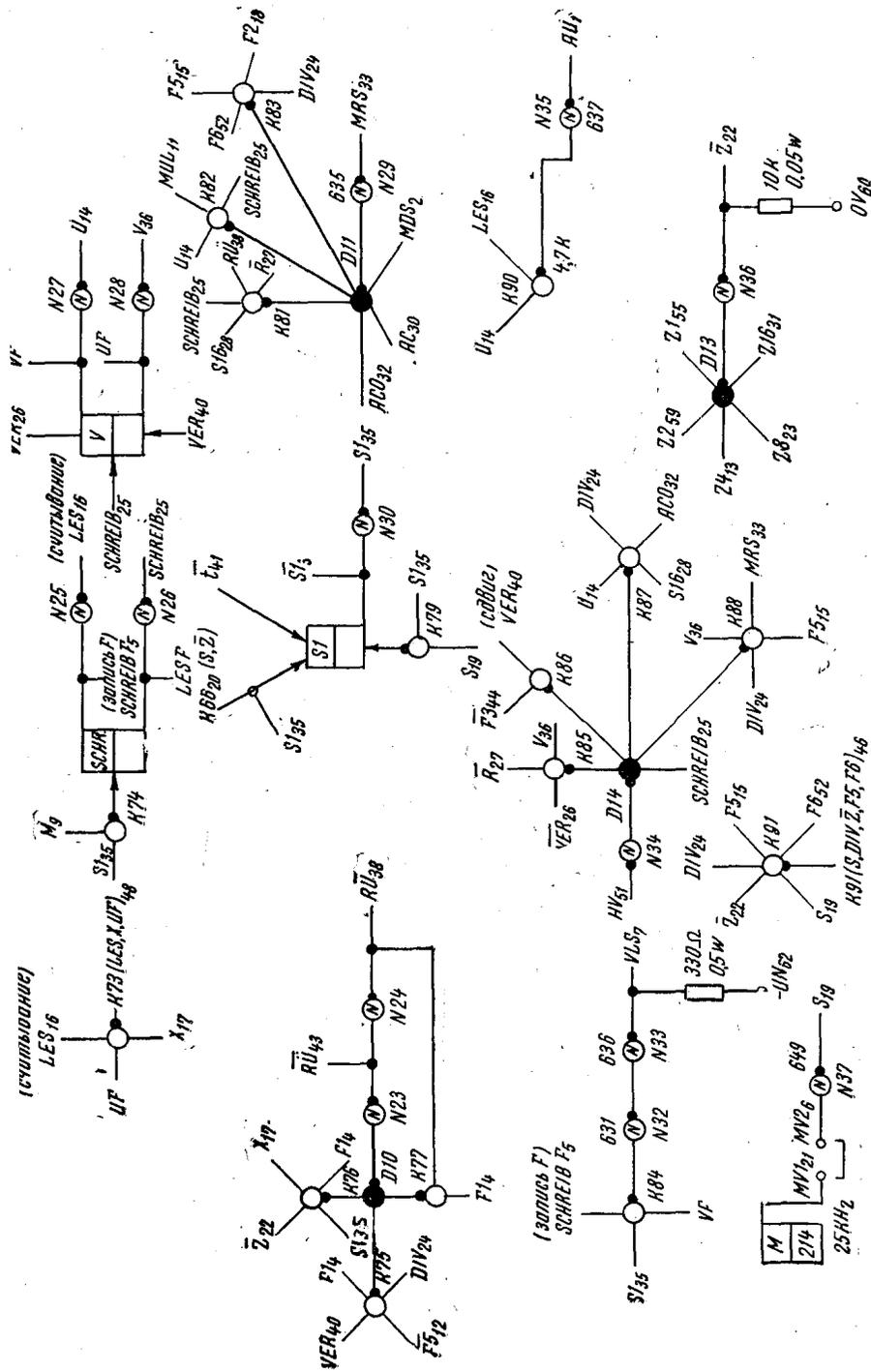
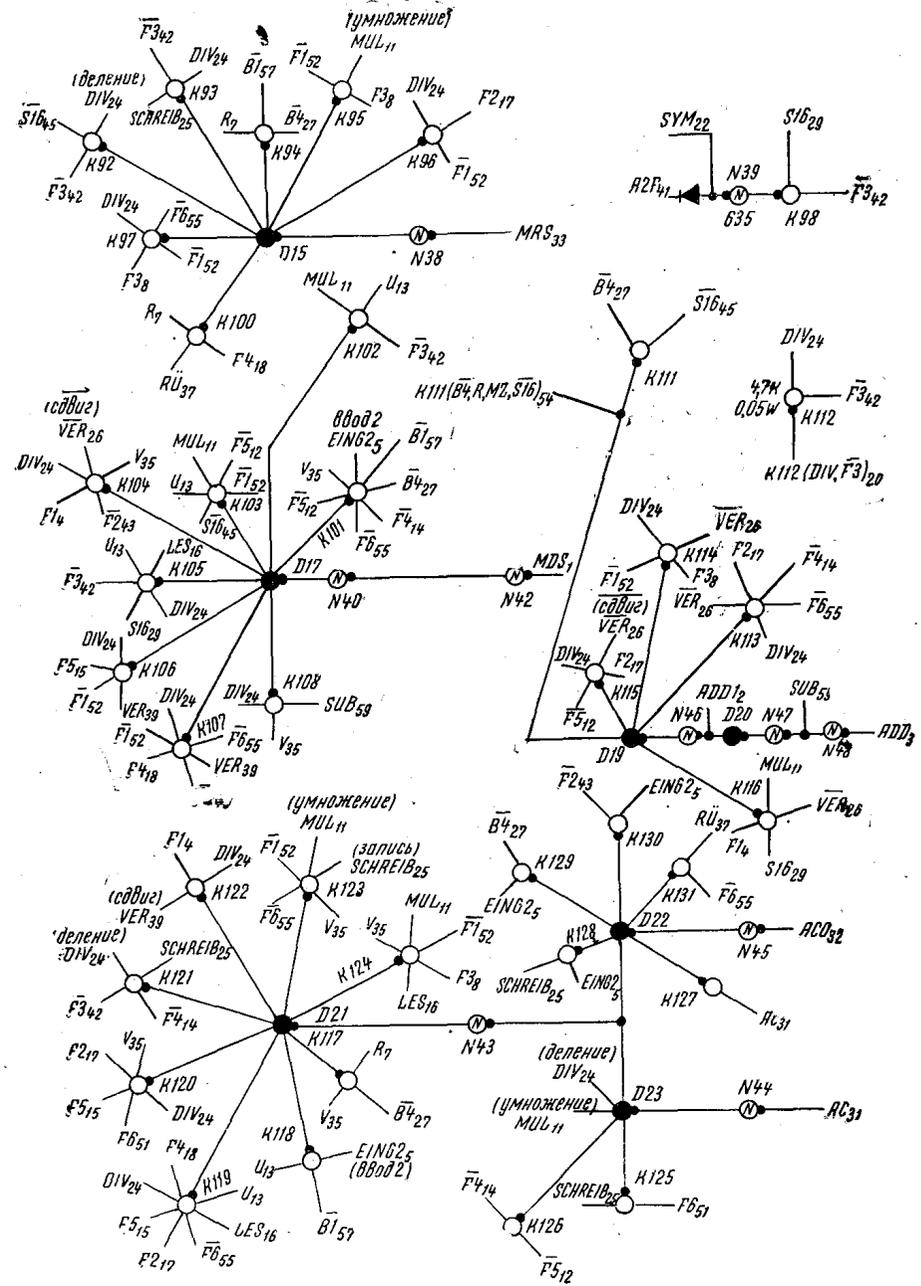


Рис. 38. Функциональная схема платы Б.

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
10	ST	9/2; 10/6/7/8; 13/9
11	MUL	9/3; 10/4; 11/6/7/8/9/10 17V8
12	F5	27/2; 11/3; 12/6/9
13	Z4	12/2/10; 11/11 11V7
14	U	13/4/6/7/8
15	F5	11/2; 12/4; 15/6/7; 14/9 7V7
16	LES	15/2/4; 16/6
17	X	17/4; 16/8/9; 13/10
18	F2	17/6; 18/7; 17/8/9 4V7
19	S	20/4; 19/6; 20/7; 19/8; 20/9
20	K66	19/4
21	MV1	26V7
22	Z	22/4/7; 21/8; 22/9; 20/10
23	Z8	18/2; 23/7; 21/10; 23/11 12V7
24	DIV	24/6/7/8/9/10 18V8
25	SCHREIB	24/1/2; 25/6 5V8
26	VER	24/3; 26/4/6/7/8/9/10
27	R	28/4/7; 27/8; 28/9/10
28	S16	29/6/7; 28/8; 29/9/10
29	X	29/4; 30/6/7/8; 54/4
30	AC	31/2/6 30V8
31	Z16	31/8/10 13V7
32	AC0	32/2/6 31V8
33	MRS	33/2/6 11V8
35	SI	36/2/4; 35/7; 34/8/10 7V8
36	V.	37/3; 35/6 15V8
38	Rü	37/6; 38/7; 39/8/9; 38/10 27V8
40	VER	40/3; 41/4; 39/6; 40/8; 41/9 28V8
41	i	42/2
43	Rü	41/10
44	F3	42/6; 43/8
46	K91	45/3
48	K73	46/9
51	HV	51/1 20V8
52	F6	51/6; 53/7; 52/9; 50/10 8V7
55	Z1	54/2; 48/10/11 9V7
59	Z2	57/2; 54/10; 52/11 10V7
60	0a	60/1-12 11, 12V2; 5,6V3; 1V8
61	+U _p	61/1-12 13V2; 21V7
62	-U _n	62/1-12 14, 15V2; 29V6; 20V7

Плата 6

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений	
1	MDS	2/2; 2/5	21V8
2	ADD1	3/4	
3	ADD	4/4; 3/8/9/10	
4	F1	4/5/7; 5/8; 4/9; 5/10	3V7
5	EING2	5/7	
7	R	8/4; 7/7/8/9/10	19V8
8	F3	8/3/5/7/8/9	5V7
10	ST	9/2; 10/5/7/8; 13/9	
11	MUL	9/3; 10/4; 11/5/7/8/9/10	17V8
12	F5	27/2; 11/3; 12/5/9	
13	U	13/4; 14/5; 13/7/8	
14	F4	13/2; 14/3; 15/9	
15	F5	11/2; 12/4; 15/5/7; 14/9	7V7
16	LES	15/2/4; 16/5	
17	F2	18/5/7; 17/8/9	4V7
18	F4	14/2; 19/7; 18/9	6V7
19	S	20/4; 19/5; 20/7; 19/8; 20/9	
20	K112	20/3	
22	SvM	22/3	
24	DIV	24/5/7/8/9/10	18V8
25	SCHR	24/1/2; 25/5	5V8
26	VER	24/3; 26/4/5/7/8/9/10	
27	B4	27/3/7/9/10	18V7
29	SI6	28/5; 29/7; 28/8; 29/9/10	
30	X	29/5/4/4; 30/7/8; 29/5	
31	AC	31/2; 30/5	30V8
32	ACO	32/2/5	31V8
33	MRS	33/2/5	11V8
35	V	37/3; 36/5	15V8
36	B1	37/7	
37	Rü	38/5/7; 39/8/9; 38/10	27V8
39	VER	40/3; 41/4; 40/5/8; 41/9	28V8
41	A2F	42/3; 43/4	
42	F3	44/5; 43/8	
43	F2	43/3; 44/9; 43/10	
45	SI6	45/10	
51	F6	52/5; 53/7; 52/9; 50/10	8V7
52	F1	50/8; 51/10	
54	K111	53/8	
55	F6	53/3; 56/7; 54/8; 53/9	
57	B1	57/3/7	15V7
59	SUB	58/4	25V8
60	06	60/1-12	11, 12V2; 5, 6V3; 1V8
61	+U _p	61/1-12	13V2; 21V7
62	-U _N	62/1-12	14, 15V2; 29V6; 20V7



Продолжение

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений	
57	\overline{BI}	57/3/6	15V7
58	K194	59/10	
59	FU0	59/9/11	
60	U_{σ}	60/1-12	11, 12V2; 5, 6V3; 1V8
61	$+U_p$	61/1-12	13V2; 21V7
62	$-U_N$	62/1-12	14, 15V23; 29V6; 20V7

Плата 8

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений	
1	K65	1/4, 2/7	
2	SI	3/5	
3	ADD	4/4, 3/6/9/10	
4	K155	4/10	
5	F1	4/5/6/7/9; 5/10	3V7
6	VLS	7/3/4/5; 6/9/10	
7	R	8/4; 7/6/7/9/10	19V8
8	F3	8/3/5/6/7/9	5V7
9	\overline{MZ}	9/4; 10/9	26V8
10	ST	9/2; 10/5/6/7; 13/9	
11	MUL	9/3; 10/4; 11/5/6/7/9/10	17V8
12	LMZ		28V6
13	U	13/4; 14/5; 13/6/7	
15	K186	14/10	
16	X	17/4/5; 16/9; 13/10	
17	F2	18/5; 17/6; 18/7; 17/9	4V7
18	SuBO	18/11	
19	S	20/4; 19/5/6; 20/7/9	
20	A1	15/1; 16/3/4; 19/10;	2V8
21	\overline{Z}	22/4/5/7/9; 20/10	
22	EING	21/4/7; 19/9; 42/8; 43/9	
23	K144	23/9	
24	DIV	24/5/6/7/9/10	18V8
26	VER	24/3; 26/4/5/6/7/9/10	
27	\overline{R}	28/4; 27/5; 28/7/9/10	
28	S16	28/5; 29/6/7/9/10	
29	MZ	28/3	
30	\overline{X}	29/5/4/4; 30/6/7; 29/5	
31	Z16	31/5/10	13V7
32	ÜBER	32/4/9	
33	Z+E8	33/4/7/9; 32/10	
34	S1	36/2/4; 35/5/7; 34/10	7V8
35	K183	35/10	
36	K140	36/7	

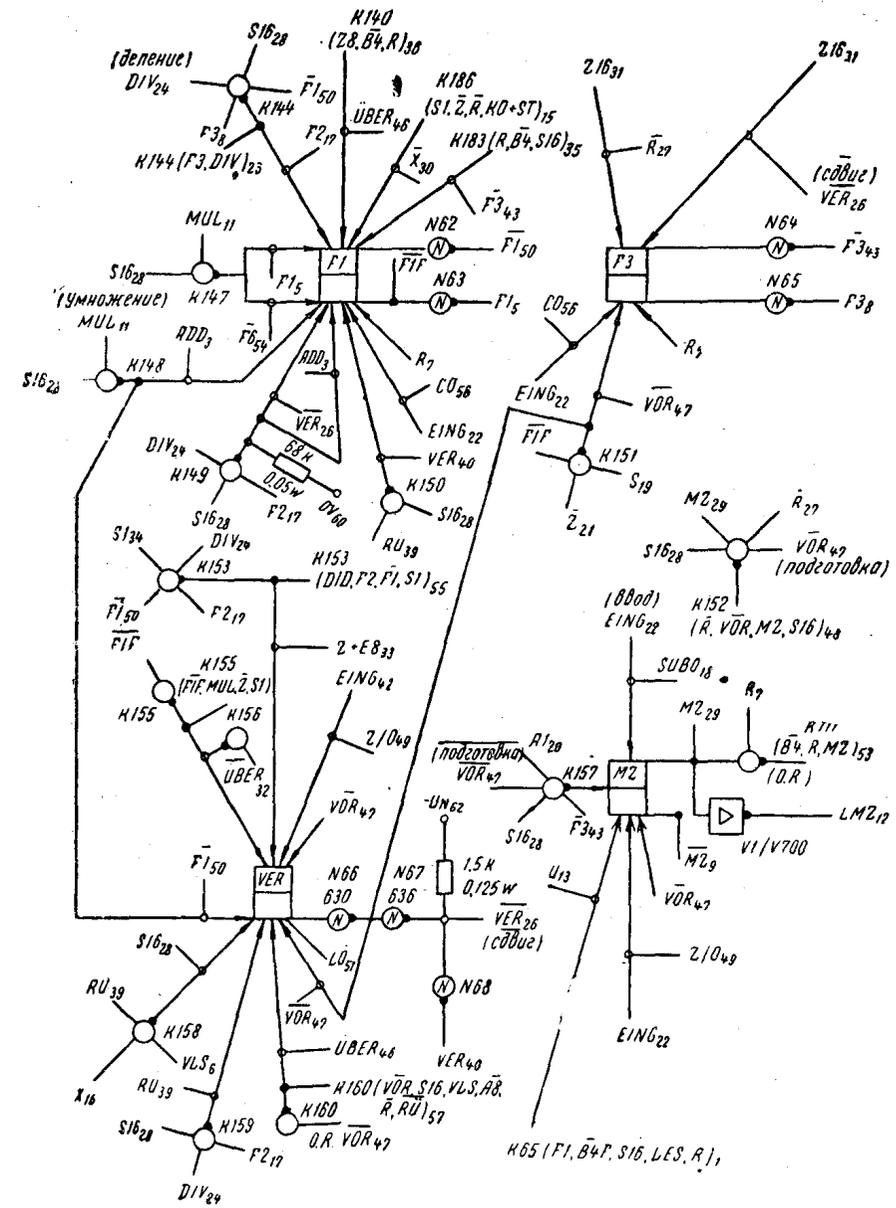


Рис. 41. Функциональная схема платы 8.

Продолжение

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
4	K155	4/8
5	F1	4/5/6/7; 5/8; 4/9
6	VLS	7/3/4/5; 6/8/9
7	R	8/4; 7/6/7/8/9
8	G22	19V8
10	G11	5V5
11	MUL	1V5
12	Z4	9/3; 10/4; 11/5/6/7/8/9
13	X	12/2; 13/5; 11/11
14	K186	17/4/5; 16/8/9
18	G18	15/8
19	AI	3V5
20	Z	15/1; 16/3/4; 20/8
21	Z8	2V8
22	Z8	22/4/5/7; 21/8; 22/9
23	Z4	18/2; 23/5/7/11
24	DIV	29/2; 28/11
25	MUL	30/2; 29/11
26	VER	24/5/6/7/8/9
27	B4	25/4/7/9
28	R	24/3; 26/4/5/6/7/8/9
29	S16	27/3/6/7/9
30	K182	28/4; 27/5; 28/7; 27/8; 28/9
31	Z16	28/5; 29/6/7; 28/8; 29/9
32	Z+E8	31/7
33	G2	31/5/6
34	S1	33/4/7/8/9
35	K183	34/4/7
38	RU	36/2/4; 35/5/7; 34/8
39	G14	35/8
40	K169	38/5; 37/6; 38/7; 39/8/9
41	RU	40/9
43	F2	43/5
45	ST6	43/3/6; 44/9
46	UBER	45/6
47	G21	47/4; 46/8; 47/9
48	Z1	2V7
49	Z1	54/2; 55/5; 48/11
50	F6	4V5
51	F1	9V7
52	G1	58/2; 49/11
53	ST+KO	52/5; 51/6; 53/7; 52/9
54	Z2	52/6; 50/8
55	Z2	52/3/4/8
57	K160	55/7
59	K194	57/2; 59/5; 52/11
60	Oe	59/2; 51/11
61	+U _p	57/8/9
62	-U _N	58/7
		60/1-12
		11, 12V2; 5, 6V3; 1V8
		13V2; 21V7
		14, 15V2; 29V6; 20V7

Плата 11

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
1	ADD0	1/7
2	UA0	4/12
3	(±)0	2/9
4	SV1	12V6
5	SV2	13V6
6	SV3	14V6
7	SV4	15V6
8	SV5	16V6
9	SV6	17V6
10	SV7	18V6
11	Z4	12/2; 13/5; 12/10
12	SV8	11V7
13	SV9	19V6
14	+U _{A1}	20V6
15	SV10	24V7
16	SV11	21V6
17	+11к	22V6
18	SUBO	20V4
19	+111к	18/8
21	-к	21V4
22	+к	13V4
23	Z8	12V4
24	#к	18/2; 23/5/7; 21/10
25	+111к	12V7
26	-111к	20V3
27	+1к	27V4
28	Z8	24V4
29	Z4	19V4
30	:к	29/2; 22/10
31	∇111к	30/2; 23/10
32	:0	15V4
33	-1к	30V4
34	-11к	32/7
35	x ^н к	22V4
36	∇1к	23V4
37	*11к	16V4
38	*1к	28V4
40	∇11к	26V4
41	Xк	25V4
42	=к	29V4
43	(=)0	14V4
44	#(*)0	17V4
45	(X)0	42/7
48	Z1	42/9
49	Z1	45/7
51	Z1	54/2; 55/5; 48/10
52	Z2	9V7
53	Z2	58/2; 49/10
54	(11)0	59/2; 55/10
55	(1)0	57/2; 59/5; 54/10
	SV12	10V7
		55/9
		56/9
		23V6

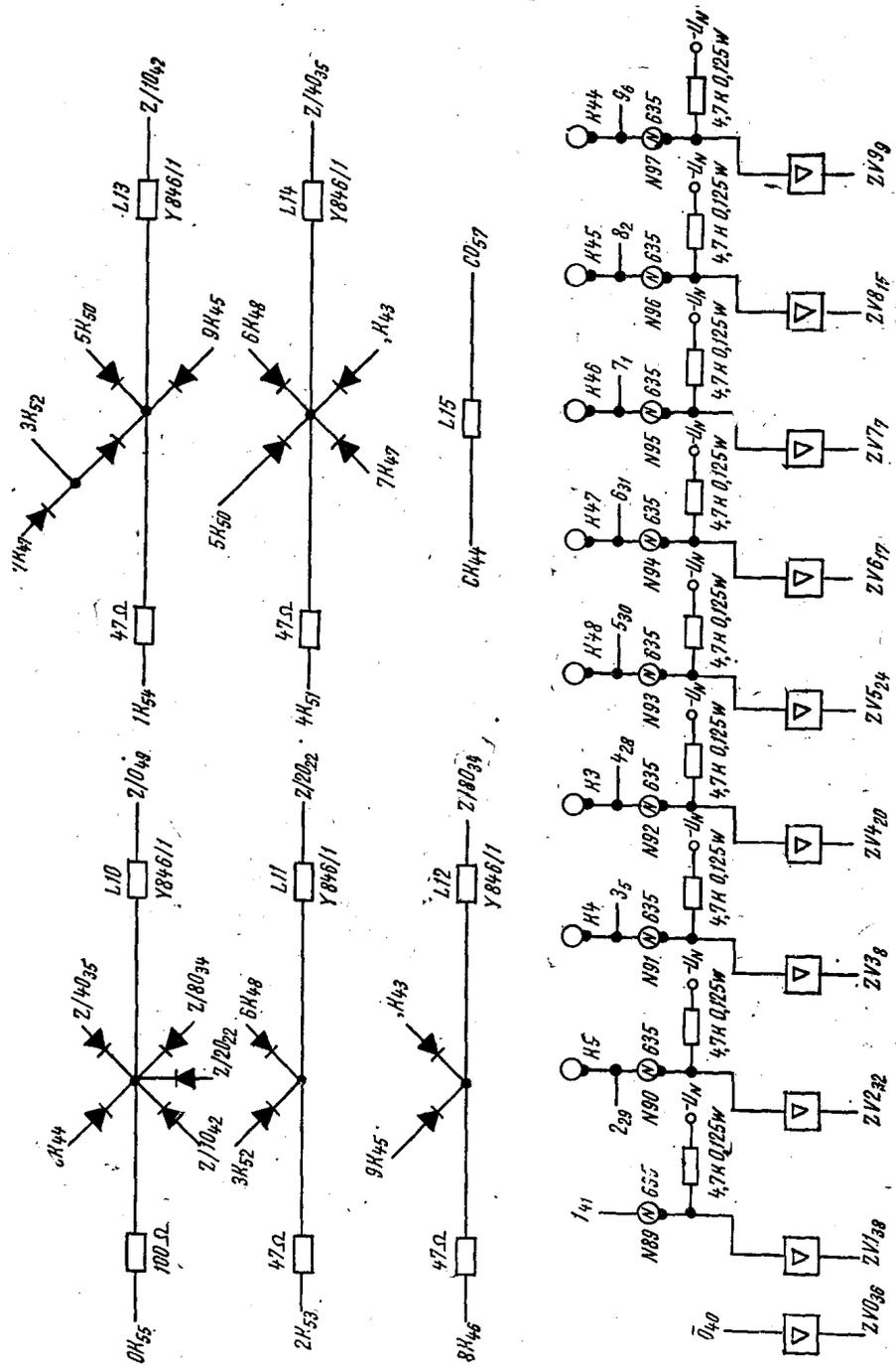
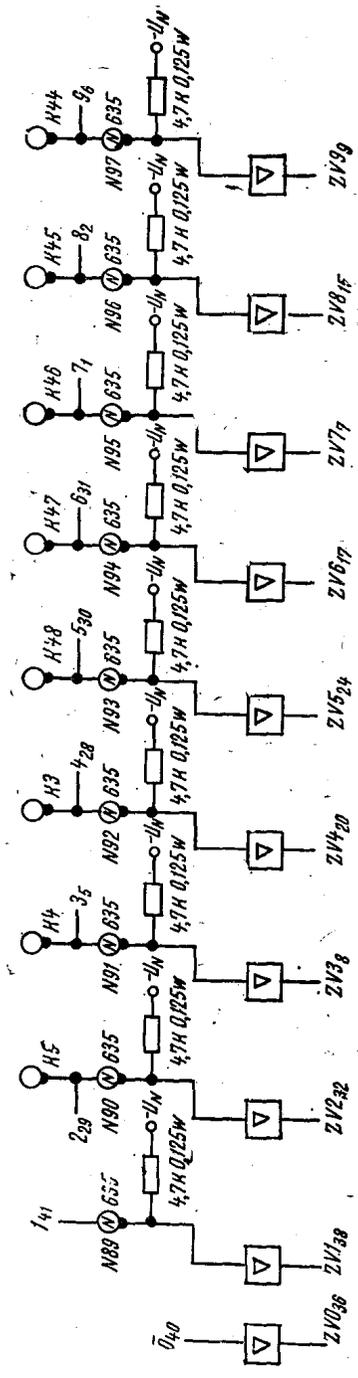


Рис. 45. Функциональная схема платы 12.



Продолжение

Контакт разъема платы	Наименование сигналов	Адреса монтажных соединений
49	Z/0	49/8; 48/9
50	5к	5V4
51	4к	4V4
52	3к	3V4
53	2к	2V4
54	1к	1V4
55	0к	10V4
57	CO	56/8
60	0в	60/1-12
61	+U _p	61/1-12
62	-U _N	62/1-12
		11,12V2; 5,6V3; 1V8 13V2; 21V7 14,15V2; 29V6; 20V7

IV. 3. ОПРЕДЕЛЕНИЕ НОМИНАЛОВ РЕЗИСТОРОВ

Цветные кольца, нанесенные краской на поверхность резистора со смещением к одному из выводов, определяют сопротивление резистора в омах. Отсчет колец производится от ближайшего к выводу, которое считается первым.

Цвет первого кольца определяет первую цифру; цвет второго кольца — вторую цифру; цвет третьего кольца определяет количество нулей после второй цифры.

Например:

1-е — красное; 2-е — зеленое; 3-е — желтое, т. е. 250000 ом;
1-е — синее; 2-е — красное; 3-е — коричневое, т. е. 620 ом.

Четвертое кольцо определяет допустимое отклонение в процентах от номинала резистора.

Золотой цвет кольца — ± 5%; серебряный — ± 10%. Отсутствие четвертого кольца соответствует допустимому отклонению ± 20%.

Таблица 1

ОПРЕДЕЛЕНИЕ ВЕЛИЧИНЫ СОПРОТИВЛЕНИЯ РЕЗИСТОРА ПО ЦВЕТУ КОЛЕЦ

Цвет кольца	Кольцо		
	1	2	3
Черный	—	0	0
Коричневый	1	1	1
Красный	2	2	2
Оранжевый	3	3	3
Желтый	4	4	4
Зеленый	5	5	5
Синий	6	6	6
Фиолетовый	7	7	7
Серый	8	8	8
Белый	9	9	9

Таблица 2

ОПРЕДЕЛЕНИЕ МОЩНОСТИ РЕЗИСТОРОВ ПО ГАБАРИТАМ

Мощность резистора (ом)	Кольцо	
	Диаметр (мм)	Длина (мм)
0,05	2,3	6,5
0,125	2,3	11,5
0,25	5	17
0,5	5	26
1	8	32
2	9	55

ОГЛАВЛЕНИЕ

Глава I. Назначение и применение ЭКВМ «Зоемтрон-220» . . .	3
I.1. Техническая и эксплуатационная характеристики . . .	3
I.1.1. Назначение и общее описание . . .	3
I.1.2. Подготовка машины к работе . . .	5
I.2. Выполнение арифметических операций . . .	6
I.2.1. Сложение . . .	6
I.2.2. Вычитание . . .	8
I.2.3. Умножение . . .	13
I.2.4. Возведение в степень . . .	16
I.2.5. Деление . . .	17
I.2.6. Извлечение квадратного корня . . .	20
I.2.7. Примеры выполнения комплексных вычислений . . .	22
Глава II. Элементы импульсной техники и блок питания . . .	25
II.1. Блок-схема машины . . .	25
II.2. Арифметическое устройство . . .	26
II.3. Элементы функциональной схемы . . .	26
II.3.1. Схема «И» (конъюнкция) . . .	26
II.3.2. Схема «ИЛИ» (дизъюнкция) . . .	28
II.3.3. Инвертор . . .	28
II.3.4. Усилитель мощности . . .	31
II.3.5. Усилитель воспроизведения . . .	33
II.3.6. Дифференцирующая цепь RC . . .	35
II.3.7. Мультивибратор . . .	39
II.3.8. Симметричный триггер . . .	41
II.3.9. Одновибратор . . .	45
II.3.10. Усилитель лампы индикации знака «минус» . . .	49
II.3.11. Усилитель цифровых катодов индикаторных ламп . . .	50
II.3.12. Усилитель анодов цифровых индикаторных ламп . . .	51
II.3.13. Схема сопряжения . . .	53
II.3.14. Триггер Шмитта . . .	54
II.3.15. Каскад перемагничивания ферритовых сердечников . . .	57
II.4. Блок питания . . .	59
II.4.1. Принцип электронной стабилизации напряжения . . .	59
II.4.2. Выпрямитель источников питания $-U_N$ и $-U_{Sp}$. . .	61
II.4.3. Источник стабилизированного напряжения -12 в ($-U_N$) . . .	62
II.4.4. Источник стабилизированного напряжения $-11,5$ в \div $-13,56$ в ($-U_{sp}$) . . .	64
II.4.5. Источник стабилизированного напряжения $+12$ в ($+U_p$) . . .	65
II.4.6. Источник нестабилизированного напряжения $+100$ в ($+U_A$) . . .	66
II.4.7. Источник нестабилизированного напряжения -90 в ($-U_A$) . . .	67
II.4.8. Работа блока при коротком замыкании источников питания . . .	68

II.4.9. Контроль работы блока питания и установка номиналов рабочих напряжений . . .	68
II.4.10. Параметры элементов схемы блока питания . . .	71
II.5. Устройство ввода . . .	73
II.6. Переключатель положения запятой . . .	78
II.7. Запоминающее устройство . . .	80
II.7.1. Принцип считывания информации . . .	81
II.7.2. Принцип записи информации . . .	83
II.7.3. Условные обозначения монтажных соединений запоминающего устройства . . .	83
II.8. Блок индикации . . .	84
Глава III. Работа функциональной схемы вычислительной машины . . .	87
III.1. Включение в рабочий режим схемы машины и принцип управления циклами считывания-записи . . .	87
III.1.1. Включение и прямой просчет счетчика z . . .	88
III.1.2. Обратный просчет счетчика z . . .	92
III.1.3. Управление работой регистров и разрядов запоминающего устройства . . .	95
III.2. Ввод цифровой информации . . .	98
III.2.1. Включение клавиши «запятая» . . .	103
III.2.2. Ввод дробной части числа . . .	105
III.2.3. Ввод числа с количеством цифр десятичных разрядов меньше установленной степени точности вычислений . . .	108
III.2.4. Ввод знака «минус» . . .	109
III.2.5. Стирание информации регистра MR . . .	110
III.2.6. Индикация цифровой информации меток и знака «минус» . . .	111
III.3. Алгебраическое сложение . . .	115
III.3.1. Управление работой регистра AC0 . . .	115
III.3.2. Управление работой регистра AC1 . . .	116
III.3.3. Управление работой регистра AC2 . . .	116
III.3.4. Управление работой регистра AC3 . . .	116
III.3.5. Анализ знаков слагаемых . . .	117
III.3.6. Сложение . . .	121
III.3.7. Превышение емкости регистра AC _n при сложении . . .	126
III.3.8. Вычитание MR > AC0 . . .	126
III.3.9. Вычитание MR < AC0 . . .	130
III.3.10. Перезапись информации AC0 → MR и включение индикации . . .	132
III.3.11. Перезапись информации AC _n → MR и включение индикации . . .	134
III.4. Умножение . . .	135
III.4.1. Ввод сомножителей . . .	135
III.4.2. Анализ знаков сомножителей . . .	138
III.4.3. Опрос и сдвиг информации регистров AC0 и MR . . .	140
III.4.4. Опрос и сложение информации регистров MD + AC0 → AC0 . . .	144
III.4.5. Отбрасывание разрядов и округление . . .	144
III.4.6. Общий случай округления . . .	147
III.4.7. Опрос и сдвиг произведения из регистра AC0 в регистр MR . . .	149
III.4.8. Стирание информации регистра AC0 . . .	150
III.4.9. Переполнение емкости регистра при умножении . . .	152
III.4.10. Возведение числа в степень . . .	154
III.5. Деление . . .	155
III.5.1. Ввод делимого . . .	156
III.5.2. Ввод делителя . . .	157
III.5.3. Сравнение абсолютных величин делимого и делителя (0 — MD → MD), (MR + MD → MD) . . .	159
III.5.4. Вычитание MR — MD → MD (рекомплементация) и сдвиг информации регистров AC0 и MR . . .	161
III.5.5. Сравнение величин после сдвига информации регистров MR, AC0 (0 — MD → MD), (MR + MD → MD) . . .	162

